This electronic version (PDF) was scanned by the International Telecommunication Union (ITU) Library & Archives Service from an original paper document in the ITU Library & Archives collections.

La présente version électronique (PDF) a été numérisée par le Service de la bibliothèque et des archives de l'Union internationale des télécommunications (UIT) à partir d'un document papier original des collections de ce service.

Esta versión electrónica (PDF) ha sido escaneada por el Servicio de Biblioteca y Archivos de la Unión Internacional de Telecomunicaciones (UIT) a partir de un documento impreso original de las colecciones del Servicio de Biblioteca y Archivos de la UIT.

هذه النسخة الإلكترونية (PDF) نتاج تصوير بالمسح الضوئي أجراه قسم المكتبة والمحفوظات في الاتحاد الدولي للاتصالات (ITU) نقلاً من وثيقة ورقية أصلية ضمن الوثائق المتوفرة في قسم المكتبة والمحفوظات.

此电子版（PDF版本）由国际电信联盟（ITU）图书馆和档案室利用存于该处的纸质文件扫描提供。

Настоящий электронный вариант (PDF) был подготовлен в библиотечно-архивной службе Международного союза электросвязи путем сканирования исходного документа в бумажной форме из библиотечно-архивной службы МСЭ.

© International Telecommunication Union

国 际 电 信 联 盟

CCITT

国际电报电话咨询委员会

蓝 皮 书

卷 Ⅷ.1

电话网上的数据通信

V 系列建议

第 九 次 全 体 会 议

1988年11月14—25日 墨尔本

1990年 北京

国 际 电 信 联 盟

CCITT

国 际 电 报 电 话 咨 询 委 员 会

蓝 皮 书

卷 Ⅷ.1

电话网上的数据通信

V 系列建议

第 九 次 全 体 会 议

1988年11月14—25日 墨尔本

1990年 北京

ISBN 92-61-03665-1

ARCHIVES U.I.T. GENÈVE

© ITU

中国印刷

CCITT 图书目录
第九次全体会议（1988 年）

蓝 皮 书

卷 I

卷 I.1 — 全会会议记录和报告
研究组及研究课题一览表

卷 I.2 — 意见和决议
关于 CCITT 的组织和工作程序的建议（A 系列）

卷 I.3 — 术语和定义　缩略语和首字母缩写词　关于措词含义的建议（B 系列）和综合电信统计的建议（C 系列）

卷 I.4 — 蓝皮书索引

卷 II

卷 II.1 — 一般资费原则 — 国际电信业务的资费和帐务　D 系列建议（第 III 研究组）

卷 II.2 — 电话网和 ISDN — 运营、编号、选路和移动业务　建议 E. 100-E. 333（第 II 研究组）

卷 II.3 — 电话网和 ISDN — 服务质量、网络管理和话务工程　建议 E. 401-E. 880（第 II 研究组）

卷 II.4 — 电报业务和移动业务 — 运营和服务质量　建议 F. 1-F. 140（第 I 研究组）

卷 II.5 — 远程信息处理业务、数据传输业务和会议电信业务 — 运营和服务质量　建议F. 160-F. 353、F. 600、F. 601、F. 710-F. 730（第 I 研究组）

卷 II.6 — 报文处理和查号业务 — 运营和服务的限定　建议 F. 400-F. 422、F. 500（第 I 研究组）

卷 III

卷 III.1 — 国际电话接续和电路的一般特性　建议 G. 100-G. 181（第 XII 和 XV 研究组）

卷Ⅲ.2 — 国际模拟载波系统　建议 G.211-G.544（第 XV 研究组）

卷Ⅲ.3 — 传输媒质 — 特性　建议 G.601-G.654（第 XV 研究组）

卷Ⅲ.4 — 数字传输系统的概况；终端设备　建议 G.700-G.795（第 XV 和第 XⅧ研究组）

卷Ⅲ.5 — 数字网、数字段和数字线路系统　建议 G.801-G.961（第 XV 和第 XⅧ研究组）

卷Ⅲ.6 — 非话信号的线路传输　声音节目和电视信号的传输　H 和 J 系列建议（第 XV 研究组）

卷Ⅲ.7 — 综合业务数字网（ISDN）— 一般结构和服务能力　建议 I.110-I.257（第 XⅧ研究组）

卷Ⅲ.8 — 综合业务数字网（ISDN）— 全网概貌和功能、ISDN 用户-网络接口　建议 I.310-I.470（第 XⅧ研究组）

卷Ⅲ.9 — 综合业务数字网（ISDN）— 网间接口和维护原则　建议 I.500-I.605（第 XⅧ研究组）

卷Ⅳ

卷Ⅳ.1 — 一般维护原则：国际传输系统和电话电路的维护　建议 M.10-M.782（第Ⅳ研究组）

卷Ⅳ.2 — 国际电报、相片传真和租用电路的维护　国际公用电话网的维护　海事卫星和数据传输系统的维护　建议 M.800-M.1375（第Ⅳ研究组）

卷Ⅳ.3 — 国际声音节目和电视传输电路的维护　N 系列建议（第Ⅳ研究组）

卷Ⅳ.4 — 测量设备技术规程　O 系列建议（第Ⅳ研究组）

卷Ⅴ — 电话传输质量　P 系列建议（第 XⅡ 研究组）

卷Ⅵ

卷Ⅵ.1 — 电话交换和信令的一般建议　ISDN 中服务的功能和信息流　增补　建议 Q.1-Q.118（乙）（第Ⅺ研究组）

卷Ⅵ.2 — 四号和五号信令系统技术规程　建议 Q.120-Q.180（第Ⅺ研究组）

卷Ⅵ.3 — 六号信令系统技术规程　建议 Q.251-Q.300（第Ⅺ研究组）

卷Ⅵ.4 — R1 和 R2 信令系统技术规程　建议 Q.310-Q.490（第Ⅺ研究组）

卷Ⅵ.5 — 综合数字网及模拟-数字混合网中的数字市内局、转接局、综合局及国际交换局　增补　建议 Q.500-Q.554（第Ⅺ研究组）

卷Ⅵ.6 — 各信令系统之间的配合　建议 Q.601-Q.699（第Ⅺ研究组）

卷Ⅵ.7 — 七号信令系统技术规程　建议 Q.700-Q.716（第Ⅺ研究组）

卷Ⅵ.8 — 七号信令系统技术规程　建议 Q.721-Q.766（第Ⅺ研究组）

卷Ⅵ.9 — 七号信令系统技术规程　建议 Q.771-Q.795（第Ⅺ研究组）

卷Ⅵ.10 — 一号数字用户信令系统（DSS 1），数据链路层　建议 Q.920-Q.921（第Ⅺ研究组）

卷Ⅵ.11 — 一号数字用户信令系统（DSS 1），网络层，用户-网路管理　建议 Q.930-Q.940（第Ⅺ研究组）

卷Ⅵ.12 — 公用陆地移动网 与ISDN和PSTN的互通 建议Q.1000-Q.1032（第Ⅺ研究组）

卷Ⅵ.13 — 公用陆地移动网 移动应用部分和接口 建议Q.1051-Q.1063（第Ⅺ研究组）

卷Ⅵ.14 — 其它系统与卫星移动通信系统的互通 建议Q.1100-Q.1152（第Ⅺ研究组）

卷Ⅶ

卷Ⅶ.1 — 电报传输 R系列建议 电报业务终端设备 S系列建议 （第Ⅸ研究组）

卷Ⅶ.2 — 电报交换 U系列建议（第Ⅸ研究组）

卷Ⅶ.3 — 远程信息处理业务的终端设备和协议 建议T.0-T.63（第Ⅷ研究组）

卷Ⅶ.4 — 智能用户电报各建议中的一致性测试规程 建议T.64（第Ⅷ研究组）

卷Ⅶ.5 — 远程信息处理业务的终端设备和协议 建议T.65-T.101，T.150-T.390（第Ⅷ研究组）

卷Ⅶ.6 — 远程信息处理业务的终端设备和协议 建议T.400-T.418（第Ⅷ研究组）

卷Ⅶ.7 — 远程信息处理业务的终端设备和协议 建议T.431-T.564（第Ⅷ研究组）

卷Ⅷ

卷Ⅷ.1 — 电话网上的数据通信 V系列建议（第ⅩⅦ研究组）

卷Ⅷ.2 — 数据通信网：业务和设施，接口 建议X.1-X.32（第Ⅶ研究组）

卷Ⅷ.3 — 数据通信网：传输，信令和交换，网络概貌，维护和管理安排 建议X.40-X.181（第Ⅶ研究组）

卷Ⅷ.4 — 数据通信网：开放系统互连（OSI）— 模型和记法表示，服务限定 建议X.200-X.219（第Ⅶ研究组）

卷Ⅷ.5 — 数据通信网：开放系统互连（OSI）— 协议技术规程，一致性测试 建议X.220-X.290（第Ⅶ研究组）

卷Ⅷ.6 — 数据通信网：网间互通，移动数据传输系统，网际管理 建议X.300-X.370（第Ⅶ研究组）

卷Ⅷ.7 — 数据通信网：报文处理系统 建议X.400-X.420（第Ⅶ研究组）

卷Ⅷ.8 — 数据通信网：查号 建议X.500-X.521（第Ⅶ研究组）

卷Ⅸ — 干扰的防护 K系列建议（第Ⅴ研究组） 电缆及外线设备的其它部件的结构、安装和防护 L系列建议（第Ⅵ研究组）

卷Ⅹ

卷Ⅹ.1 — 功能规格和描述语言（SDL） 使用形式描述方法（FDT）的标准 建议Z.100和附件A、B、C和E，建议Z.110（第Ⅹ研究组）

卷Ⅹ.2 — 建议Z.100的附件D：SDL用户指南（第Ⅹ研究组）

卷X.3 — 建议Z.100的附件F1：SDL形式定义 介绍（第X研究组）

卷X.4 — 建议Z.100的附件F2：SDL形式定义 静态语义学（第X研究组）

卷X.5 — 建议Z.100的附件F3：SDL形式定义 动态语义学（第X研究组）

卷X.6 — CCITT高级语言（CHILL） 建议Z.200（第X研究组）

卷X.7 — 人机语言（MML） 建议Z.301-Z.341（第X研究组）

蓝皮书卷Ⅷ.1 目录

Ⅴ系列建议

电话网上的数据通信

建议号　　页

A.20　在数据传输方面与其它国际组织的协作 …… (3)

第一章　—　总　则

V.1　二进制表示法的符号与双态码两个有效状态之间的对等关系 …… (5)
V.2　电话线路上数据传输的功率电平 …… (6)
V.4　公用电话网上数据传输用的国际5号电码信号的一般结构 …… (8)
V.5　公用交换电话网中同步数据传输的数据传信速率的标准化 …… (10)
V.6　租用电话型电路上同步数据传输的数据传信速率的标准化 …… (11)
V.7　电话网上数据通信术语的定义说明 …… (12)

第二章　—　接口和话音频带调制解调器

V.10　在数据通信领域中通常同集成电路设备一起使用的非平衡双流接口电路的电特性 …… (15)
V.11　在数据通信领域中通常同集成电路设备一起使用的平衡双流接口电路的电特性 …… (32)
V.13　模拟的载频控制 …… (45)
V.14　在同步的承载信道上传输起止式字符 …… (46)
V.15　使用声耦合进行数据传输 …… (50)
V.16　医务上模拟数据传输用的调制解调器 …… (51)
V.19　使用电话信号频率的并行数据传输的调制解调器 …… (57)
V.20　公用交换电话网中通用的标准化的并行数据传输调制解调器 …… (61)
V.21　公用交换电话网中使用的标准化300bit/s的双工调制解调器 …… (66)
V.22　公用交换电话网和点对点两线租用电话型电路上使用的标准化1200bit/s的双工调制解调器 …… (70)
V.22(乙)　公用交换电话网和点对点两线租用电话型电路上使用的采用频率分割技术的标准化2400bit/s的双工调制解调器 …… (83)
V.23　公用交换电话网中使用的标准化600/1200波特调制解调器 …… (98)
V.24　数据终端设备(DTE)和数据电路终接设备(DCE)之间的接口电路定义表 …… (105)
V.25　公用交换电话网中的自动应答设备和(或)并行的自动呼叫设备,其中包括在人工和自动建立呼叫时使回波控制装置停止工作的程序 …… (122)

V.25(乙) 公用交换电话网中使用 100 系列接口电路的自动呼叫和(或)应答设备 …… (132)
V.26 四线租用电话型电路上使用的标准化 2400bit/s 调制解调器 …… (153)
V.26(乙) 公用交换电话网中使用的标准化 2400/1200bit/s 调制解调器 …… (157)
V.26(丙) 公用交换电话网和点对点两线租用电话型电路上使用的标准化 2400bit/s 使用回波消除技术的双工调制解调器 …… (163)
V.27 租用电话型电路上使用的标准化 4800bit/s 带人工均衡器的调制解调器 …… (179)
V.27(乙) 租用电话型电路上使用的标准化 4800/2400bit/s 带自动均衡器的调制解调器 …… (185)
V.27(丙) 公用交换电话网中使用的标准化 4800/2400bit/s 调制解调器 …… (196)
V.28 非平衡双流接口电路的电特性 …… (207)
V.29 点对点四线租用电话型电路上使用的标准化 9600bit/s 调制解调器 …… (211)
V.31 使用接点闭合控制的单流接口电路的电特性 …… (223)
V.31(乙) 使用光耦合器的单流接口电路的电特性 …… (226)
V.32 公用交换电话网和租用话路上使用的、以高达 9600bit/s 的数据传信速率操作的两线双工调制解调器系列 …… (229)
V.33 在点对点四线租用电话型电路上使用的标准化 14400bit/s 调制解调器 …… (247)

第三章 — 宽带调制解调器

V.35 使用 60-108kHz 基群电路以 48kbit/s 速率进行的数据传输 …… (263)
V.36 使用 60-108kHz 基群电路进行同步数据传输的调制解调器 …… (263)
V.37 使用 60-108kHz 基群电路以高于 72kbit/s 的数据传信速率进行同步数据传输 …… (272)

第四章 — 差错控制

V.40 机电设备的差错指示 …… (283)
V.41 代码独立的差错控制系统 …… (283)
V.42 使用异步-同步变换的 DCE 用的错误校正规程 …… (292)

第五章 — 传输质量和维护

V.50 数据传输传输质量的标准极限 …… (367)
V.51 数据传输用的国际电话型电路的维护组织 …… (368)
V.52 数据传输用的失真和差错率测量仪的特性 …… (368)
V.53 数据传输用的电话型电路的维护极限 …… (368)
V.54 调制解调器用的回路测试设备 …… (371)
V.55 电话型电路用的脉冲噪声测量仪的技术规格 …… (388)
V.56 在电话型电路上使用的调制解调器的比较测试 …… (388)
V.57 高数据传信速率用的综合数据测试仪 …… (396)

第六章 — 与其它网络互通

V.100 公用数据网(PDN)和公用交换电话网(PSTN)之间的互连 …… (397)
V.110 综合业务数字网(ISDN)对具有 V 系列型接口的数据终端设备(DTE)的支持 …… (403)
V.120 ISDN 用统计式多路复用设备支持具有 V 系列型接口的数据终端设备 …… (447)
V.230 通用数据通信接口的第一层规定 …… (471)

备　注

1　在 1989—1992 研究周期内提交各研究小组的问题，可以在提交该研究小组的 1 号文稿中找到。

2　在这卷中，用“主管部门”这个词简单地表示通信管理部门和公认的私人经营机构。

3　V 系列建议的附件和附录的作用说明如下：

— 建议的附件是建议不可分割的一部分；

— 建议的附录并不构成建议的一部分，仅提供一些补充的说明和情况。

卷Ⅷ.1

V 系列建议

电话网上的数据通信

PAGE INTENTIONALLY LEFT BLANK

PAGE LAISSEE EN BLANC INTENTIONNELLEMENT

在数据通信研究中国际电报电话咨询委员会与其它国际组织之间的协作原则

为了V系列建议读者的方便，将卷I中发表的建议A.20转载如下

建　议　A.20

在数据传输方面与其它国际组织的协作

（1964年订于日内瓦；1968年修改于马德普拉塔；1972，1976和1980年修改于日内瓦；1984年修改于马拉加-托雷莫里诺斯）

CCITT，

鉴于

(a) 根据联合国和国际电信联盟之间协定的第一款规定，联合国承认国际电信联盟是个专门机构，国际电信联盟根据其基本法定文件的规定，负责采取适当的行动，以实现文件规定的宗旨；

(b) 国际电信公约（内罗毕，1982）的第四条指出国际电信联盟的宗旨为：

"a) 维护和扩大所有电联会员之间的国际合作，以改进和合理使用各种电信业务，以及在电信领域内促进并提供对发展中国家的技术援助；

b) 促进技术设施的发展及其最有效的运营，以提高电信业务的效率，扩大技术设施的用途并尽量使之为公众普遍利用；

c) 协调各国的行动，以达上述目的；"

(c) 国际电信公约第四十条指出：为促进国际间电信事务的全面协调，电联应与在利益上、活动上有联系的各国际组织进行合作。

(d) 在数据传输的研究方面，国际电报电话咨询委员会必须与从事数据处理和办公室设备的组织协作，特别要与国际标准化组织（ISO）和国际电工委员会（IEC）协作；

(e) 组织这种协作要避免违背上述原则，防止工作和决议出现重复的现象。

一致同意发表如下意见：

在制定数据传输国际标准时应牢记：

(1) 显然，CCITT的责任是要制定传输信道的标准，即要求了解通信网或影响这些网络性能的数据传输方面的问题。

(2) 信号变换终端设备（调制解调器）的标准化是CCITT职权范围内的事；调制解调器和数据终端设

备之间连接处（接口）的标准化是 CCITT 和 ISO 或 IEC 之间协商解决的事情。

（3） 设计用于检错和（或）纠错的设备必须要考虑：

— 用户能容忍的差错率；

— 线路传输条件；

— 电码和必要的信号方式（同步和重复信号等）必须满足数据电码表和差错控制的要求，使用户对输出感到满意。

这里的标准化可能不完全是 CCITT 职权范围内的事，但是这与 CCITT 的利害密切相关。

（4） 电码表（定义见卷 X.1——术语和定义）是“同意使用的一组字符和表示这些字符的信号之间相对应的表格”。

CCITT 和 ISO 就数据和电文传输的通用（但不是专用的）电码表已达成协议，并制定了一个标准的公用电码表，这就是人们所谓的国际 5 号电码（CCITT 建议 T.50 和 ISO 标准 No.646 - 1983；ISO 信息交换用的 7 单位电码字符集）。

关于这个电码表的某些控制字符的补充研究应由双方合作进行。

（5） 编码（定义见卷 X.1——术语和定义）是个“由规定和协议组成的系统，构成报文的电报信号或构成码组的数据信号的形成，发送、接收和处理均应按此系统进行。”因此，由于考虑到各种同步方法，它包括电码表信号格式的变换，而且还根据差错控制系统使用冗余位。CCITT 不可能单独决定这方面的问题，但是如果不把这种问题提交给 CCITT，就不能作出决议，因为传输和交换的某些特性可能要对编码提出一些限制。

在使用公用交换网（电话或用户电报），而且在差错控制设备受到限制时（交换信号 — 保留的序列），CCITT 就要负责与其它机构一起解决各种必需的标准化问题。

（6） 遵守传输通路（包括调制解调器在内）传输性能的限值是 CCITT 权限范围内的事，发送设备传输性能的限值和数据终端设备的容限（取决于终端设备和传输通路的限值）应由 ISO 和 CCITT 协商确定。

（7） 在所有情况下，当使用公用交换网时，CCITT 就能单独制定有关数据通信建立呼叫、保持呼叫和拆线的人工和自动操作规程，其中包括在数据终端设备和数据电路终接设备之间接口处要交换的信号类型和方式。

（8） 当涉及公用数据网时，CCITT 有责任提供适用的建议。在这些建议对数据处理系统和办公室设备[通常指数据终端设备（DTE）]的基本设计和特性有影响时，这些建议应成为 CCITT 和 ISO 协商的课题，在某些情况下可能需要取得相互一致的意见。同样，当 ISO 在发展和改变可能影响与该地公用数据网兼容的某些标准时，也应和 CCITT 协商。

第 一 章

总 则

建 议 V.1

二进制表示法的符号与双态码两个有效状态之间的对等关系

（1960年订于新德里；1964年和1972年修改于日内瓦）

二进制计数通常用符号0和1代表的两个数字表示数目。传输信道特别适于使用具有两个有效状态的调制方式（双态调制）的信号传输。这两个有效状态有时称作“空号”和“传号”或“起始”和“终止”，或者把它们叫做状态A和状态Z〔1〕。

使双态调制的两种状态与二进制数字0和1相对应，非常有用。这种对等关系将有利于传输由二进制计算产生的数字，有利于二进制数字代码和十进制数字代码的转换，有利于维护操作，也有利于传输工作人员和数据处理设备操作人员之间的关系。

初看起来，在传输中符号0是否和状态A或状态Z相对应，而符号1是否和状态Z或状态A相对应，或反之，似乎没有什么关系。

然而在电报中，当电报通信已经建立而信号的发送已经停止（称为线路空载状态）时，在整个发送中止期间在线路上传输的信号均由状态Z组成。

在数据传输中，使用同样的规则是合乎逻辑的（而且对某些音频电报系统也是必要的）。在传输“空载期间”应把状态Z加至电路输入端。

电路上的数据传输常用穿孔纸带控制。在电报用的穿孔纸带上，状态Z用穿孔表示。在用穿孔表示二进制数字时，通常用一个穿孔来表示符号1。因此，使符号1与状态Z相对应是合乎逻辑的。

由于这些原因，CCITT

一致同意发表下列意见：

1 在使用双态码（在此双态码中，数字用二进制表示法构成）传输数据时，二进制表示法的符号1对等于调制的状态Z，而二进制表示法的符号0对等于调制的状态A。

2 在无信号送往电路输入端期间，电路输入端状态为状态Z。

3 如果使用穿孔，一个穿孔就相当于Z状态下的一个单元的间隔时间。

4 根据CCITT建议R.31，在使用调幅时，发送符号1（状态Z）就相当于在信道上发送单音。

5 根据CCITT建议R.35，当使用调频时，发送符号0相当于发送较高的频率，而发送符号1则相当于发送较低的频率。

6 (a) 对于带有参考相位的调相，

符号1相当于与参考相位同相；

符号0相当于与参考相位反相。

(b) 对于交替相位变化为 0 度或 180 度的差动两相调制：

符号 1 相当于对前一个码元倒相；

符号 0 相当于对前一个码元不倒相。

7 对等关系简介见表 1/V. 1。

表 1/V. 1

对 等 关 系 简 表（见注 1）

	数 字 0 起止式电码中的“起始”信号；用户电报交换中线路占用状态；起止式电码中的“空号”码元；状态 A	数 字 1 起止式电码中的“终止”信号；用户电报交换中线路空闲状态（注 2）；起止式电码中的“传号”码元；状态 Z
调 幅	单音断开	单音接通
调 频	高 频	低 频
带有参考相位的调相	与参考相位反相	参考相位
交替相位变化为 0 度或 180 度的差动两相调制	不 倒 相	倒 相
穿 孔	无 孔	穿 孔

注 1 — 本建议所述为通用标准。不管是通过报路还是通过话路，不管是使用机电设备还是使用电子设备，本标准都适用。

注 2 — 主要适用于不等时传输。

参 考 文 献

[1] CCITT Definition: *Position A; position Z*, Vol. X, (Terms and Definitions).

建 议 V. 2①

电话线路上数据传输的功率电平

（1960 年订于新德里；1964 年和 1980 年修改于日内瓦）

规定数据信号电平的目的如下：

a) 为了保证良好的传输，并允许与诸如信号接收机或回波抑制器等设备协调一致，在国际电路上的数据信号电平应尽量严格地加以控制。

b) 从加载和噪音的角度考虑，为了保证多路载波系统正确运转，数据电路的平均功率不应与信道加载的惯用数值相差太大（每个传输方向为－15dBm0，见下面注释）。这个惯用数值已考虑了在一个多信道系统中留出合理比例 P（这取决于传输系统，或许低于 50%，此数值将在以后的研究中加以规定）的信道，以大约－13dBm0 的固定功率电平在每个传输方向上作非语言传输之用。

如果非语言应用（包括数据）的比例不超过上述数值 P，则每个传输方向都为－13dBm0 的平均功率就可以用来进行数据传输。

然而，假定在国际载波系统中（由于数据传输的发展），非语言电路占的比例明显高于 P，则将此功率减少 2dB 可能是合理的（这些数值需进一步研究）。

① 建议 V. 2 相当于建议 H. 15 [1]。

注 — 在多信道载波电话系统中，各信道间的长期平均功率（惯用的平均值为－15dBm0）的分布大概有 4dB 左右的标准偏差（见参考文献［2］）。

c） 某些主管部门可能希望为用户线路终端或本地交换局的数据调制器的信号功率电平制定明确的数值。这些数值和国际电路功率电平之间的关系取决于该国家的传输计划，不管在什么情况下都必须预期到，在用户和国际电路输入端之间可能的连接中，有较大范围的损耗。

d） a）至 c）的考虑说明，仅有最大数据信号电平的规定并不是最有用的形式。另一个建议是要规定在国际电路输入端的标称功率。这标称功率是从对许多数据传输电路的测试中得到的统计估算平均功率。

由于这些原因，CCITT

一致同意发表下列意见：

1 载波系统中租用话路（专线）上的数据传输

1.1 用户设备对线路的最大功率输出在任何频率都不应超过 1mW。

1.2 对于连续发送单音的系统，如调频系统，在零相对电平点的最大功率电平为－13dBm0。当数据传输在相当一段时间内中断时，功率电平最好应降到－20dBm0 或更低的电平。

1.3 对于不连续发送单音的系统，如调幅系统，信号特性应满足下列要求：

i） 一分钟平均功率的最大值不准超过－13dBm0。

ii） 瞬时功率的最大值，暂时规定不准超过相当于 0dBm0 正弦波信号的电平。该限值应在进一步研究之后加以肯定或修改。

iii） 以任一频率为中心的 10Hz 带宽的最大信号功率，暂时规定不准超过－10dBm0。该限值应在进一步研究之后加以肯定或修改。

注 1 — 据统计，担负数据传输的国际电路的比例约占 20%。如果这个比例达到更高的水平（约为 50%，在利用率高的系统中可更低些），本建议提出的限值将需要重新考虑。

注 2 — 黄皮书第Ⅲ卷的附件 16 提供有关对租用话路所加信号的带外功率的资料〔3〕。

2 电话交换系统中的数据传输

2.1 用户设备对线路的最大功率输出，在任何频率都不应超过 1mW。

2.2 对于连续发送单音的系统，如调频或调相系统，用户设备的功率电平在设备安装时就应加以确定，确定时要把用户设备和进入国际电路所在处之间的损耗考虑在内，以便在国际电路输入端信号的相应标称电平不致超过－13dBm0。

2.3 对于不连续发送单音的系统，如调幅系统，信号特性应当满足下述要求（见第 1.3 节的注 1）：

i） 一分钟的平均功率最大值不准超过－13dBm0；

ii） 瞬时功率的最大值，暂时规定不准超过相当于 0dBm0 正弦波信号的瞬时功率最大值的电平，该限值在进一步研究后加以肯定或修改；

iii） 以任一频率为中心的 10Hz 带宽的最大信号功率，暂时规定不许超过－10dBm0，这限值应在进一步研究之后加以肯定或修改。

注 1 — 实际上用户设备和国际电路之间的损耗不易估计。因此，应当把建议 V. 2 的第 2 节作为总体计划指导看待。

注 2 — 在交换连接中，各用户的话机之间的损耗可能很大，30 - 40dB。接收到的信号电平将会很低，而且这些信号可能会受到在其它电路上发送的拨号脉冲的干扰。

如果为了数据传输需要在交换网络中进行大量国际连接，某些主管部门就可能要提供特殊的四线用户线路。如果这样，则使用的电平可能是建议用于租用电路的那些电平。

参 考 文 献

[1] CCITT Recommendation *Power levels for data transmission over telephone lines*, Vol. III, Rec. H.51.

[2] *Measurement of the load of telephone circuits*, Green Book, Vol. III-2, Supplement No. 5, ITU, Geneva, 1973.

[3] *Out-of-band characteristics of signals applied to leased telephone-type circuits*, Vol. III, Supplement No. 16.

建　　议　V. 4

公用电话网上数据传输用的国际 5 号电码信号的一般结构①

（1968 年订于马德普拉塔；1976 年和 1980 年修改于日内瓦；1988 年修改于墨尔本）

CCITT，

I. 首先鉴于

在国际标准化组织（ISO）和 CCITT 之间，就现有五单位国际 2 号电码（ITA2）不能满足数据传输和通信的要求而采用的七单位电码［国际 5 号电码（IA5）］的主要特性方面所达成的协议；

关于在串行工作时按时间顺序传输比特的协议，对用户和通信业务机构的利害关系。

发表下列意见：

取得一致同意的电码表组合中的单位排列序号，应与通信电路上按串行工作方式传输的时间顺序相对应；

当组合中这个排列表示二进制计数的比特顺序时，比特应按串行工作方式发送，先发送低位比特；

与孤立地考虑的每个信息单位相对应的数字含义如下：

“0”代表相当于状态 A 的码元（工作＝空号），

“1”代表相当于状态 Z 的码元（不工作＝传号），

① 关于公用数据网上的数据传输，见建议 X. 4[1]。

这些状态的定义对两态传输系统是一致的。

Ⅱ. 再鉴于

在数据传输中常常希望加上一位额外的“奇偶校验”位，以便对接收信号进行检错；

用这种附加的“奇偶校验”位，为数据终端设备的差错检测提供了可能性；

在 7 个信息单位发送出去之后，在传输期间需要保留附加奇偶校验位的可能性；

发表下列意见：

使用国际 5 号电码的信号进行数据传输时，一般应包括一个额外的“奇偶校验”位；

这个奇偶校验位的排列顺序应按串行工作方式构成字符组合的第八位。

Ⅲ. 鉴于

在使用机电设备的起止式系统中，使用相当于调制的两个码元间隔时间的终止码元，就可明显地扩大这种设备的允许畸变的限值，并大大地提高接续的可靠性；

为了通过用户所在处安装的调制解调器在电话电路上进行传输，用户一定可以按可能的最高实际速率（以字符/秒计）使用连接，而且在此情况下，单个终止码元可以使这个实际速率提高 10%左右；

然而，生产一个终止码元等于一个或两个码元间隔时间有起止信号工作能力的电子设备，不应导致价格昂贵的麻烦，而且这种安排可能有这样的优点：它可以明显地限制差错率，而不会较大地降低接续的实际效率。

发表下列意见：

在使用后边跟着一个奇偶校验位的七单位电码组合的起止式系统中，在发送的组合的第一个信息单位之前，应加上一个相当于状态 A（空号）的起始码元。

在发送机输出端，此起始码元的持续时间必须是所考虑的调制速率的一个码元的间隔时间。

通常用奇偶校验位结尾的 7 个信息单位的组合，后边应跟有一个相当于 Z 状态的终止码元（传号）。

对于电话交换网中使用七单位电码的起止式系统，如果使用调制速率高至 200 波特（包括 200 波特）的机电数据终端设备，则应采用 2 个单位的终止码元。在其它情况下，宁可使用 1 个单位的终止码元。然而，这需要有关主管部门之间相互达成协议。

对于租用电路，也可类似地使用 1 个单位的终止码元。

起止式接收机应能正确地接收包含 1 个单位终止码元的起止式信号，而且还将考虑到终止码元的持续时间将会缩短，被缩短的这段时间等于接收机输入端所允许总的起止失真度偏差。然而，对于必须使用 2 个单位终止码元（11 单位电码信号）而且调制速率等于或小于 200 波特的机电设备，接收机应能正确地接收其终止码元已减至 1 个单位的信号。

Ⅳ. 最后考虑到

奇偶校验位在穿孔纸带上只能是偶数校验，特别是由于可能出现抹掉字符（电码表的组合 7/15），该字符使所有的道上都出现一个孔；

另一方面，在依靠信号中的跃变维持同步的设备中［在使用电码表的组合 1/6（SYNC）不能得到经济的解决办法时］，奇数校验被认为是必要的。

发表下列意见：

在根据起止式系统原理操作的链路或电路中，信号的奇偶校验位应相当于偶数校验。

在使用端对端面向字符的同步操作的链路或连接中，该奇偶校验位应当是奇数校验。

在同步设备与按起止原理工作的设备或与在穿孔纸带上接收字符的设备相接的情况下，需要在同步设备的输入端和输出端倒置奇偶校验位时，应当作出安排。

字符经奇偶校验检测有错，可用以下方式表示：

a） 使用反问号（?）图形符号或大写字母SB表示（见ISO2047），条件是字母SB在屏幕或打印机上只占一个字符位置，而且按一下按键就可以输入这两个字母，可以认为，要从打印字符的某些矩阵打印机或显示器取得字迹清楚的“SB”可能有困难；或

b） 如果备有纸带或其它存储媒体，把1/10（SUB）字符记录在纸带或其它存储媒体上。

在接收的传输信息中出现SUB字符时，或通过一存储媒体（如纸带）将SUB字符送往一DTE时，必须按以上a）和b）的规定进行反应。

参 考 文 献

[1] CCITT Recommendation *General structure of signals of International Alphabet No. 5 code for character oriented data transmission over public data networks*, Vol. VIII, Rec. X.4.

建　议　V.5

公用交换电话网中同步数据传输的数据传信速率的标准化

（以前的建议V.22，1964年订于日内瓦；1968年修改于马德普拉塔；
1972年和1976年修改于日内瓦；1984年修改于马拉加-托雷莫里诺斯；
1988年修改于墨尔本）

1　由国际通信机构在公用交换电话网上使用同步传输规程进行的数据传输，将使用特定的两态或多态调制方式和串行传输（见注1）。关于租用电话型电路上的同步数据传输见建议V.6。

2　关于公用交换电话网中同步传输的数据传信速率将为：
600，1200，2400或4800和9600bit/s（见注2）。
用户将根据他们的需要以及接续所提供的设施在这些速率中进行选择。

3　数据传信速率的偏差不得超过标称数值的±0.01%。

注1 — 并行数据传输的应用属于其它建议的课题。

注2 — 在公用交换电话网中，以这些数据传信速率工作的调制解调器，分别参看建议V.23，V.26（乙）和V.27（丙）（半双工操作方式）以及V22，V.22（乙），V.26（丙）和V.32（双工操作方式）。

注 3 — 关于以 300bit/s 速率进行的异步数据传输，见建议 V.21。

建　议　V.6

租用电话型电路上同步数据传输的数据传信速率的标准化

（以前的建议 V.22（乙），1972 年订于日内瓦；1976 年修改于日内瓦；
1984 年修改于马拉加 - 托雷莫里诺斯；
1988 年修改于墨尔本）

1　由国际通信机构在租用电话型电路上（一般质量的电路或优质电路）使用同步传输规程进行的数据传输，将使用专门的两态或多态调制方式和串行传输（见注 1）。关于在公用交换电话网中的同步数据传输，参看建议 V.5。

2　我们建议，应该把用于同步传输的数据传信速率分为“优先选用的”和“补充的”两种不同的类别。这两类均包含在“允许的”数据传信速率范围之中。

a）优先选用的数据传信速率（bit/s）范围

600（见注 2）	4800（见注 2）
1200（见注 2）	9600（见注 2）
2400（见注 2）	14400（见注 2）

b）补充的数据传信速率（bit/s）范围

3000（见注 3）	7200（见注 2）
6000（见注 3）	12000（见注 3）

c）允许的数据传信速率（bit/s）范围

该范围被规定为 600 乘“N”倍 bit/s，$1 \leqslant N \leqslant 24$，N 为正整数。

在决定所允许的速率范围时，CCITT 已经考虑到需要限制数据传信速率的数目（这也是调制解调器设计所要求的），而且还允许在调制解调器的研制和电话设备的改进中更好地采用先进技术。我们考虑，标准速率的几何级数将提供最令人满意的发展基础。

3　数据传信速率的偏差不得超过标称数值的±0.01%。

注 1 — 并行数据传输的应用属其它建议的课题。

注 2 — 在租用电话型电路上以这些数据传信速率工作的调制解调器，分别参看建议 V.22，V.22（乙），V.23，V.26，V.26（丙），V.27，V27（乙），V.29，V.32 和 V.33。

注 3 — 可以认为，这些数据传信速率可用以将 DTE 连接到电路交换的公用数据网。目前正在考虑将其它数据传信速率用于这一目的。

注 4 — 目前正在研究在租用电话型电路上以这些传信速率工作的调制解调器。

建　议 V.7

电话网上数据通信术语的定义说明

（1980年订于日内瓦；1984年修改于马拉加-托雷莫里诺斯；
1988年修改于墨尔本）

注 — 本建议只包括第17研究组自从1977年以来进行详细讨论并在CCITT第十一次和十三次全体会议上通过的关于在电话网上数据通信的术语的一些新的和修改的定义说明。

必须注意，过去曾在绿皮书卷Ⅷ和橙皮书卷Ⅷ.2的“基本通信术语定义说明”，第一部分（包括其两个增补）中发表的大量有关定义仍然有效。

1　有效数据传送速率　effective data transfer rate

F: débit effectif du transfert des données

S: velocidad real de transferencia de datos

在单位时间内从一数据源传送到另一数据宿，并且被有效接收的平均比特数、字符数或码组数。它以每秒、每分或每小时多少比特、字符或码组的方式表示。

2　差错控制　error control

F: contrôle des erreurs

S: control de errores (protección contra errores)

协议中控制传输差错的检错和可能纠错的部分。

3　数据集中器　data concentrator

F: concentrateur de données

S: concentrador de datos

使公共传输媒体能够为比该传输媒体内当时可利用的数据信道更多的数据源服务的设备。

4　简单的多点电路　simple multipoint circuit

F: circuit multipoint simple

S: circuito multipunto simple

至多含有两个串联的DCE，并提供集中多点操作的多点电路。

5 带内信令 inband signalling

F: signalisation dans la bande

S: señalización dentro de banda

使用正在正向信道中传输数据的 DCE 线路信号频带在互连的 DCE 之间交换控制信号。如有 DTE 的数据要传输，则要遭到破坏。

6 带外信令 out-of-band signalling

F: signalisation hors bande

S: señalización fuera de banda

使用与正向信道中传输数据不同的信号在互连的 DCE 之间交换控制信号。DTE 数据的传输不会受到破坏。

7 编码的带内信令 coded inband signalling

F: signalisation dans la bande avec codage

S: señalización codificada dentro de banda

通过正向信道的数据交换控制信号的带内信令。

8 半双工操作 half-duplex operation

F: exploitation en semi-duplex

S: explotación (o funcionamiento) semidúplex

在两个方向中的任一方向交换数据，但每次只能在一个方向交换数据。

9 接口速率 interface rate

F: débit à l'interface

S: velocidad de interfaz

物理接口电路上比特流的传送速率。

10 信息速率 information rate

F: débit d'information

S: velocidad de información

信息比特的传送速率（相当于 V. 24 接口的电路 103 或 104 的比特率）。

11 控制信号速率 control signalling rate

F: débit de la signalisation de commande

S: velocidad de señalización de control

经编码和多路复用的控制信号（相当于除数据和定时电路以外的 V.24 和 V.25 接口电路的控制信号，根据使用要求还可增加其它信令）的传送速率。

12 并行自动呼叫 parallel automatic calling

F: appel automatique en parallèle

S: llamada automática paralelo; llamada automática en modo paralelo

DTE 可以使用 200 系列接口电路通知 DCE 完成呼叫建立功能的程序。在 206 至 209 接口电路上以并行方式完成 DTE 至 DCE 的每个拨号数字的传输。

13 串行自动呼叫 serial automatic calling

F: appel automatique en série

S: llamada automática serie; llamada automática en modo serie

DTE 可以使用 100 系列接口电路通知 DCE 完成呼叫建立功能的程序。在 103 接口电路上以串行方式完成 DTE 至 DCE 的每个拨号数字的传输。

14 起止式传输 start-stop transmission

F: transmission arythmique

S: transmisión arrítmica

在每组连续的数据单位前后分别加上起始信号和终止信号的一种非等时传输方式。

第 二 章

接口和话音频带调制解调器

建　　议　V.10

在数据通信领域中通常同集成电路设备一起使用的非平衡双流接口电路的电特性①

（1976 年定于日内瓦；1980 年修改于日内瓦；
1988 年修改于墨尔本）

1　引言

本建议论述使用差动接收器的非平衡接口电路的发生器、接收器和互连导线的电特性。

在本建议中，非平衡接口电路由一个非平衡发生器，通过一条互连导线和一条公共回线连接到一接收器而构成。

为了在一些应用方面给予指导，提供附件及附录如下：

附件 A——与其它接口的兼容性；

附件 B——同轴电缆应用的考虑—V.10 同轴电缆。

附录 Ⅰ——波形整形；

附录 Ⅱ——电缆指标。

注 — 满足本建议电特性的发生器和各种负载设备，不需要在规定的整个传信速率范围内进行工作。可以把这些设备设计得能够在较窄的速率范围内进行工作，以便更经济地满足某些特殊要求，在较低的传信速率时尤其是这样。

互连电缆通常不予以端接，但在本建议的附件 B 中，讨论端接互连同轴电缆的问题。在接口电路包含有关电缆端接的同轴电缆应用的特殊规定的场合下，必须把这种情况视为“是遵照建议 V.10（同轴电缆）的规定的”。

本建议介绍一些参考测量方法可用来证明本建议的某些参数正确无误，但为了保证与本建议的规定一致而需要进行什么样的测试，则要由各个制造厂家自己去决定。

---

① 本建议在 X 系列建议中为 X.26。

2 应用场合

本建议中规定的电特性，适用于数据传信速率高达 100kbit/s 的接口电路②，并打算主要用于用集成电路技术实现的数据终端设备（DTE）和数据电路终接设备（DCE）中。

本建议不打算用于用分立元件技术实现的设备，建议 V.28 所包括的电特性，对于用分立元件技术实现的设备更适用。

图 1/V.10 说明典型的应用场合。

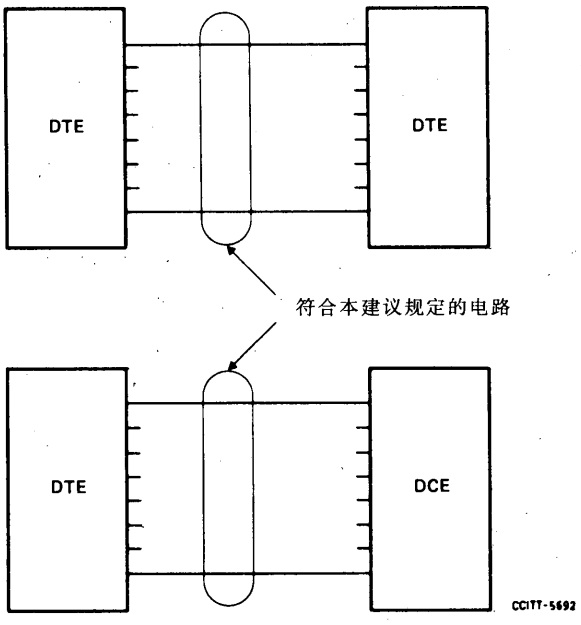


图 1/V.10

非平衡接口电路的典型应用

非平衡接口电路主要打算用于较低的数据传信速率，但在下列情况下应避免使用此接口电路：

1） 对于适当的非平衡电路操作互连电缆太长；

2） 外来的噪声源使非平衡电缆电路不能工作；

3） 必须把对其它信号的干扰减至最小。

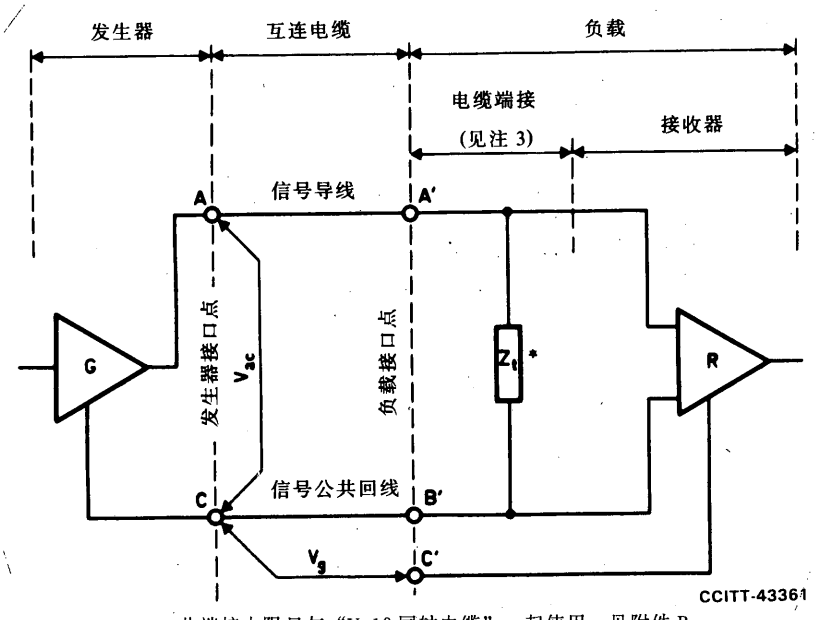
虽然还未规定最大电缆长度的限制，但本建议给出了有关保守的操作距离与数据传信速率的函数关系的指标（见附录Ⅱ）。

3 接口电路的符号表示（图 2/V.10）

对于数据传输的应用，一般认为接口电缆由 DTE 提供。这样在 DTE 加上电缆和 DCE 之间就产生一条分界线，这条线也称为接口点，而且实际以连接器的形式来实现。这种应用还要求在两个方向上都有接口电路。这就是图 3/V.10 所示的内容。

---

② 可以使用高于这建议的 100kbit/s 速率，但应相应地减短最大工作距离（见图Ⅱ-1/V.10）。



*此端接电阻只与“V.10 同轴电缆”一起使用，见附件 B。

V_{ac}—发生器输出电压　　A′ —负载有效接口点

V_g— 接地电位差　　B′ —负载公共回线点

A—发生器有效接口点　　C′ —接收器零参考点

C— 发生器公共回线点

注 1 — 上图示出两个接口点。发生器（不包含任何互连电缆）的输出特性，规定在“发生器接口点”。接收器必须响应的电特性规定在“负载接口点”。

注 2 — 在下面第 10 节中讨论信号公共回线的连接。如果国家规定有要求，可以把 C 点和 C′ 点接到保护地线。

注 3 — 互连电缆通常不予以端接。互连同轴电缆的端接问题在附件 B 中讨论。

图 2/V.10

非平衡接口电路的符号表示

4 发生器极性和接收器有效电平

4.1 发生器

发生器的信号状态规定用图 2/V.10 所示的输出点 A 和 C 之间的电压来表示。

当数据电路的信号状态 0（空号）或控制和定时电路的“接通”(ON) 状态被发送时，输出点 A 对 C 点为正。当数据电路的信号状态 1（传号）或控制和定时电路的“断开”OFF 状态被发送时，输出点 A 对 C 点为负 。

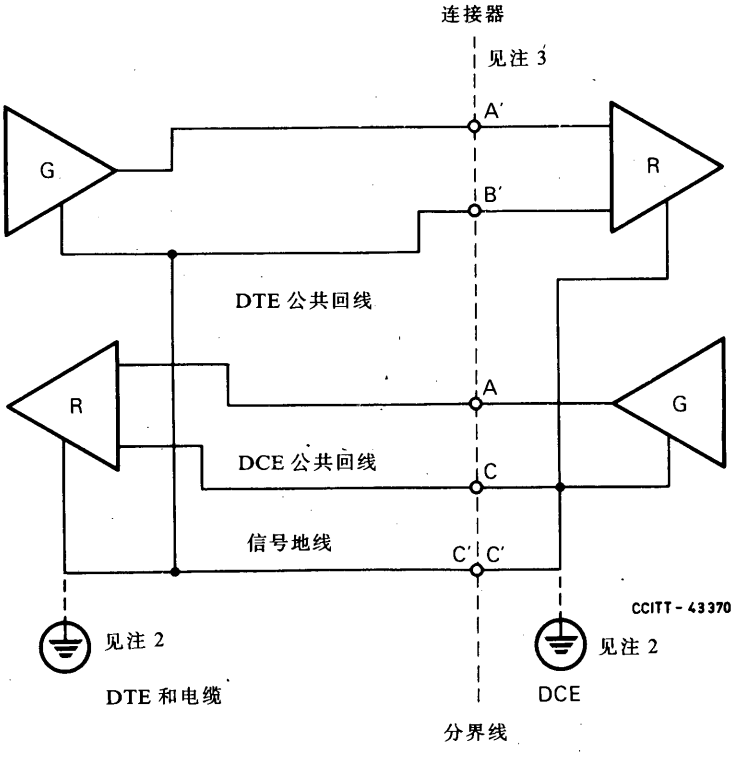
4.2 接收器

接收器的有效电平如表 1/V.10 所示。表中的 $V_{A'}$ 和 $V_{B'}$ 分别为以 C′ 点为基准的 A′ 和 B′ 点上的电压。

表 1/V.10

接收器有效电平

	$V_{A'}-V_{B'}\leqslant-0.3V$	$V_{A'}-V_{B'}\geqslant+0.3V$
数 据 电 路	1	0
控制和定时电路	“断开”	“接通”



注 1 — 零伏参考接口点 C′ 可通过信号地线连接器进行互连。

注 2 — 如果国家规定有要求，信号地线可进一步与外部保护地线相连接。

注 3 — 符合这种电特性规格的连接器的类型视应用而定。ISO 规定在电话型设备上进行数据传输时要用 ISO4902 中规定的 37 线连接器。

图 3/V.10

接口的实际表示

5 发生器③

5.1 输出阻抗

发生器的全部动态输出阻抗应等于或小于 50Ω。

5.2 静态标准测量

发生器各特性是根据图 4/V.10 所示和下面 § 5.2.1 - § 5.2.4 中所述的测量确定的。

5.2.1 开路测量〔图 4a）/V.10〕

在 A 和 C 点之间接一个 3900Ω 的电阻，进行开路电压测量。在任一二进制状态下，信号电压（V_0）的数值应等于或大于 4.0V，但不超过 6.0V。

5.2.2 测试端接测量〔图 4b）/V.10〕

在输出点 A 和 C 之间接有 450Ω 的测试负载，在任一二进制状态下，输出电压（V_t）的值应等于或大于 $0.9V_0$。

③ 对于非本建议规定的测试（如信号质量测量），可以使用 450Ω 的发送机测试负载。

5.2.3　短路测量〔图 4c）/V.10〕

使输出点 A 和 C 短路，在任一二进制状态下流经 A 点的电流（I_s）不应超过 150mA。

5.2.4　断开电源测量〔图 4d）/V.10〕

在断开电源的情况下，在输出点 A 和 C 之间加上在＋0.25V 和－0.25V 之间的电压，输出漏电流（I_x）的数值不应超过 100μA。

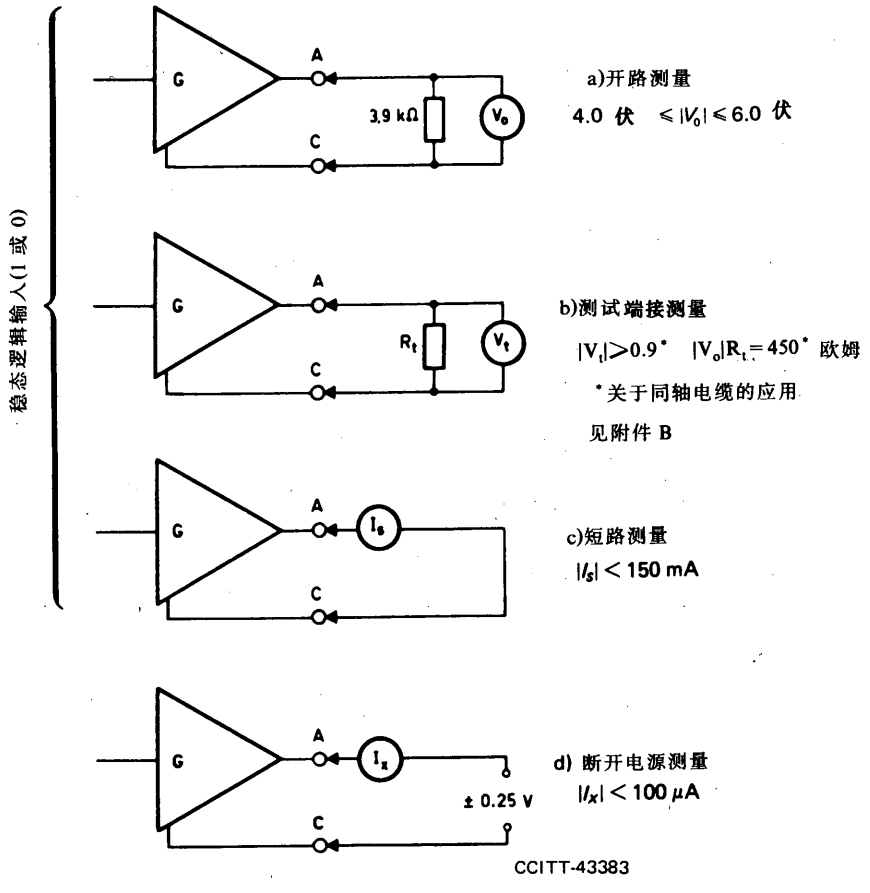


图 4/V.10
发生器参数标准测量

5.3　发生器输出上升时间的测量（图 5/V.10）

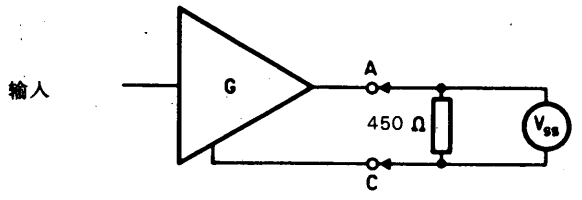
5.3.1　波形

在输出点 A 和 C 之间接入一个 450Ω 的电阻进行波形测量。在输入端应加上一个标称信号码元持续时间为 t_b，而且由交替的 1 和 0 组成的测试信号。在从一种二进制状态跃变到另一种二进制状态期间，输出信号幅度的变化应在 $0.1V_{ss}$和 $0.9V_{ss}$之间。

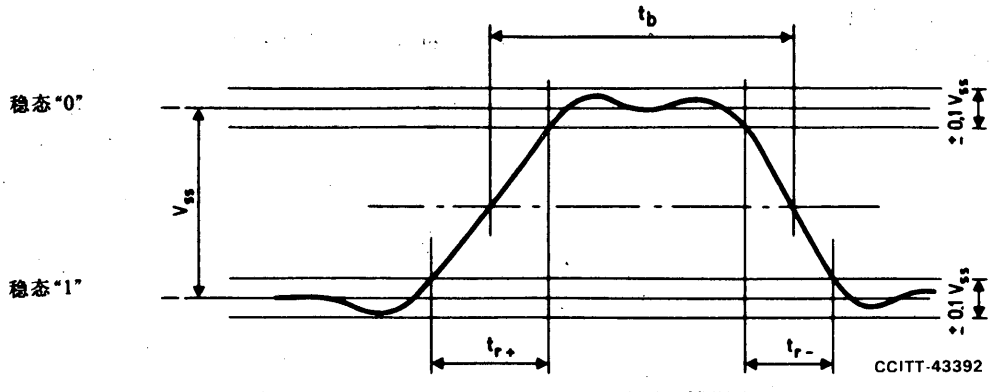
5.3.2　波形整形

为了控制在互连时可能会耦合到邻近电路上去的干扰（近端串话）电平，应对发生器的输出信号进行

整形。输出信号的上升时间（t_r）应加以控制，以保证在传信速率大于 1000bit/s 时，信号在 0.1 和 0.3 的码元间隔持续时间（t_b）的范围内达到 $0.9V_{ss}$，而在传信速率等于或小于 1000bit/s 时，信号在 100μs 和 300μs 之间的范围内达到 $0.9V_{ss}$。波形整形的方法未加规定，但在附录 I 中给出实例。



V_{ss}＝稳态信号状态之间的电压差



t_b＝测试信号码元的标称持续时间

当 $t_b \geqslant 1ms$ 时，$100\mu s \leqslant t_r \leqslant 300\mu s$

当 $t_b < 1ms$ 时，$0.1t_b \leqslant t_r \leqslant 0.3t_b$

图 5/V.10

发生器输出上升时间的测量

6 负 载

6.1 特性

如图 2/V.10 所示，负载由接收器（R）组成。接收器的电特性按图 6/V.10，7/V.10 和 8/V.10 中所示的测量，以及第 6.2，6.3 和 6.4 各节中所述内容加以规定。差动接收器能满足这些要求。该接收器输入阻抗高，差动输入门限跃变范围小，在－0.3V 和＋0.3V 之间，而且内部偏压幅度不超过 3V。

在电特性方面，该接收器与建议 V.11 平衡接收器的规定相同。

6.2 接收器输入电压—电流的测量（图 6/V.10）

当电压 V_{ia}（或 V_{ib}）在－10V 和＋10V 之间，而电压 V_{ib}（或 V_{ia}）保持在 0V 时，所产生的输入电流 I_{ia}（或 I_{ib}）应保持在图 6/V.10 所示的阴影范围之内。这些测量可在接收器电源接通或断开的条件下进行。

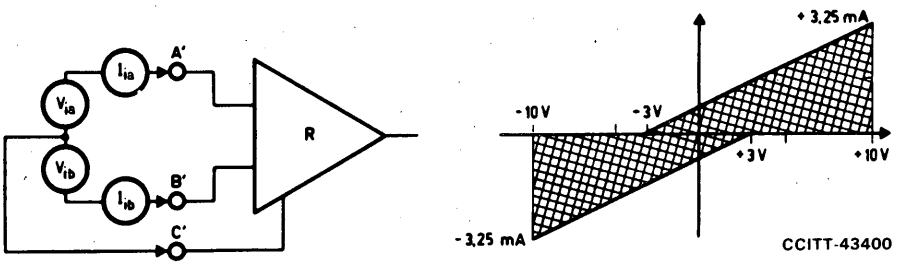
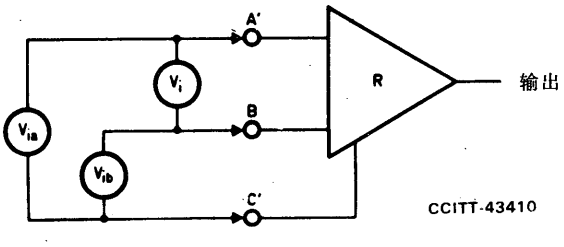


图 6/V.10

接收器输入电压—电流的测量

6.3　直流输入灵敏度测量（图 7/V.10）

在+7V 到−7V 的整个共态电压（V_{cm}）范围内，接收器差动输入电压（V_i）不要大于 300mV 就可正确地呈现预定的二进制状态。将 V_i 的极性倒转，应能使接收器呈现出相反的二进制状态。



外加电压		产生的输入电压 V_i	输出二进制状态	测量目的
V_{ia}	V_{ib}			
−12V	0V	−12V	（未作规定）	保证不损害接收器的输入
0V	−12V	+12V		
+12V	0V	+12V		
0V	+12V	−12V		
+10V	+4V	+6V	0	保证在 V_i=6V 时正确地工作
+4V	+10V	−6V	1	
−10V	−4V	−6V	1	（保持正确的逻辑状态）
−4V	−10V	+6V	0	
				300mV 门限测量
+0.30V	0V	+0.3V	0	V_{cm}=0V
0V	+0.30V	−0.3V	1	
+7.15V	+6.85V	+0.3V	0	V_{cm}=+7V
+6.85V	+7.15V	−0.3V	1	
−7.15V	−6.85V	−0.3V	1	V_{cm}=−7V
−6.85V	−7.15V	+0.3V	0	

图 7/V.10

接收器输入灵敏度测试

在接收器任一输入端和接收器接地之间出现的最大电压（信号加共态电压）不应超过 10V，也不应使接收器错误动作。接收器应容许把最高为 12V 的差动电压跨接在其输入端上而不致引起损坏。

在存在图 7/V.10 中规定的输入电压 V_{ia}和 V_{ib}的合成电压的情况下，接收器应保持规定的输出二进制状态，而不应有所损坏。

注 — 设备的设计者应当知道，在噪声存在时，缓慢的信号跃变可能在接收设备中产生不稳定性或振荡状态，所以应当采取适当的技术，防止这种状态发生。例如，可以把适当的滞后作用引入接收器来防止这种状态出现。

6.4 输入平衡测试（图 8/V.10）

接收器输入电阻和内部偏压的平衡，应能使得接收器在图 8/V.10 所示，及如下所述的情况下，处于预期的二进制状态：

a） $V_i=+720mV$，而 V_{cm} 则在 $-7V$ 和 $+7V$ 之间；

b） $V_i=-720mV$，而 V_{cm} 则在 $-7V$ 和 $+7V$ 之间；

c） $V_i=+300mV$，而 V_{cm} 则在可利用的最高传信速率条件下为 1.5V 峰 — 峰方波（这条件是暂定的，有待进一步研究）；

d） $V_i=-300mV$，而 V_{cm} 则在可利用的最高传信速率条件下为 1.5V 峰 — 峰方波（这条件是暂定的，有待进一步研究）。

注 — V_i 的值是暂定的，有待进一步研究。

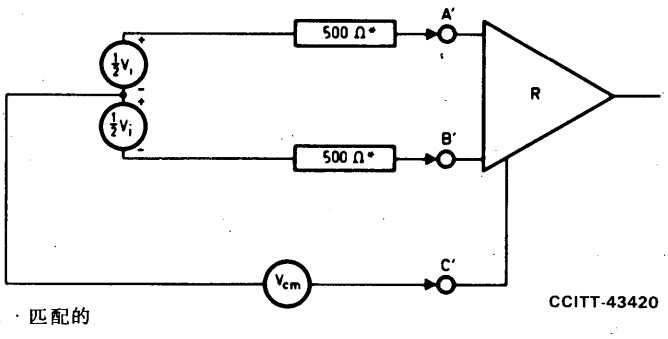


图 8/V.10

接收器输入平衡测试

7 环境限制

为了使非平衡接口电路能在 0 到 100kbit/s 的数据传信速率范围内进行工作，应使用下述条件：

1） 在 A′ 和 B′ 之间的负载接口点上测得的总峰值差动噪声（发生器的接口点与取代发生器的一个 50Ω 的电阻器相接）不应超过接收信号预期幅度值减去 0.3V 的数值（暂定值）；

2） 把发生器端的电缆 A 和 C 接在一起，发生器和接收器的接地电位差（图 2/V.10 的 V_g）和在接收器的 A′ 或 B′ 和 C′ 点之间测得的纵向感应的峰值随机噪声电压的最坏组合，不应超过 4V。

8 电路保护

符合本建议规定的非平衡发生器和负载设备在下述情况下不应损坏：

1） 发生器开路；

2） 互连电缆的导线之间短路；

3） 导线与 C 点或 C′ 点之间短路。

上述 2）和 3）两项故障，可能使接口电路设备中的功率损耗接近典型的集成电路（IC）组件可以容许的最大功率损耗。所以提醒用户注意，在一个 IC 组件中实现多个发生器和接收器的地方，为了避免产生损坏现象，在任何一段时间，只容许每个组件出现一次这样的故障。

还应提醒用户注意，符合本建议规定的发生器和接收器设备，可能受加在它们的输入或输出点与 C 点或 C′ 点之间的寄生电压的影响而损坏（图 2/V.10）。在可能无意地把互连电缆接到别的电路或可能把它暴露在严重电磁干扰环境中的那些应用场合，应该采取保护措施。

9 第一类和第二类接收器

为了提供选择发生器（V.10 或 V.11）的灵活性，规定使用下列两类接收器：

第一类——如图 9/V.10 所示及附件 A 的图 A-1/V.10 中所示，接收器应把输入端子 A′ 和 B′ 接至负载接口点的各个端子，而与所有其它接收器无关。

第二类——接收器应该使得在负载接口点的各个 A′ 输入端子都有一个端子连接，而且应该在 DCE 或 DTE 内将全部 B′ 输入端子连接在一起，并如图 10/V.10 所示，把它们接至一个公共的 B′ 输入端。

在任何应用场合使用的这类接收器的规定是使用这类接口电特性的有关 DCE 建议的部分内容。

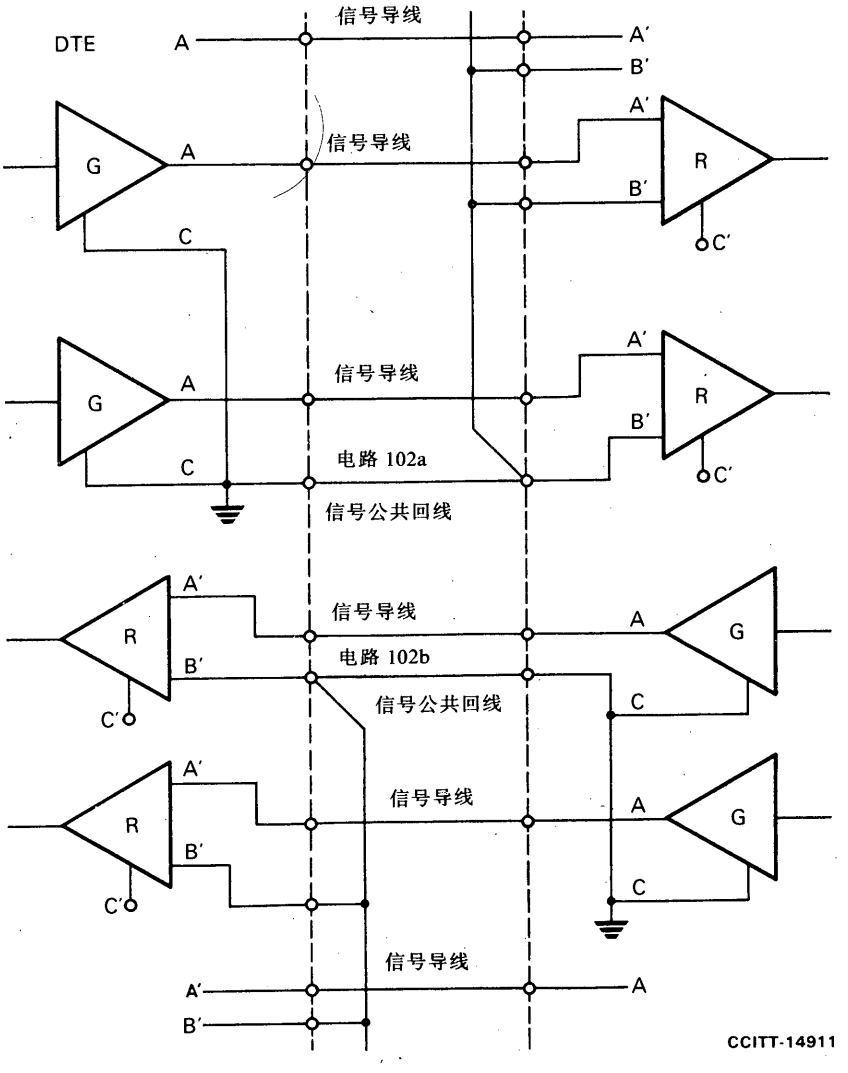


图 9/V.10

第一类接收器信号公共回线的互连

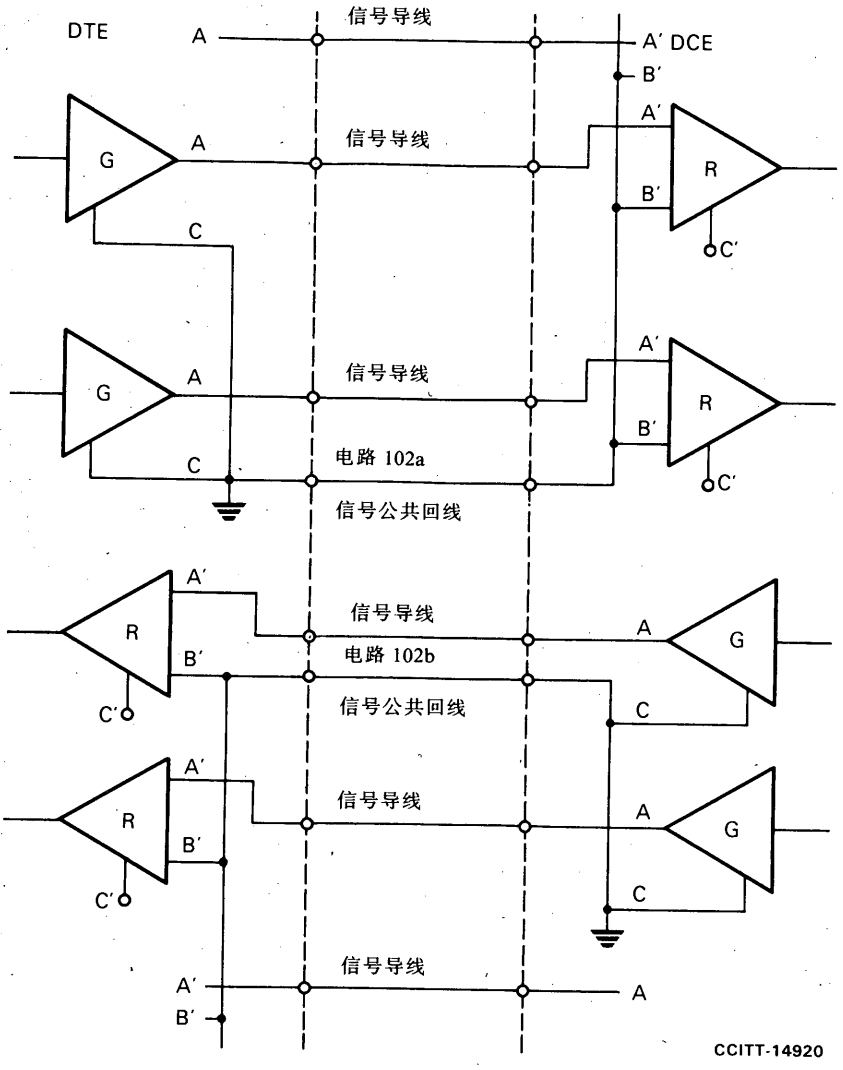


图 10/V.10

第二类接收器信号公共回线的互连

10 信号公共回线

在图 2/V.10 中的发生器和负载接口点之间的互连，应当是每条电路都有一条信号导线，每个方向都有一条信号公共回线，见图 9/V.10 和图 10/V.10。如 § A.2 所述和图 A-1/V.10 所示，信号公共回线在需要完成相互工作时，可以用多条导线来实现。

为了在负载接口点把接地电位差 V_g 和纵向耦合噪声对信号的影响降低到最小，应该只能在发生器接口点的 C 端将信号公共回线接地。例如，同 DCE 中的非平衡发生器互连的 DTE 中的全部接收器的 B′ 端应接至信号公共回线电路 102b，该电路只能在 DCE 中接地。信号公共回线电路 102a 用以将 DCE 中的全部接收器的 B′ 端与 DTE 中非平衡发生器的接地端 C 进行互连，见图 9/V.10 和图 10/V.10。

11 发生器断电或电路故障的检测

某些应用需要检测接口电路中的各种故障状态，例如：

1） 发生器断电状态；

2） 接收器未与发生器互连；

3） 互连电缆开路；

4） 互连电缆短路；

5） 输入到负载的信号在一段不正常的时间里，仍停留在跃变范围（±300mV）之内。

当某些特殊的应用要求检测一种或多种故障状态时，对负载还需增加一些规定，而且必须确定下述项目：

a） 哪些接口电路需要故障检测；

b） 必须检测什么样的故障；

c） 当检测到某一故障时，必须采取什么行动？例如，接收器必须呈现哪一种二进制状态？

接收器（或负载）对故障状态的解释是根据应用而定的。每种应用都可使用下列分类的一种组合：

第 0 类——无解释。接收器或负载无故障检测能力。

第 1 类——数据电路呈现二进制“1”状态。控制和定时电路呈现“断开”状态。

第 2 类——数据电路呈现二进制“0”状态。控制和定时电路呈现“接通”状态。

第 3 类——特殊解释。接收器或负载为解释故障状态而提供一种特殊指示。这特殊指示需进一步研究。

根据上述类型，将电路故障检测与某些特殊的接口电路联系在一起加以考虑，是个涉及接口的功能和规程特性规定的问题。

在公用电话网接口中，监控电路故障状态的接口电路，示于建议 V.24。

在数据网接口中，监控电路故障状态的接口电路，在建议 X.24 [1] 中示出。

所需的接收器故障检测类型在有关的 DCE 建议中规定。

12 在具体接口点上的测量

当维护人员对接口进行检查以便在接口点上进行合适的操作时，下列资料可作为测量的指南。

12.1 基本测量目录

— 开路测量；

— 测试端接测量；

— 短路测量；

— 发生器输出信号上升时间；

— 直流输入灵敏度测量。

12.2 选用测量目录

— A 点和 C 点之间总的发生器阻抗应等于或小于 50Ω；

— 断电测量；

— 接收器输入电压漏泄与漏电流测量；

— 输入平衡测试；

— 所需电路故障检测的检验（§11）。

不必在具体的接口点上测量本建议所规定的参数。这还有待进一步研究。

附 件 A

（附于建议 V.10）

与其它接口的兼容性

A.1　在同一接口中建议 V.10 和 V.11 的接口电路的兼容性

建议 V.10 的电特性设计允许在同一接口中使用平衡电路（见建议 V.11）和非平衡电路。例如，平衡电路可用于数据和定时，而非平衡电路可用于有关的控制电路功能。

A.2　建议 V.10 与 V.11 的互通

建议 V.10 和 V.11 的差动接收器的技术规格，在电特性方面是相同的。因此，有可能把接口一侧使用建议 V.10 的接收器和发生器的设备，同在接口另一侧使用建议 V.11 的发生器和接收器的另一设备连接起来。这样的互连将导致在一个方向采用符合建议 V.11 的接口电路，而在另一个方向上采用符合建议 V.10 的接口电路。在打算采用这种互通方式的地方，必须考虑下述各种技术问题。

A.2.1　互连电缆的长度受接口一侧按建议 V.10 工作的电路性能的限制。

A.2.2　在使用建议 V.11 的设备中，如备有供选用的电缆端接电阻（Z_t），则必须去掉。

A.2.3　V.10 型接收器应属于第一类接收器（见图 A-1/V.10）。

A.3　建议 V.10 与 V.28 的互通

建议 V.10 的非平衡电特性的设计也允许在某些条件下同建议 V.28 的发生器和接收器能有限地互通。在打算进行这种互通的地方，必须考虑下述各种技术限制。

A.3.1　在接口的建议 V.28 一侧，将不使用分开的 DTE 和 DCE 信号回路。

A.3.2　应使用符合建议 V.28 的数据传信速率限制。

A.3.3　互连电缆的长度受建议 V.28 性能限制的约束。

A.3.4　在符合建议 V.10 规定的各种限制范围内，接口的建议 V.10 一侧，尽可能提供最大的发生器电压，这将增加取得令人满意的操作的可能性。

A.3.5　虽然 V.28 类型的发生器可以使用超过 12V 的电位，许多现有设备的设计仍用 12V 或 12V 以下的电源进行工作。在出现这种情况的地方，不要求建议 V.10 的接收器再加保护措施；然而，在通常的情况下，

必须为建议 V. 10 的接收器提供防止建议 V. 28 的发生器的电压过高的保护措施。

A. 3. 6　在建议 V. 28 的接收器中各断电检测器可不必与建议 V. 10 的各发生器一起工作。

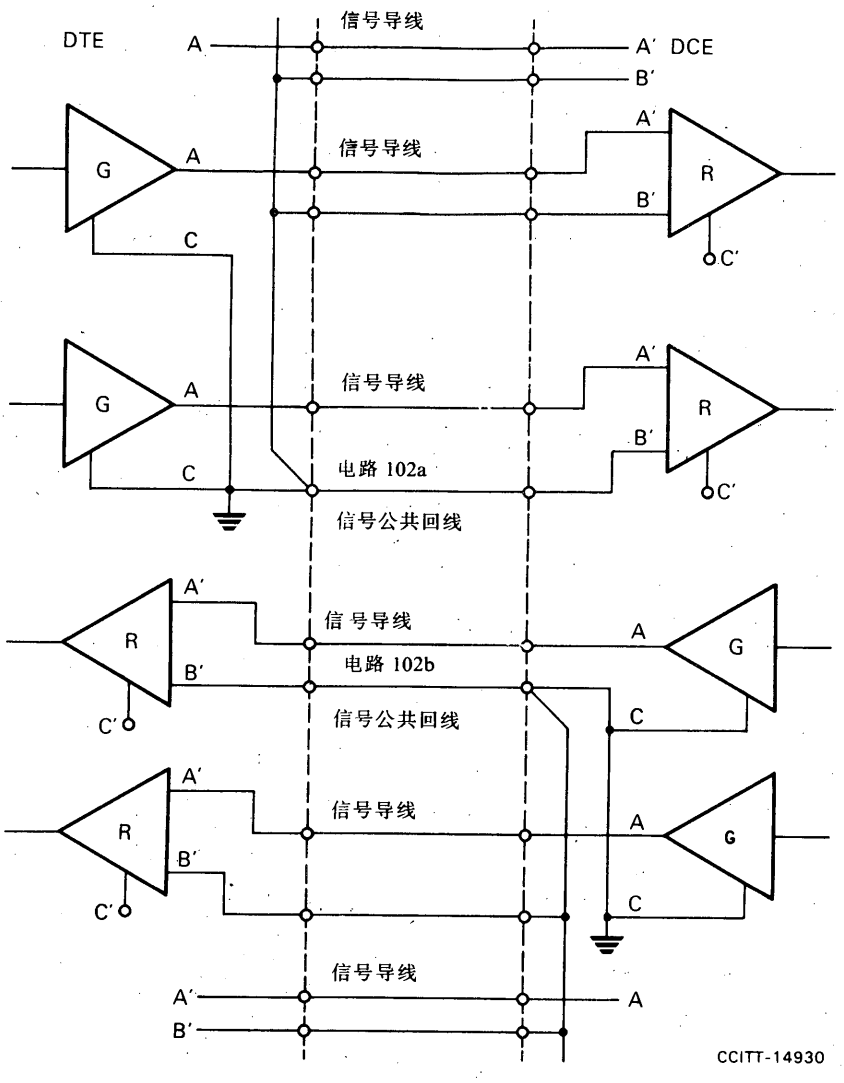


图 A-1/V. 10

多条导线与信号公共回线互连以完成 V. 10 发生器和第一类接收器的相互操作

附 件 B

（附于建议 V.10）

同轴电缆应用的考虑 — V.10 同轴电缆④

人们承认，在使用同轴电缆进行互连的地方，在电缆的接收器端接入一端接电阻是合乎需要的。这被认为是要求发生器具有特殊特性的一种特殊情况。在任何情况下端接电阻不应小于 50Ω，而在第 5.2.2 和 5.3 两节中所述的标准测量都应有 50Ω 的测试端接⑤。这特殊应用将要求同有关当局进行适当的协商。

在应用同轴电缆的情况下，可选用的另一组电特性如下：

5.2.2（乙） 测试端接测量〔图 4b）/V.10〕

在输出点 A 和 C 之间接有 50Ω 的测试负载（R_t）时，输出电压值（V_t）应等于或大于 V_0 值的二分之一。

5.3.1（乙） 波形（图 5/V.10）

在输出点 A 和 C 之间接上一个 50Ω 的电阻来进行测量。应把标准信号码元持续时间为 t_b 并且由交替的 1 和 0 组成的测试信号加到输入端。在从一个二进制状态跃变至另一个状态时，输出信号幅度的变化应在 $0.1V_{ss}$ — $0.9V_{ss}$之间。

5.3.2（乙） 波形整形

对于同轴电缆的应用，通常不需要波形整形。

10（乙） 信号公共回线

在使用同轴电缆的应用中，同轴电缆的屏蔽物应只能在发生器端的 C 点处接地，见图 B-1/V.10。

---

④ 除本附件中规定的那些电特性以外的所有建议 V.10 规定的电特性都可用于进行电缆端接的同轴电缆。

⑤ 对于非本建议规定的测试（如信号质量测量），可以使用 50Ω 的发送机测试负载。

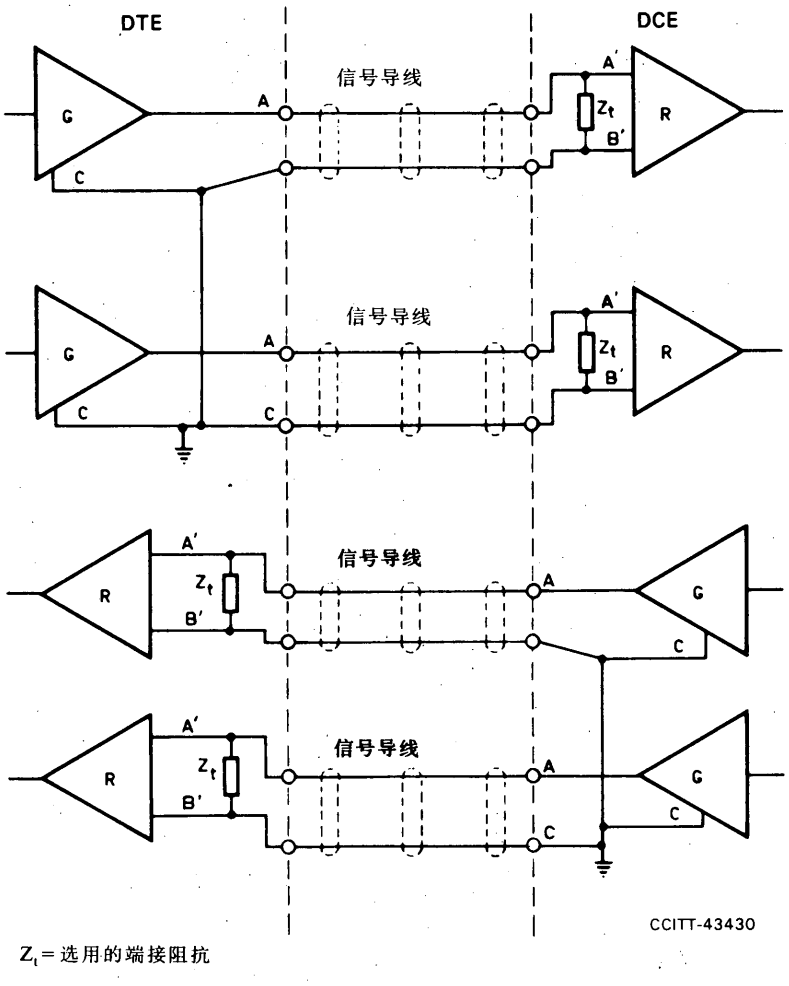


图 B-1/V.10

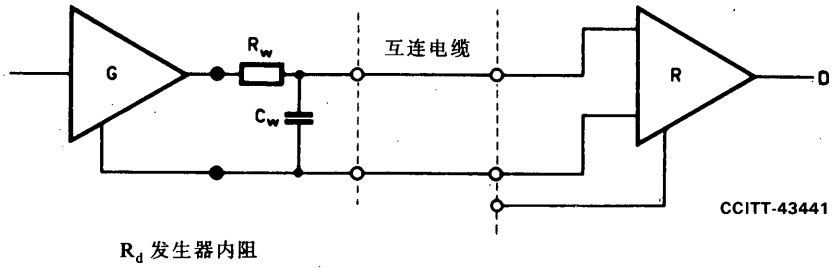
与同轴电缆互连

附 录 I

（附于建议 V.10）

波 形 整 形

可以在发生器中装一个变速控制器，或在发生器的接口点接入一 RC 滤波器，来完成所要求的波形整形。这两种方法也可以结合使用。图 I -1/V.10 所示为 RC 滤波器的实例。本附录对于导线间分路电容约为 0.05μF/km 的典型电缆给出了 C_w 的典型电容数值，而 R_w 值的选择要使得 R_w+R_d 约为 50Ω。



R_d 发生器内阻

$R_w = 50$ 欧姆$-R_d$

C_w (μF)	数据传信速率范围 (kbit/s)
1.0	0—2.5
0.47	2.5—5.0
0.22	5.0—10
0.1	10—25
0.047	25—50
0.022	50—100

图 Ⅰ-1/V.10

波形整形法实例

附 录 Ⅱ

（附于建议 V.10）

电 缆 指 标

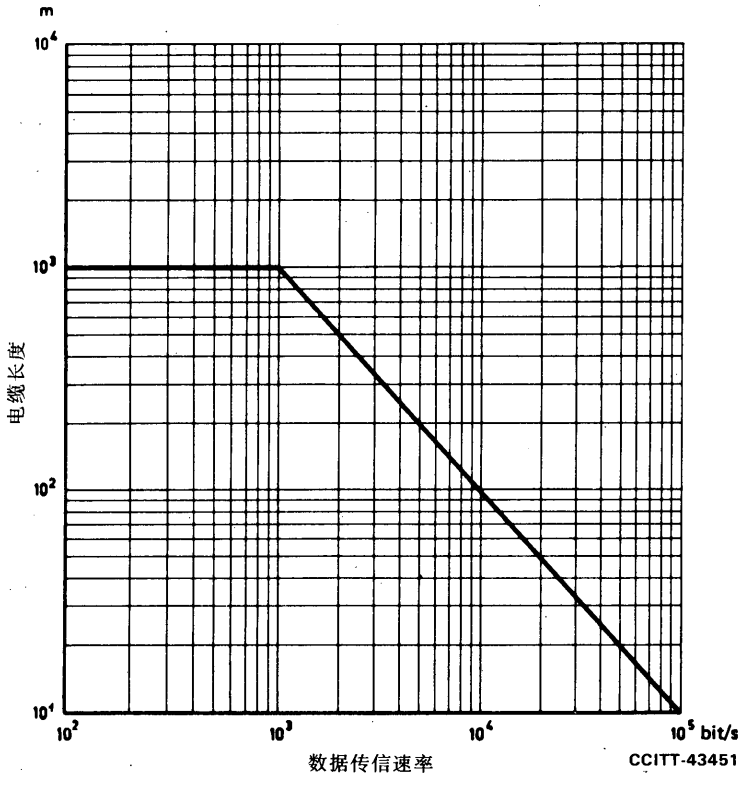
在本建议中，未规定互连电缆的电特性。但是，本附录就电缆长度和近端串音所造成的工作上的限制给以指导。

在设备互连中，非平衡接口电路的最大工作距离主要是被耦合到毗邻电路的干扰（近端串音）量的函数。另外，非平衡电路容易遭受在负载接口点上由于信号导线和信号公共回线之间任何不平衡所引起的差动噪声的影响。增加发生器和负载接口点之间实际的分隔和互连电缆的长度，会增加共态噪声和近端串音的影响。因此，建议用户把电缆长度限制在与发生器和负载之间的实际距离要求相一致的最短距离。

在图 Ⅱ-1/V.10 中给出的电缆长度与数据传信速率的关系曲线可以作为谨慎的指标。这条曲线是根据使用双绞线电话电缆进行的计算和实验数据得出的。该电话电缆具有 0.052μF/km 的分路电容、50Ω 源阻抗、6V 源信号以及 1V（峰值）最大近端串音。源信号的上升时间（t_r）在数据传信速率低于 1000bit/s 时为 100μs，而当数据传信速率高于 1000bit/s 时为 $0.1t_b$（见图 5/V.10）。

提醒用户注意：在图Ⅱ-1/V.10中给出的曲线没有把超过规定限制范围的共态噪声或近端串音电平考虑在内，这种共态噪声或近端串音电平可能是由于过长的电缆在发生器和负载之间引入的。另一方面，在图Ⅱ-1/V.10中所示的数据传信速率和距离范围内的操作，通常将保证在接收器输入端出现的信号失真是可以接受的。然而，很多应用可能容许更高电平的信号失真，而相应地可以使用更长的电缆。增加所用波形整形的次数，可以减少近端串音。

经验表明，在大多数实际事例中，可以把采用较低的数据传信速率的工作距离扩展至数公里。



图Ⅱ-1/V.10

非平衡接口电路的数据传信速率与电缆长度的关系

参 考 文 献

[1] CCITT Recommendation *List of definitions for interchange circuits between data terminal equipment (DTE) and data circuit-terminating equipment (DCE) on public data networks*, Vol. VIII, Rec. X.24.

建　议　V.11

在数据通信领域中通常同集成电路设备一起使用的平衡双流接口电路的电特性[①]

（1976 年订于日内瓦；1980 年修改于日内瓦；
1988 年修改于墨尔本）

1　引言

本建议讨论具有可选用的直流偏移电压的差动信号（平衡）接口电路的发生器、接收器以及互连导线的电特性。

如果在非平衡电路上采用波形整形，则就要把平衡发生器和负载部件设计得对邻近的平衡或非平衡接口电路（见建议 V.10）产生最小的相互干扰。

在本建议中，平衡接口电路由一个平衡发生器通过一对平衡互连导线连接到一个平衡接收器而构成。对于平衡发生器，这两条导线对地电位的代数和对全部发送信号均应保持恒定不变；两条导线对地的阻抗应相等。这对互连电缆的平衡程度和其它参数有待进一步研究。

为了在某些应用方面给予指导，提供一个附件和两个附录如下：

附件 A——与其它接口的兼容性。

附录 I——电缆与端接；

附录 Ⅱ——多点操作。

注 — 符合本建议电特性的发生器和各种负载设备，不需要在规定的整个传信速率范围内进行工作，可以把这些设备设计得在较窄的速率范围内进行工作。以便更经济地满足某些要求，在较低的传信速率时尤其是这样。

本建议介绍一些标准测量方法可用来证明本建议的某些参数正确无误，但为了保证与本建议的规定一致而需要进行什么样的测试，则要由各生产厂家自己去决定。

2　应用场合

在本建议中规定的电特性适用于数据传信速率高达 10Mbit/s 的接口电路，而且这些特性打算主要用于用集成电路技术实现的数据终端设备（DTE）和数据电路终接设备（DCE）。

本建议并不打算用于用分立元件技术实现的设备。建议 V.28 所包括的电特性对于用分立元件实现的设备更适用。

图 1/V.11 说明典型的应用场合。

平衡接口电路主要用于较高的数据传信速率，但在下述情况下，可能有必要用于较低的数据传信速率：

1）　对于适当的非平衡电路操作的互连电缆太长；

2）　外来的噪声源使非平衡电路不能工作；

3）　必须把对其它信号的干扰减至最小。

---

①　本建议在 X 系列建议中为 X.27。

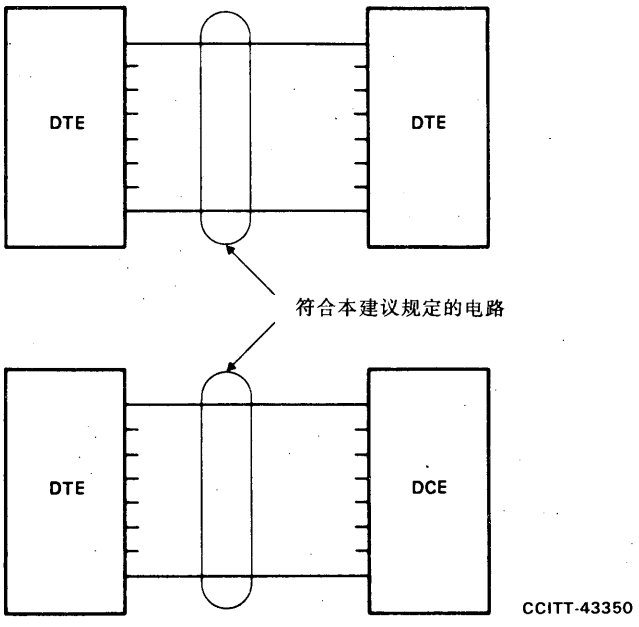
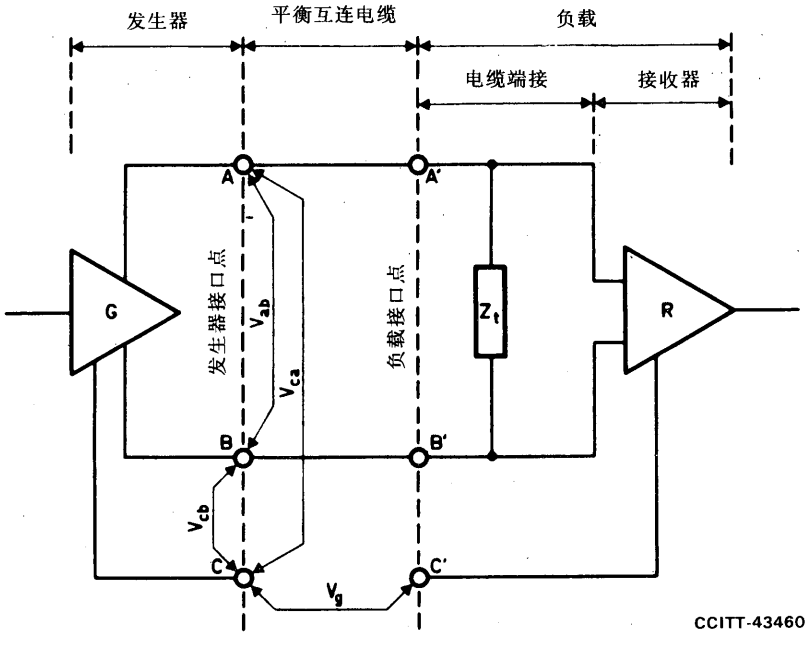


图 1/V.11

平衡接口电路的典型应用

3 接口电路的符号表示（图 2/V.11）



V ab＝发生器在 A 和 B 点间的输出电压

V_{ca}＝发生器在 C 和 A 点间的电压

V_{cb}＝发生器在 C 和 B 点间的电压

Z_t＝电缆端接阻抗

V_g＝接地电位差

A，B 和 A′，B′＝接口点

C，C′＝零伏参考接口点

注 1 — 上图示出两个接口点。发生器（不包括任何互连电缆）的输出特性规定在“发生器接口点”。接收器必须响应的电特性规定在“负载接口点”。

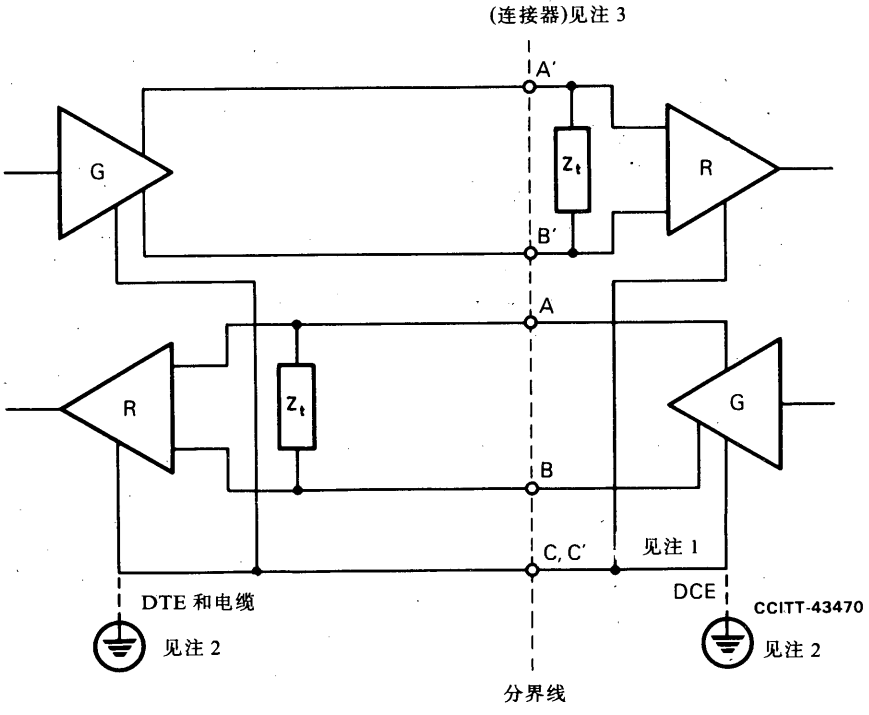
注 2 — C 和 C′点可以互连，如果国家规定有所要求，C 和 C′点可进一步接至保护地线。

图 2/V.11

平衡接口电路的符号表示

接口两侧的设备可以实现任一组合的发生器及接收器。因此，图 2/V.11 所示的接口电路的符号表示规定了一个发生器接口点和一个负载接口点。

对于数据传输的应用，一般认为接口电缆要由 DTE 提供。这样，在 DTE 加上电缆和 DCE 之间就产生一条分界线。这条线也称为接口点，而且实际以连接器的形式来实现。这种应用还要求在两个方向上都有接口电路。这就是图 3/V.11 所示的内容。



注 1 — 零伏参考接口点 C，C′可通过信号地线连接器互连。

注 2 — 如果国家规定有要求，信号地线可进一步与外部保护地线相接。

注 3 — 符合这种电特性规定的连接器类型视应用而定。ISO 规定，在电话型设备上进行的数据传输时，要用 ISO4902 中规定的 37 线连接器，而在数据网设备上进行的数据传输则要用 ISO4903 中规定的 15 线连接器。

图 3/V.11

接口的实际表示

4 发生器极性和接收器有效电平

4.1 发生器

发生器的信号状态规定用图 2/V.11 所示的输出点 A 和 B 之间的电压来表示。

当数据电路的信号状态 0（空号）或控制和定时电路的“接通”状态被发送时，输出点 A 对 B 点为正。当数据电路的信号状态 1（传号）或控制和定时电路的“断开”状态被发送时，输出点 A 对 B 点为负。

4.2　接收器

接收器的差动有效电平如下面的表 1/V.11 所示，表中的 $V_{A'}$ 和 $V_{B'}$ 分别为以 C′ 点为基准的 A′ 和 B′ 上的电压。

表 1/V.11

接收器的差动有效电平

	$V_{A'}-V_{B'}\leqslant-0.3V$	$V_{A'}-V_{B'}\geqslant+0.3V$
数据电路	1	0
控制和定时电路	断开	接通

5　发生器②

5.1　电阻和直流偏移电压

5.1.1　在 A 和 B 点之间发生器的总电阻应该在 50Ω 至 100Ω 的范围之内，而且对 C 点应足够地平衡（在静态和动态两种情况下所要求的平衡程度有待进一步研究）。

注 1 — 假定动态源阻抗值在相同的范围之内。

注 2 — 在现场可能有些集成电路与这 50Ω 为最小阻值的要求不相符合。如果这一点在某些应用中发生问题（如反射），而且倘若又不能使用电缆端接（例如，为了与 V.10 兼容），则在发生器的每个输出导线处加上大约 33Ω 的串联电阻，就可解决问题。

5.1.2　发生器直流偏移电压的数值（见下面第 5.2.2 节）在所有工作状态下都不应超过 3V。

5.2　静态标准测量

发生器的特性是根据下面的图 4/V.11 所示及第 5.2.1—5.2.4 节所述的测量来确定的。

5.2.1　开路测量〔图 4a）/V.11〕

用一个 3900Ω 的电阻，接在 A 点和 B 点之间来进行开路电压的测量。对于两种二进制状态，差动电压（V_0）的数值不应大于 6.0V，V_{02} 和 V_{0b} 的数值也不应大于 6.0V。

5.2.2　测试端接测量〔图 4b）/V.11〕

如果在输出点 A 和 B 之间串接两个 50Ω 的电阻作为测试负载，则差动电压（V_t）不应小于 2.0V 或 V_0 数值的 50%，取较大的数值。对于相反的二进制状态，V_t 的极性应当相反（$-V_t$）。V_t 和 $-V_t$ 的数值差应小于 0.4V。在测试负载的中心和 C 点之间测得的发生器偏移电压 V_{0s} 的数值，不应大于 3.0V。一种二进制状态的 V_{0s} 值和相反的二进制状态的 V_{0s} 值之差应小于 0.4V。

注 — 在某些情况下，这种测量并未确定发生器内部阻抗对 C 点的平衡程度。为保证发生器的输出阻

② 对于非本建议规定的测试（如信号质量测量），可以使用 100Ω 的发送机测试负载。

抗中有足够的平衡，是否有必要再作进一步测量，这有待进一步研究。

5.2.3　短路测量〔图 4c）/V.11〕

使输出点 A 和 B 对 C 点短路，在两种二进制状态下，流经输出点 A 或 B 的电流不应超过 150mA。

5.2.4　断电测量〔图 4d）/V.11〕

如图 4d）/V.11 所示，在断电情况下＋0.25V 至－0.25V 范围内的电压加到每个输出点和 C 点之间时，输出漏电流的数值（I_{xa}和 I_{xb}）不应超过 100μA。

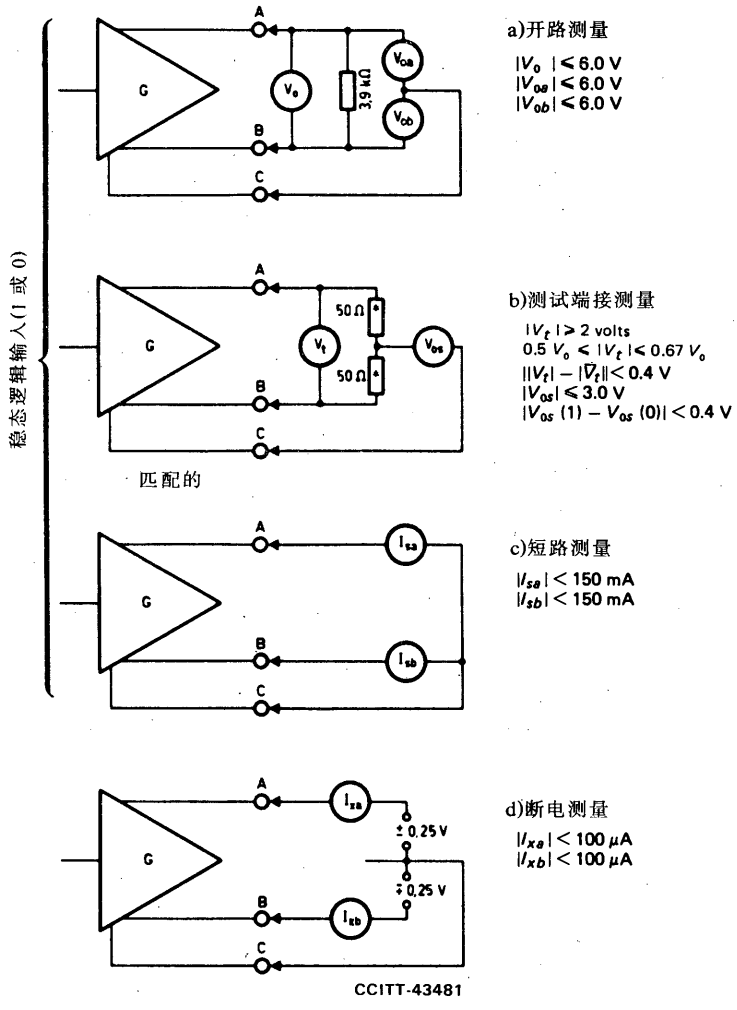


图 4/V.11

发生器参数标准测量

5.3　动态电压平衡和上升时间的测量〔图 5/V.11〕

在使用图 5/V.11 所示的测量设置时，应把标称信号码元持续时间为 t_b 而且由交替的 1 和 0 组成的测试信号加到输入端。在从一个二进制状态跃变到另一个二进制状态时，在 0.1t_b 或 20ns 内（取较长的时间），

输出信号幅度的变化应在 $0.1V_{ss}$和 $0.9V_{ss}$之间。在此以后，信号电压变化不应超过稳态值 V_{ss}的 10%。

由于不平衡而产生的电压（V_E）不应超过 0.4V 峰—峰值。

6 负载

6.1 特性

负载由一接收器（R）和一选用的电缆终接电阻（Z_t）组成，如图 2/V.11 所示。接收器的电特性是根据图 6/V.11，7/V.11 和 8/V.11 所示以及下面§6.2，§6.3 和§6.4 中所述的测量加以确定的。满足这些要求的电路是一种差动接收器，该接收器的输入阻抗高，差动输入门限跃变范围小，在－0.3V 和＋0.3V 之间，所容许的内偏压不超过 3V。

在电特性方面，该接收器与建议 V.10 中非平衡接收器的规定相同。

6.2 接收器输入电压—电流的测量〔图 6/V.11〕

当电压 V_{ia}（或 V_{ib}）在－10V 和＋10V 之间，而电压 V_{ib}（或 V_{ia}）保持为 0V 时，所产生的输入电流 I_{ia}（或 I_{ib}）应保持在图 6/V.11 所示的阴影范围内，在接收器电源接通或断开的条件下都可进行这些测量。

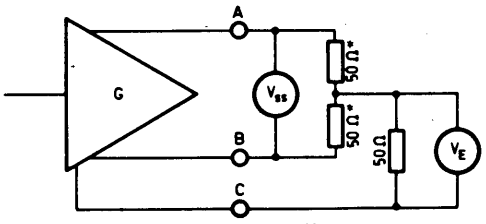
6.3 直流输入灵敏度的测量〔图 7/V.11〕

在＋7V 到－7V 的整个共态电压（V_{cm}）范围内，接收器应不要求大于 300mV 的差动输入电压（V_i），就可以正确地呈现预期的二进制状态。颠倒 V_i 的极性，应能使接收器呈现相反的二进制状态。

在接收器各输入端和接收器信号接地之间出现的最大电压（信号加共态电压）不应超过 10V，也不应使接收器错误动作。接收器应容许把最高为 12V 的差动电压跨接在其输入端上而不致损坏。

当存在图 7/V.11 中所规定的输入电压 V_{ia}和 V_{ib}的合成电压时，接收器应保持规定的输出二进制状态，而不应有所损坏。

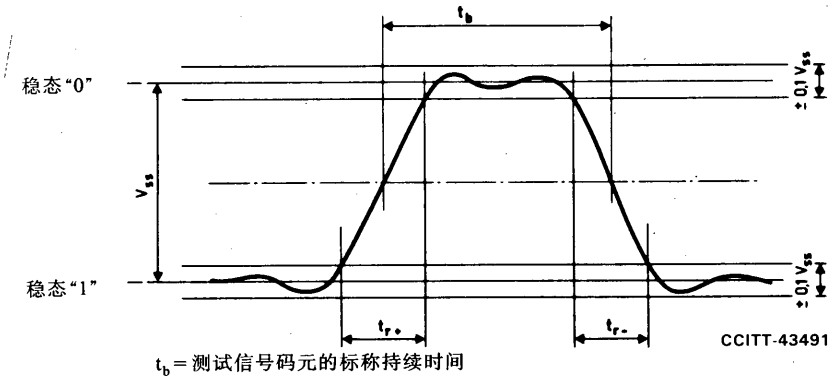
注 — 设备的设计者应当知道，在噪声存在时，缓慢的信号跃变可能在接收设备中产生不稳定性或振荡状态。因此，应采取适当的技术来防止这些状态发生。例如，可以把适当的滞后作用引入接收器来防止这种状态出现。



· 匹配的

$V_E < 0.4V$ 峰—峰值(暂定)

V_{ss} = 稳态信号状态之间的电压差



t_b = 测试信号码元的标称持续时间

for $t_b \geqslant 200$ ns, $t_r \leqslant 0.1\ t_b$

for $t_b < 200$ ns, $t_r \leqslant 20$ ns

图 5/V.11

发生器动态平衡和上升时间的测量

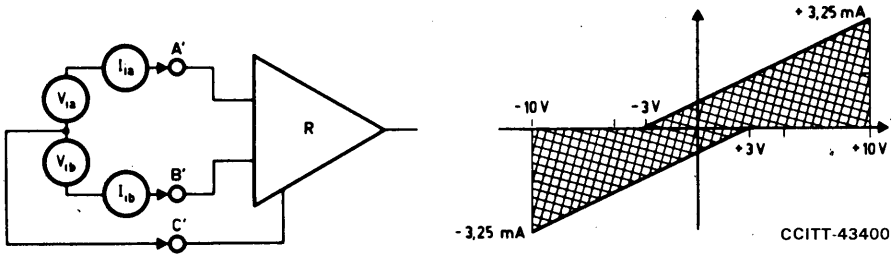
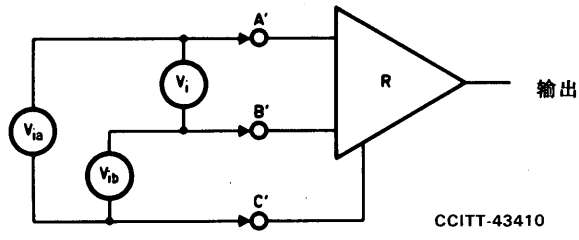


图 6/V.11

接收器输入电压—电流的测量



外加电压		产生的输入电压 V_i	输出二进制状态	测量目的
V_{ia}	V_{ib}			
−12V	0V	−12V	（未规定）	保证不损坏接收器的输入
0V	−12V	+12V		
+12V	0V	+12V		
0V	+12V	−12V		
+10V	+ 4V	+6V	0	保证在 V_i=6V 时能正确地工作（保持正确的逻辑状态）
+ 4V	+10V	−6V	1	
−10V	− 4V	−6V	1	
− 4V	−10V	+6V	0	
				300mV 门限测量
+0.30V	0V	+0.3V	0	
0V	+0.30V	−0.3V	1	V_{cm}=0V
+7.15V	+6.85V	+0.3V	0	
+6.85V	+7.15V	−0.3V	1	V_{cm}=+7V
−7.15V	−6.85V	−0.3V	1	
−6.85V	−7.15V	+0.3V	0	V_{cm}=−7V

图 7/V.11

接收器输入灵敏度的测量

6.4　输入平衡测量（图 8/V.11）

接收器输入电阻和内部偏压的平衡应能使得接收器在图 8/V.11 所示和如下所述的情况下处于预期的二进制状态：

a）　V_i=+720mV，而 V_{cm}在−7V 和+7V 之间；

b）　V_i=−720mV，而 V_{cm}在−7V 和+7V 之间；

c）　V_i=+300mV，而 V_{cm}在可利用的最高数据传信速率条件下为 1.5V 峰—峰方波（这条件是暂定的，有待进一步研究）；

d）　V_i=−300mV，而 V_{cm}在可利用的最高数据传信速率条件下为 1.5V 峰—峰方波（这条件是暂定的，有待进一步研究）。

6.5　终端负载

电缆端接阻抗（Z_t）是选用的，这取决于使用接口电路的特殊环境（见附录 I）。在任何情况下，总的负载电阻都不应低于 100Ω。

7 环境限制

为了使平衡接口电路在 0 到 10Mbit/s 的数据传信速率范围内进行工作，应使用以下条件：

1） 各条接口电路都应有一对平衡互连线。

2） 每条接口电路都必须适当地端接（见附录 I）。

3） 接收器总的共态电压必须小于 7V 峰值。

接收器的共态电压是下述几种情况的最坏组合：

a） 发生器—接收器接地电位差（V_g，图 2/V. 11）；

b） 当电缆在发生器一端 A，B，C 点连接在一起时，在接收器的 A′或 B′和 C′之间测得的纵向感应的随机噪声电压；以及

c） 发生器的直流偏移电压，如果有的话。

除非发生器属于不产生直流偏移电压的那种类型，否则上述 a）和 b）两项的和（它是由接口电路的周围环境引起的共态电压的组成部分）必须小于 4V 峰值。

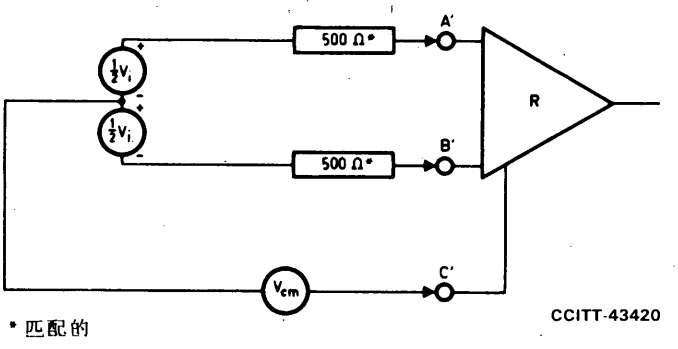


图 8/V. 11

接收器输入平衡测试

8 电路保护

符合本建议规定的平衡发生器和负载设备在下述情况下不应损坏：

1） 发生器开路；

2） 互连电缆的导线之间短路；

3） 一条或两条导线与 C 或 C′点之间短路。

上述 2）和 3）两项故障有可能使接口电路设备中的功率损耗接近于典型的集成电路（IC）组件可以容许的最大功率损耗。所以提醒用户注意，在一个 IC 组件中提供多个发生器的场合，为了避免产生损坏现象，在任何一段时间里只容许每个组件出现一次这样的故障。

还应提醒用户注意，符合本建议规定的发生器和接收器设备，可能受加在它们输入或输出点与 C 或 C′点之间的寄生电压的影响而损坏（图 2/V. 11）。在可能无意地把互连电缆接到其它电路或可能将互连电缆暴露在严重电磁干扰环境中的那些应用场合，应当采取保护措施。

9 发生器断电或电路故障的检测

某些应用要求检测接口电路中的各种故障状态，例如：

1） 发生器断电状态；

2） 接收器未与发生器互连；

3） 互连电缆开路；

4） 互连电缆短路；

5） 输入负载的信号在一段不正常的时间内，仍停留在跃变区域（±300mV）之内。

当某些特殊的应用要求检测一种或多种故障状态时，对负载还需增加一些规定，而且必须确定下列项目：

a） 哪些接口电路需要故障检测；

b） 必须检测什么样的故障；

c） 当检测到某一故障时，必须采取什么样的行动？例如，接收器必须呈现哪一种二进制状态？

接收器（或负载）对故障状态的解释是根据应用而定的。每种应用可以使用下列分类的一个组合：

第 0 类——无解释。接收器或负载无故障检测能力。

第 1 类——数据电路呈现二进制“1”状态。控制和定时电路呈现“断开”状态。

第 2 类——数据电路呈现二进制“0”状态。控制和定时电路呈现“接通”状态。

第 3 类——特殊解释。接收器或负载为解释故障状态而提供一种特殊指示。这特殊指示需进一步研究。

根据上述类型，将电路故障检测与某些特殊的接口电路联系在一起加以考虑，是个涉及接口的功能和规程特性规定的问题。

公用电话网接口中，监控电路故障状态的接口电路在建议 V.24 中示出。

公用数据网接口中，监控电路故障状态的接口电路在建议 X.24〔1〕中示出。

所需的接收器故障检测类型在有关的 DCE 建议中规定。

10 在具体接口点上的测量

当维护人员为了在接口点上进行合适的操作而对接口进行检查时，下列资料可作为测量指南。

10.1 基本测量目录

— 在所有工作状态下发生器直流偏移电压的数值；

— 开路测量；

— 测试端接测量；

— 短路测量；

— 动态电压平衡和上升时间；

— 直流输入灵敏度测量。

10.2 选用测量目录

— A 点和 B 点之间总的发生器电阻应等于或小于 100Ω，而且对 C 点应有足够的平衡（关于动态或静态时所要求的平衡程度，有待进一步研究）；

— 断电测量；

— 接收器输入电压—电流测量；

— 输入平衡测试；

— 所需电路故障检测的检验（第 9 节）。

不必在具体的接口点上测量本建议所规定的参数。这还有待进一步研究。

附 件 A

（附于建议 V.11）

与其它接口的兼容性

A.1　在同一接口中建议 V.10 和 V.11 接口电路的兼容性

建议 V.11 的电特性的设计，允许在同一接口中同时使用非平衡电路（见建议 V.10）及平衡电路。例如，平衡电路可用于数据和定时，而非平衡电路可用于有关的控制电路功能。

A.2　建议 V.11 与 V.10 的互通

建议 V.10 和 V.11 的差动接收器的技术规格，在电特性方面是相同的。因此，有可能把在接口一侧使用建议 V.10 的接收器和发生器的设备，同在接口另一侧使用建议 V.11 的发生器和接收器的另一设备连接起来。这样的互连将导致在一个方向上采用符合建议 V.11 规定的接口电路，而在另一个方向上采用符合建议 V.10 规定的接口电路。在打算采用这种互通方式的地方，必须考虑下述技术问题。

A.2.1　互通电缆的长度，受接口一侧按建议 V.10 工作的电路性能的限制。

A.2.2　在使用建议 V.11 的设备中，如果配有供选用的电缆端接电阻（Z_t），则必须去掉。

A.2.3　V.10 型接收器应属于第一类接收器。

A.3　建议 V.11 与 V.35 的互通

带有符合建议 V.11 规定的接口电路的设备预期要与具有符合建议 V.35 附录 Ⅱ 规定的电特性的接口电路的设备相互工作。V.35 发送机和 V.11 接收器之间的相互工作，将会产生比图 I-1/V.11 所示更短的电缆长度。这是因为加载 100Ω 电阻的 V.35 发送机的输出电压最低为 0.44V 峰—峰，这输出电压大约为图 7/V.11 所示 V.11 发送机的电压（2V）的 1/5。

附 录 I

（附于建议 V.11）

电 缆 与 终 接

在本建议中未规定互连电缆的电特性。本附录就电缆的长度、平衡及终接电阻所造成工作上的限制给

予指导。

I.1 电缆

在整个电缆长度范围内，两条导线在下述各项内容方面应具有基本相同的数值：

1) 对地电容；

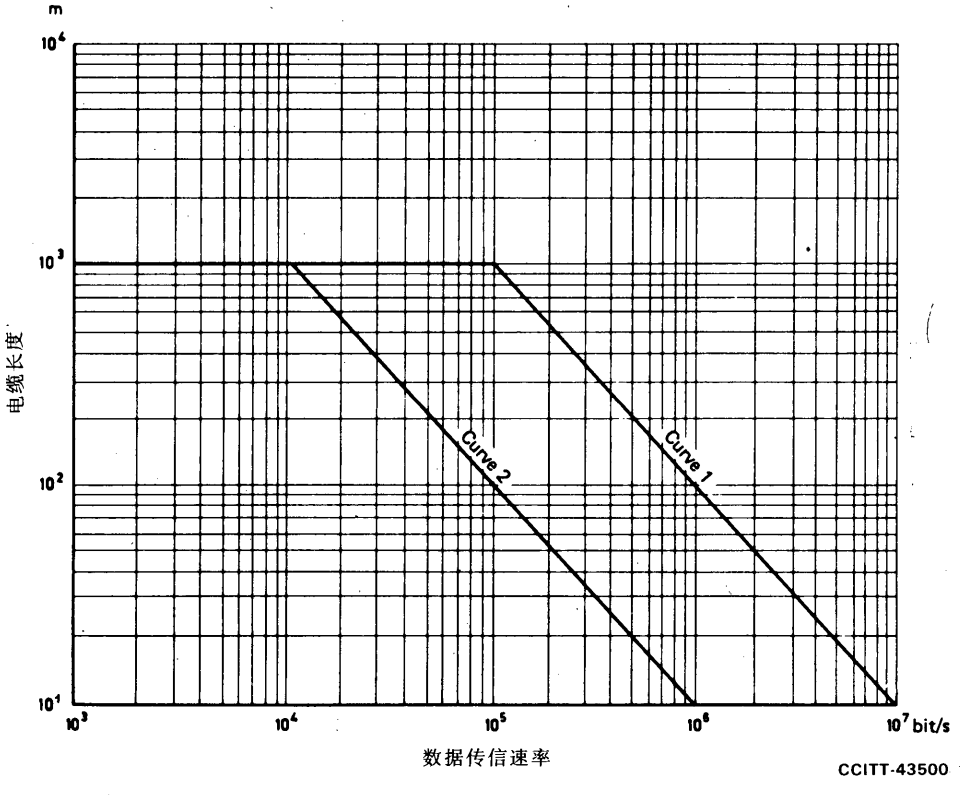
2) 纵向电阻和电感；

3) 对邻近电缆和电路的耦合。

I.2 电缆长度

在点对点应用中，分隔发生器和负载的电缆最大容许长度是数据传信速率的函数。该长度还进一步受到容许的信号失真以及诸如接地电位差和纵向噪声等环境限制的影响。增加发生器和负载之间的距离可能会增加接地电位差的影响。

图 I-1/V.11 中的电缆长度与数据传信速率的关系曲线可以作为指南，解释上述各种情况。



曲线 1：端接的接口电路

曲线 2：未加端接的接口电路

图 I-1/V.11

平衡接口电路的数据传信速率与电缆长度的关系

这些曲线是根据使用未加端接及端接一个 100Ω 电阻负载的双绞线电话电缆（线径为 0.51mm）的实验数据画出来的。由曲线表示的电缆长度的限制，是根据在负载处假定的下列信号质量要求得出的：

1） 信号上升和下降时间，等于（或小于）信号码元持续时间的二分之一；

2） 发生器和负载之间的最大电压衰耗为 6dB。

在数据传信速率较高时（见图 I -1/V. 11），曲线的倾斜部分表示由假定的信号上升和下降时间要求而确定的电缆长度极限。由于最大容许衰耗假定为 6dB，电缆长度就被任意地限制为 1000m。

这些曲线假定已满足本建议中所规定的环境限制。当数据传信速率较高时，由于电缆的缺陷和共态噪声的缘故，这些条件是难以达到的。在图 I -1/V. 11 的数据传信速率和距离极限范围内的操作，通常保证在接收器输入端出现的信号失真是可以接受的。然而，很多应用都能够容许更高的信号失真电平，因而在这些情况下可以相应地使用更长的电缆。

经验表明，在许多实际情况中，在信号速率较低时的工作距离可延伸到数公里。

对于数据和信号码元定时按反方向传输的同步传输，两者之间的相位关系可能要加以调整，以保证与接口点上信号质量的有关要求相一致。

I.3 电缆端接

电缆端接电阻（Z_t）是选用的，而且要根据具体应用而定。在数据传信速率较高（200kbit/s 以上）时，或在电缆的传播延迟为信号码元持续时间的 1/2 的任何数据传信速率时，应当使用端接来保持信号上升时间，并使反射降至最小。在信号频谱内，端接阻抗应尽可能与电缆特性阻抗相匹配。

一般来说，在 100—150Ω 范围内的电阻是合适的，使用较高的电阻会导致较低的功率损耗。

在失真和上升时间均未到临界值的较低数据传信速率时，为了把发生器中的功率损耗减至最小，可以取消端接。

附 录 Ⅱ

（附于建议 V. 11）

多 点 操 作

有待进一步研究。包括 ISO8482 文本在内的多点操作技术规定正在研究中。

参 考 文 献

[1] CCITT Recommendation *List of definitions for interchange circuits between data terminal equipment (DTE) and data circuit-terminating equipment (DCE) on public data networks*, Vol. VIII, Rec. X.24.

建　议　V.13

模拟的载频控制

（1988 年订于墨尔本）

CCITT，

鉴于

(a)　目前有许多不同的双工数据系统可供使用；
(b)　某些数据终端设备（DTE）在这些系统上双向交替地进行工作，

建议

在某个 CCITT 建议中特别要求时，可使用下列规程模拟电路 105 对电路 109 的操作。

1　应用范围

在要求用本地 105 电路控制远地 109 电路而且调制解调器载频的断开和接通状态的变换不能实现或不能进行时，可以使用本建议。这样的环境实例如下：

— 含有多路复用设备的调制解调器的子信道；
— 具有长的均衡器/回波消除器训练序列的调制解调器；
— 没有控制信道的高效率多路复用器；
— 用于 64kbit/s 数据传输的 PCM 信道。

2　模拟功能的位置

在本建议的范围内，所描述的功能似乎位于 DTE 和数据电路终接设备（DCE）的剩余部分之间。关于 V.54 建议规定的回路装置的位置有待进一步研究。

3　操作

当电路 105 处于断开状态时，DCE 将发送一种比特码型（空闲码型）来代替该端口的数据位，该比特码型是用二进制 1 对多项式 $1+x^{-3}+x^{-7}$进行扰码而取得的。对该扰码器不规定特殊的起始状态。当电路 105 变成接通状态时，DCE 将立即发送一个 8 位码型（“接通”码型），该码型是用二进制 0 对多项式 $1+x^{-3}+x^{-7}$进行扰码而取得的，在发送这码型之后发送数据位（注 1）。在电路 105 变成接通状态后的 8 比特间隔时间内，可以使电路 106 变成接通状态，在电路 106 变成接通状态后，在电路 103 上出现的第一个比特应作为第一个数据位发送（注 2）。如果在“接通”码型的发送还未完成之前电路 106 变成接通状态，则将电路 103 上出现的数据位储存在数据缓冲器中，以后再进行传输。

在远地 DCE 处，当检测到上述空闲码型足够数量的连续比特时，电路 109 变成断开状态（注 3）。在检测到由二进制 0 对多项式 $1+x^{-3}+x^{-7}$进行扰码而产生的 8 比特码型之后，电路 109 便变成接通状态（注 4）。当电路 109 处于断开状态时，电路 104（接收数据）被保持在二进制 1 状态（见注 5，6，7）。

注 1 — 扰码器用以将二进制 0 对多项式 $1+x^{-3}+x^{-7}$进行扰码的起始状态，与用二进制 1 扰码后的扰码器结束状态应该是相同的。

注 2 — 可以提供附加的电路 106“接通”延迟，供生产厂家使用。

注 3 — 我们建议，为了使电路 109 变成断开状态而要求检测的空闲码型的连续比特数为 48—64。在电路 109 处于断开状态之前，空闲码型可以在电路 104 上出现。

注 4 — 我们建议，只有在“接通”码型前面存在足够数量连续的、经过扰码的 1 时，电路 109 才能变成接通状态。在出现传输差错时，预防识别“接通”码型出现差错而采取的保护措施有待进一步研究。为了使电路 109 变成接通状态而要求检测的“接通”码型的长度暂时定为 8。

注 5 — 在电路 105 从接通状态到断开状态的跃变之后，应该在 128 比特的间隔时间内对电路 105 置之不理，所以至少有 128 个用二进制 1 进行扰码的比特被送往远地的调制解调器。

注 6 — 当电路 105 处于断开状态时，注意扰码器的输出不是连续的 1，而是 127 位的伪随机序列。

注 7 — 在发生传输差错时，电路 109 在接收空闲码型时可能会错误地变成接通状态，或者电路 109 在接收“接通”码型时可能会保持在断开状态。由于用户数据模拟之故，电路 109 还会变成断开状态。

建　　议　V. 14

在同步的承载信道上传输起止式字符

（1988 年订于墨尔本）

1　应用范围

1.1　本建议叙述一种在数据传信速率高达 19200bit/s 的范围内，使用异步—同步变换器，在同步承载信道上传送起止式字符的方法。使用至少为 1200bit/s 传信速率的高速取样，便能使低于或等于 300bit/s 传信速率的起止式字符在同步承载信道上进行传送。

注 — 本建议提供的变换方法取代了过去建议 V. 22，V. 22（乙），V. 26（丙）和 V. 32 使用的变换方法。

1.2　本变换器可以是个在同步 DCE（见附件 A 的图 A-1/V. 24）或独立单元（在某些应用时）内部发送机的 103 电路和接收机的 104 电路的数据线路中插入的中间设备。

2　数据传信速率

这变换方法的最高传信速率应限制为 19200bit/s，最宜采用 V. 5 建议的标准传信速率。

起止式字符和同步 DCE 的标称传信速率应该是相同的。同步传输的传信速率容限应为±0. 01%。

3　在变换器输入端起止式字符的传信速率范围

该变换方法对 DTE 的传信速率有两个容限范围：

a) 基本范围：+1% — −2.5%
b) 扩展范围：+2.3% — −2.5%

最宜采用基本的传信速率范围，因为这产生较少的失真。传信速率范围的选择应该在设备安装时进行，而且传信速率范围在发送端和接收端应该是相同的。本建议不打算这传信速率范围由用户控制。

4 起止式字符格式

应该可以对变换器进行调节，以便接受下列格式：
a) 一个单位起始码元，后跟七个数据单位和一个单位终止码元（9 比特字符）；
b) 一个单位起始码元，后跟八个数据单位和一个单位终止码元（10 比特字符）；
c) 一个单位起始码元，后跟九个数据单位和一个单位终止码元（11 比特字符）；

变换器还可接受下列格式：
d) 一个单位起始码元，后跟六个数据单位和一个单位终止码元（8 比特字符）。
注意，字符格式 c）和 d）不符合国际 5 号电码的规定。
发送端和接收端选择的字符格式应该是相同的。不管字符是否符合国际 5 号电码的要求，但应遵照 V.4 建议的规定。应该可以连续地或者在字符之间使用任何附加的、连续的、任意长度的终止码元发送字符。

注 — 在这四种格式的任何一种格式中，数据单位可以由附加的终止单位来替代。例如，格式 c）允许 11 比特字符包含一个单位起始码元，后跟八个数据单位和要进行处理的两个单位的终止码元。

5 变换器输入端的容限

加于变换器输入端的变换器发送起止式字符的有效净容限应至少为 40%。这数字有待进一步研究。

6 同步或异步操作方式的选择

同步或异步操作方式的选择应由开关（或相似的手段）提供，开关使用户可以进行同步或异步操作方式的正常传输和测试。
在进行同步操作方式时，变换器在两个方向完全旁通。

7 异步 - 同步变换方法

处理起止式字符的字符内部传信速率和同步承载信道的数据传信速率之间速度差异的一般方法是在发送端插入/删除终止码元，而在接收端重新插入被删除的终止码元。还提供传送连续的起始极性（断开信号）的手段。

7.1 发送端

在发送方向，应通过下列方式，使起止式字符与同步承载信道的传信速率相适配：
— 如果起止式字符超速，删除终止码元；
— 如果起止式字符速率太慢，插入附加的终止码元。

7.1.1 基本的传信速率范围

对于任何八个连续的字符至多删除一个终止码元。

7.1.2　扩展的传信速率范围

对于任何四个连续的字符至多删除一个终止码元。

7.2　接收端

由变换器提供的字符内部传信速率应该在标称的数据速率至规定的超速容限范围之内，规定的超速容限即+1%（基本的传信速率范围）和+2.3%（扩展的传信速率范围）。考虑到在发送端的超速，对于基本的传信速率范围，终止码元的长度至多减少 12.5%（对供选用的扩展的传信范围，至多减少 25%）。所有字符的起始和数据码元的标称长度应该是相同的。

注 — 目前存在着删除终止码元比§7.11 和§7.12 中规定的更加频繁的设备。但是，在这些设备中，在被删除的终止码元之间，总是至少要插入一个附加的终止码元。

7.3　中断信号

7.3.1　发送端

如果变换器检测到 M 至 2M+3 比特均为“起始”极性，M 为被选用格式中每个字符的比特数，则变换器应发送 2M+3 比特“终止”极性。如果变换器检测到超过 2M+3 比特的“起始”极性，则变换器应将这些比特均作为“起始”极性发送。

注 — 变换器在“起始”极性断开信号之后必须接收至少 2M 个比特的“终止”极性，以保证它重新获得字符同步。

7.3.2　接收端

从发送的调制解调器接收的 2M+3 或更多比特的“起始”极性应传送到变换器的输出端，从随后的“终止”至“起始”的跃变重新获得字符同步。

注 — 在过去某些实现方法中，在变换器的输出端，在断开信号前面可以有一个不是发送的 NUL 字符，如果不采取措施来阻止它的出现。

7.4　串联操作

只有使用级联的同步承载信道，才能在含有异步-同步变换的两端之间建立串联操作。

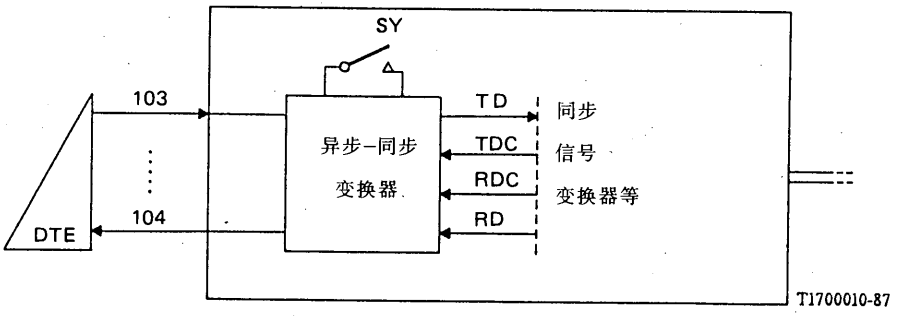
7.5　测试设备

在使用这变换器的场合，在有关建议中建议使用的所有测试均能用异步操作方式进行，但是端对端的自测除外。

附 件 A

（附于建议 V. 14）

异步 - 同步变换器插入同步 DCE



103	发送数据；对 DCE 数据输入
TD	发送数据；对要发送的起止式字符进行异步 - 同步变换之后，变换器同步输出
TDC	发送机信号码元定时；产生同步发送数据的内部定时信息
RDC	接收机信号码元定时；与同步接收数据有关的内部定时信息
RD	接收数据；变换器的输入，为了恢复起止式字符
104	接收数据；DCE 数据输出
SY	同步方式；选择所要求的操作方式（异步或同步）

图 A-1/V. 14

注 — 在异步 - 同步变换器的操作中不涉及所提供的其它接口电路，但是在异步和同步方式操作期间，这些接口电路必须遵照有关 DCE 建议的要求，其中包括定时电路（即电路 113，114 和 115）的状态。

建　议　V.15

使用声耦合进行数据传输

（1972年订于日内瓦；1984年修改于马拉加-托雷莫里诺斯）

注 — 声耦合是一种技术，利用调制解调器和电话机之间的声能/功率，将调制解调器的输出耦合至模拟通信设备。这样，它提供最简单的附属装置和最好的电流绝缘。然而，这技术限制了所使用的数据传信速率和有关调制解调器所能提供的功能。因为这种装置一般用以与在远地站固定安装的V系列调制解调器进行通信，因此调制解调器要符合这些V系列建议（如V.21或V.23）的规定要求。只要功能允许，与有关DTE的接口将按那些建议的规定。由于在操作电话机时要求的操作者干预，一般不考虑自动呼叫和自动应答为声耦合调制解调器功能的一部分。但是，一个声耦合调制解调器能够呼叫某个具有自动应答能力的远地站，并能像本建议修改的那样遵守建议V.25§6“人工数据站呼叫自动应答数据站”规定的协议。

CCITT，

鉴于

各种不同的电话设备大量存在，而且不可能在所有情况下对使用任何耦合设备所涉及的声道都精确地加以规定，因此在所有的情况下都要保证传输令人满意是有困难的，

建议

1　不应把经由电话设备至电话传输网的声耦合数据传输设备用作永久性装置。

然而人们认为，在不可能方便地接入用户线路终端的情况下，可能需要一种手段将便携的数据传输设备临时接至网络。

使用声耦合进行临时通信，需要取得负责管理电话网的主管部门的同意，因为设备将与此网相连。

如果主管部门允许声耦合用于临时数据传输站，则声耦合设备应符合下列要求：

1）　接入线路的用户设备的最大功率输出在任何频率都不应超过1mW。
　　所允许的电话线路平均信号功率不应超过－13dBm0。

2）　如果p为0—4kHz频带内的信号功率，则在大约3秒钟的任何时间内，此频带外的信号功率应不超过下列数值：
　　在4—8kHz的频带内　p为－20dB，
　　在8—12kHz的频带内　p为－40dB，
　　在高于12kHz的各个4kHz的频带内p为－60dB。

3）　换能器所发出的频率将不会干扰国内和国际的电话信令系统和预期的电话接续中所涉及的导频信号。

4）　在换能器中将提供足够的保护设施以避免产生危害电话系统的电位和电流。

5）　在任何正常的情况下，或者当声耦合器产生任何一种故障时，不应对电话用户产生声振动。

6）　换能器的机械安排，不应对电话装置造成机械损坏。

7） 除本建议的内容之外，还必须遵守国家主管部门的规定。

2 声耦合设备应与在远地位置用硬件实现的相同设备兼容到下列程度：

1） 应遵照相应的 V 系列（V. 21，V. 23 等）调制解调器线路信号的特性（没有这些特性通信将不可能）。

2） 对 DTE 应提供相应的 V. 24 接口，但下列情况除外：

— 电路 108 只是功率“接通”指示器，而不能用以控制调制解调器与线路的连接。

— 电路 125 不工作；只能完成人工应答。

3） 设计得能与

— 具有自动应答能力，而且

— 专门用于和适于（以选用方式使用扩展的应答单音持续时间）同声耦合呼叫站工作的远地调制解调器一起工作的声耦合调制解调器设备应按建议 V. 25 § 6 规定的方式操作，操作者将电话机置于声耦合器之上，这相当于第 6 节规定的按数据按钮。

这些调制解调器还应根据适宜的调制解调器建议规定遵照电路 106 和 109 响应时间的要求。

建　议　V. 16

医务上模拟数据传输用的调制解调器

（日内瓦，1976）

CCITT，

鉴于

(a) 专门的诊断中心对远地一般医院和医生正在实现计算机辅助的自动的心电图（ECG）译码，为此需要使用适当的传输设备；

(b) 在使用简单的远地站和高质量中央单元的专用数据收集系统中，能够很好地实现这种业务；

(c) 对于这些应用，特别合适并且能兼容的传输设备，必须不能干扰其它电话业务；

(d) 用模拟和数字化的方式传输模拟数据（如 ECG 记录）在原则上是可能的；

(e) 然而在大多数情况下，可以更加容易和经济地实现使用模拟传输方法的在线传输；

(f) 实际上，模拟传输通常可以有相当好的质量；

(g) 在紧急和监视插入起搏器的情况下，很简单的声耦合设备可能对有关人员是很有帮助的，

一致同意发表下述意见：

1 在公用电话网中应允许医务模拟数据（如 ECG）的模拟传输。不能认为在每次接续或每条路由中，都传输可靠和干扰很小。所以，在明确地引进这种业务之前，有必要对于考虑使用的连接进行测试。

2 这种业务需要两种基本不同的传输设备（调制解调器）

1） 在电话信道上，从远地站到中心站，同时传输三个 ECG 信号的传输设备，最好把传输设备直接用电流耦合到电话信道；

ARCHIVES U.I.T. GENÈVE

2） 通过把声音或电流耦合到电话信道的方式，从一个远地站同时只传输一个 ECG 信号到中心站的传输设备，这种传输设备最宜在紧急和监视插入起搏器的情况下使用。

ECG 站通常由 ECG 记录器构成，它包括隔离放大器、数据输入/输出设备以及本建议规定的调制解调器（见图 1/V.16）。

中心站通常包括本建议规定的调制解调器和 ECG 译码系统（例如，计算机为 ECG 译码编制程序）。

本建议涉及调制解调器、ECG 传输信道所要求的传输特性、必要的接口电路以及发送有关 ECG 的数字数据的方法（例如，病人的识别电码、在两个传输方向上的控制信号和译码记录）。

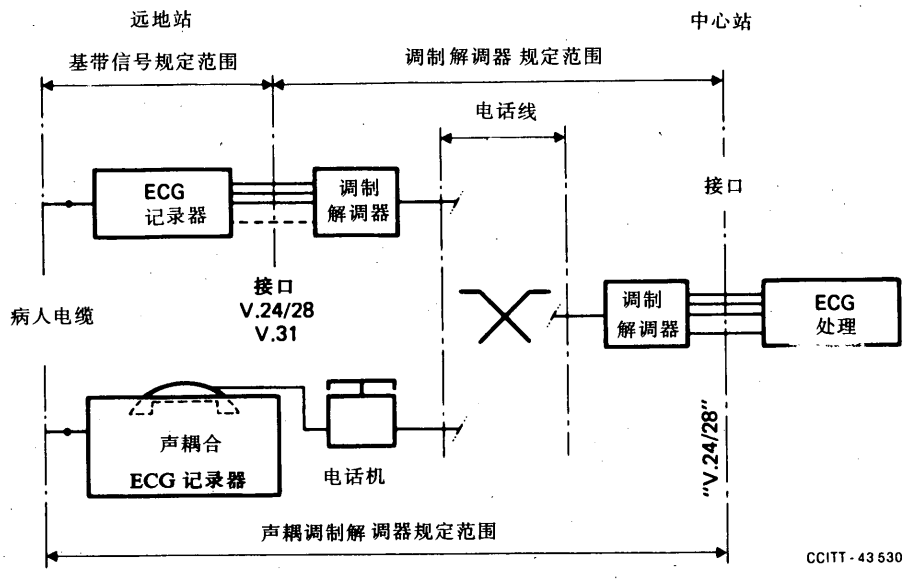


图 1/V.16

医务模拟数据的模拟传输实例

3 以模拟方式同时传输三个 ECG 记录的调制解调器

3.1 模拟信道的基本特性

下面规定的设备主要打算用于直接用电流耦合到电话线路的操作。

3.1.1 基带信号

在调制解调器输入端对基带信号的要求：

— 同时传输的 ECG 记录数	3
— 隔离放大器的频率响应	平坦
— 10Hz 方波信号±1V 的信噪比	≥50dB（不加权）
— 满刻度极限（见注 1）	±2.5V
— ECG 信道以满刻度和最佳直线为基准的线性偏差	1%
— 在调制器输入端输入信号容许的时延失真（包括基带中的信道滤波器）	从 3 到 60Hz，$\triangle\tau \leqslant 2$ms，在此范围以外的情况，见图 2/V.16.

— 频谱：如果使用交流耦合，应使用 $\tau=3.2$ 秒的时间常数，

这相当于 0.5Hz 的下截止频率

— 基带预加重（见注 2）（在隔离放大器和调制解调器之间）　每倍频程截止频率（15Hz）提高 6dB

注 1 — 现有的仪器（CEG 记录器等）均设计成±2.5V 的满刻度。然而，如果国际电工委员会（EIA）规定±1V 或±1.25V 作为满刻度极限，则应采用这数值。那时必须对调制器特性（见下面§3.1.2）的斜率作相应调整。

注 2 — 如果以后要使用幅度压缩扩展器来改善信噪比，这数值将需要进一步研究。

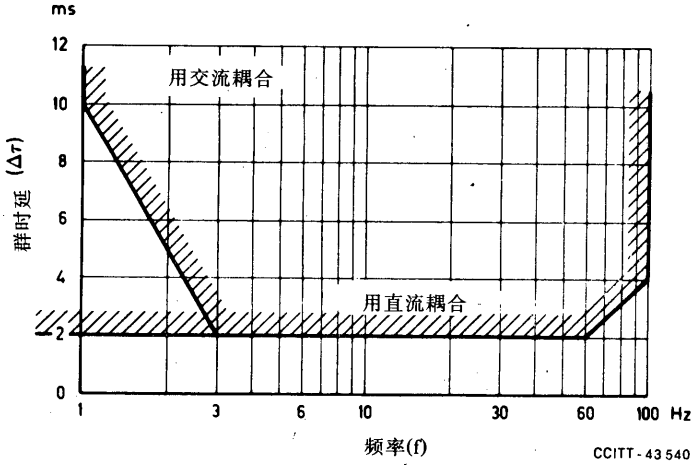


图 2/V.16

基带中容许的群时延失真

3.1.2　关于传输设备（调制解调器）的要求

调制解调器应能够发送带宽大约高达 100Hz 的基带信号。该传输设备（调制解调器）应按上面§3.1.1 中的规定使基带信号的性能恶化不超过 10%。容许恶化的确切数值需要进一步研究。

因为将来要把传输设备的中心信道用于以数字方式传输有关 ECG 的数字的数据和其它生物学方面的数据，该设备必须能够发送直流分量。这也应该适用于别的信道。

— 发送 ECG 的线路信号：　按上面§3.1.1 规定的信号

— 调制方式：　调频

— 副载频 f_n 和相关的最大发送电平 P_n：

$f_1=950\pm6$Hz　$P_1=7$dB

$f_2=1400\pm15$Hz（见注 1）　$P_2=5$dB　按建议 V.2 规定低于合成电平 P_0

$f_3=2100\pm15$Hz　$P_3=3$dB

— 合成的最大电平：　P_0，按建议 V.2 规定

— 如果使用副载频 f_1 和（或）f_3，则必须同时发送所有三个副载频。

— 在线性操作条件下，每个信道的最大频偏：　$\triangle f=\pm100$Hz

— 调制器特性的斜率（副载频偏移灵敏度）：　40Hz/V（见注 2）

— 正信号应使副载频频率增加

— 调频信道带宽（3dB 点）：　　≤350Hz

— 接收机接受的合成电平（上限电平）：　　−6dBm 至−43dBm

— 下限电平：　　−46dBm

注 1 — 该频率选择考虑了下述边界条件：

a) 尽可能去掉三个 ECG 信道之间的耦合，非线性失真可能引起轻微程度的串音；

b) 应尽可能使用 CCITT 标准化的副载频频率（2100Hz 和 1400Hz）；

c) 开关信号的模拟对现有的 CCITT 信令系统无干扰。

某些现有的 ECG 传输系统使用副载频 $f_1=1075Hz$，$f_2=1935Hz$，$f_3=2365Hz$。由于 ECG 系统进行比较缓慢的调制，被调制的副载频 f_2 和 f_3 可能同 CCITT 的 2 号和 4 号信令系统的信号相仿。这可能会干扰通常的电话业务。在预期不会产生这种干扰的场合，在包括两个 CCITT 研究周期的过渡时间内，应允许使用有关的副载频频率。今后为了使得不同厂家生产的 ECG 传输系统能互相兼容，只能使用上述频率（950Hz，1400Hz 和 2100Hz）。

注 2 — 如果使用±1V 或±1.25V 的满刻度电压（见上面 § 3.1.1），则调制器特性的斜率应改变成 100Hz/V 或 80Hz/V。

3.2 从远地站到中心站的正向数字数据传输

应该把具有副载频 $f_2=1400Hz$ 的模拟中心信道用于传输有关 ECG 的数字数据。信道特性为：

— 中心频率：　　$f_2=1400Hz$（见注）

　符号 1（传号）：　　$f_z=f_2-80Hz$

　符号 0（空号）：　　$f_a=f_2+80Hz$

— 代码：　　如建议 V.3 和 V.4 指出的国际 5 号电码，起/止式传输

— 标称调制速率：　　100 波特

— 功率电平：　　$P_2\leqslant-11dBm$

注 — 除前面所述的传信系统以外，还可使用以下系统进行正向数字数据传输：

a) 由频率 f_1，f_2，f_3 和 f_1，f_2，f_3±约 100Hz 取得的三值代码；

b) 如 $f_1=1075Hz\pm40Hz$ 和移频键控（FSK）的串行码；

c) 如建议 Q.23 规定的采用按钮电话频率的信号。

在两个研究周期的过渡期间，应允许保留使用这种方式。以后为了取得各仪器在技术上的相互兼容性，只允许使用上面建议的方案。这也应适应将来的发展。

3.3 从中心站到远地站的反向数字传输

为了回送解释结果、控制信号等，应提供具有下述参数的数字反向信道：

— 用下述频率的移频键控进行调制：

　符号 1（传号）：　　$f_z=390Hz$（见注）

　符号 0（空号）：　　$f_a=570Hz$

— 标称调制速率：　　200 波特

— 代码：　　如建议 V.3 和 V.4 指出的国际 5 号电码，起/止式传输

— 传输电平：　　按照建议 V.2 中的规定
— 空闲状态：　　符号 1（传号），390Hz
— 接收机接受的电平：　　－6dBm 至－40dBm
— 下限电平：　　－46dBm

注 — 根据建议 V.23，f_z＝390Hz。对于单音传信，在两个研究周期的过渡期间，应允许使用 f＝389Hz（关于单音传信的 EIA 标准）。以后应使用上面的 CCITT 标准。

3.4 校准信号

当开始 ECG 记录时，可以从 ECG 记录器发送一个标准的校准信号。在必要时，中心站应向远地站（ECG 记录器）发送国际 5 号电码的组合 ENQ（0/5）进行呼叫，并重复这一校准信号。

3.5 质量控制

为了监视传输质量和消除含有干扰脉冲的那些发送的 ECG 部分，在中心调制解调器中应提供适当的监视措施。如果发送的 ECG 一部分受到干扰，中心单元应向远地站发送 DEL 信号。

我们暂时把基带 ECG 信道中的 40dB 信噪比建议为门限电平。其精确值需进一步研究。

3.6 接口电路

下面的接口电路是选用的。如果需要接口电路，则应提供下列电路：

3.6.1 在记录系统和远地站的调制解调器之间的接口电路

如果在记录器和调制解调器之间需要接口电路，则除了传送模拟信号的电路之外，这些电路的功能应与建议 V.24 一致，而它们的电特性的数值应与建议 V.28 或 V.31 一致。

3.6.2 中心调制解调器和解释系统之间的接口电路

如果需要这些接口电路，它们也应当符合建议 V.24 和 V.28。

所需接口电路的选择要进一步研究。

3.7 规程

关于相互兼容性、回波抑制器失效、应答单音等要求的规程也需进一步研究。

注 — 图 3/V.16 给出副载频和有关数字信道的频率分配方案。

4 同时模拟传输一个 ECG 记录的调制解调器

4.1 概述

根据这种技术条件能够设计出直接用电流耦合或声耦合的单信道设备，这设备同上面 § 3 叙述的三个信道传输设备的中心信道是兼容的。

4.2　在从远地站向中央单元发送时，使用上面§3.1.1中规定的基带信号。但是对线路信号的参数要作下述修改：

— 频率：$f_2=1400Hz$

— 功率电平：$P_2\leqslant-6dBm$

在声耦合情况下，电话机的输出不应超过上面的功率电平。可以把满刻度的极限扩展到±5mV。在这种情况下，要求线性操作到±2.5mV。对于线性操作，调制器特性的斜率应是40Hz/mV。这些是有关病人电缆的参数。

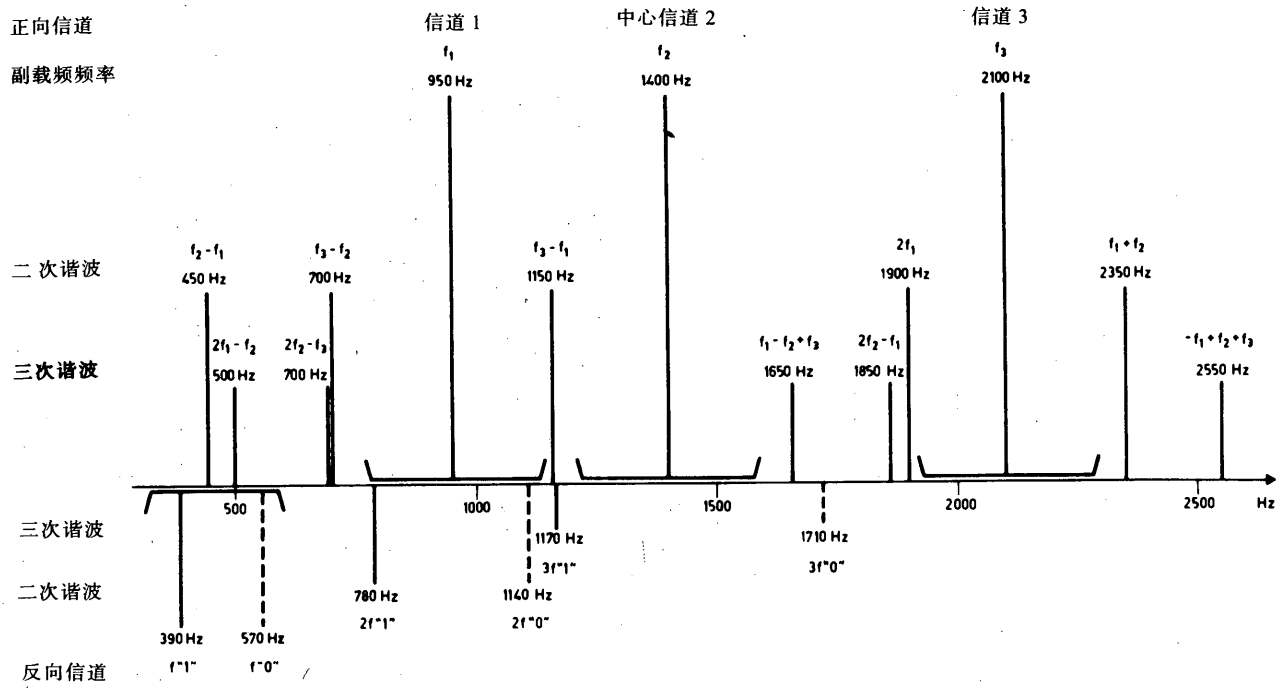


图 3/V.16

副载频和有关数字信道的频率分配方案

4.3　正向数字传输

由于可能的用途有限，数字正向传输信道应是选用的，如果提供这种数字正向传输信道，它应当符合上面§3.2中所述的数字传输方式。

4.4　反向数字传输

数字反向信道应是选用的。如果提供这种反向信道，它应当符合上面§3.3的传输方式。如果不提供数字反向信道，则应发送应答单音（389Hz）。

4.5　单信道中心调制解调器

如果有需要，也能够设计出具有中心信道参数的直接用电流耦合到电话线路的单信道中心调制解调器。可以把最大偏移扩展到200Hz。这里有关ECG数字数据传输的全部手段都是选用的。如果提供这些手段，它们应符合上面§3.2和§3.3所述的数字传输方式。

参 考 文 献

[1] CCITT Recommendation *Technical features of push-button telephone sets*, Vol. VI, Rec. Q. 23.

建 议 V. 19

使用电话信号频率的并行数据传输的调制解调器

（1976 年订于日内瓦；1984 年修改于马拉加-托雷莫里诺斯）

当发送设备（外站）使用按钮电话机的信号频率经由交换电话网向中心接收设备（中心站）发送数据时，可以经济地使用并行数据传输系统。

1 范围

在许多网络中，使用键盘电话机允许经由公用交换电话网以每秒大约高达 10 个字符的速率从大量用作外站的按钮电话机向一公共中心站进行简单的单向数据传输。通常把中心站到外站的传输限于简单的声信号和话音应答。

所以 CCITT

一致建议

作为在公用交换电话网中工作的各站使用的调制解调器应该满足下述技术规定。

2 一般特性

2.1 数据信道

传输系统使用符合建议 Q. 23 [1] 的两组频率。每个字符均按两个同时发送频率的形式发送。这两个频率属于两个各别的子集合。这两个子集合的每一个均包括四个频率〔“2 (1/4)” 代码〕。于是这种编码可以用来发送 16 个不同的字符组合，也许可以发送更多的组合（见注）。

实际的传输是在大于 30ms 的时间内发送一对频率，随后是一段不小于 25ms 的无信号期间。

注 — 为了扩展字符集，有若干对频率可在无信号期间之前发送。应该注意，在这种情况下，字符的编码和译码将不由 DCE 来实现，而由 DTE 来实现。

2.2 反向信道

可以考虑下述几种可能性：

a） 电话信道不能同时进行正向数据传输；

b） 反向信道用于可听信号；

c） 反向信道用于电信号。

根据反向信道与正向工作的数据传输信道非同时工作或者在选用时与数据信道同时工作的情况，提供可能性 b）和 c）。

应把扬声器装在外站的调制解调器中。在选用时可提供连续的信号输出。如果国家规定允许，也能以选用的方式提供对信道进行响应的输出。

3 频率分配

3.1 数据传输信道

在建议 Q.23〔1〕中规定的两组四个频率如下：

— 低频率组：697，770，852，941Hz；

— 高频率组：1209，1336，1477，1633Hz。

对各对频率分配不同的数字，见表 1/V.19。

表 1/V.19

	B_1=1209Hz	B_2=1336Hz	B_3=1477Hz	B_4=1633Hz
A_1=697Hz	1	2	3	A
A_2=770Hz	4	5	6	B
A_3=852Hz	7	8	9	C
A_4=941Hz	*	0	#	D

3.2 反向信道

用于可听信号和电信号的反向信道的频率将是 420Hz。这种频率可用高达 5 波特的速率进行调幅。

也可以使用类似于建议 V.23 的调制解调器的调频反向信道，或者使用建议 V.21 的调制解调器的第二传输信道（如果不用 1633Hz 的频率）。这两种类型的反向信道可以同时作为正向的数据频率使用，这两种反向信道是选用的。

4 容限

4.1 数据频率容限

数据频率的容限在建议 Q.23［1］中予以规定，各频率与其标称频率之间的差异不应超过标称频率的±1.8%。除了在传输时±1.8%的容限以外，中心站接收机应能接受由载波系统引起的±6Hz 的容差。

4.2 反向信道上的频率容限

反向信道上 420Hz 的容限是±4Hz；外站接收机也应能接受由载波系统引起的±6Hz 的容差。

5 线路功率电平

根据建议 V.2，对各发送频率建议使用以下（在相对零电平点测得的）最大功率电平：

— 没有同时工作的反向信道的数据传输信道为－13dBm0；

— 带有同时工作的反向信道的数据传输信道为－16dBm0；
— 非同时工作的反向信道为－10dBm0；
— 同时工作的反向信道为－16dBm0。

6 接收功率电平

鉴于建议 V.2 的规定以及用户间最大传输衰耗的统计值，建议中心站接收机应能检测在－45dBm 接收的频率对。

注 — 应继续研究，其目的是允许接收低于－45dBm 的电平。

7 字符接收

只有在检测到相当于一个字符的两个频率，而且这两个频率至少持续稳定 10ms 时，该字符才被检测，并传输到 DTE 接口。

如果在至少为 10ms 的时间内没有出现属于这种代码的频率，“无信号期间”将被检测，并传输到 DTE 接口。

注 — 在无信号期间，电话机的话筒被接至电话线，因此有可能接收到干扰信号（环境噪声、言语）。接收机必须装备有能够区别这些干扰信号和数据信号的设备（言语保护）。进一步研究估计接收机对干扰信号模拟的数据信号进行响应的方法是适宜的。应该规定能够再生的测试信号，以便进行比较测量。

8 在数据信道上接收的线路信号的检测

当接收到某一个字符时，电路 109 必须处于“接通”状态。该电路在下述情况下可以从“接通”转变到“断开”状态：

1）在检测到无信号期间；
2）在检测到无信号期间后超时 60±10ms 之后。

9 接收字符的定时

从原理上讲本系统是异步的。然而，根据选用的原则，对 DTE 提供指示数据导线取样时间的信号可能是有益的。在这种情况下，使用电路 131 是合适的，该电路在字符到达接口时将从“断开”转变到“接通”状态，然后它经过一段时间 T 之后回到“断开”状态。这段时间要选得使数据在 DTE 接口处稳定不变。

通过实例可建议使用的 T 值＝15ms。

在接收到“无信号期间”之后，可以按选用的方式使这时钟失效。

10 中心站调制解调器的接口

有关接口电路的功能特性按建议 V.24 的规定（见注 1）。

10.1 有关接口电路一览表

102 信号地线或公共回线

104　接收数据〔8 条电路。这些电路按照与表 1/V.19 中有关频率的对应关系被定名为 A_1，A_2……B_4（见下面注 2)〕

105　请求发送（见下面注 3）

107　数据设备作好准备

108　/1 把数据设备接至线路（见下面注 4）

108　/2 数据终端作好准备（见下面注 4）

109　数据信道接收线路信号检测器

125　呼叫指示器

130　发送反向单音

191　发送话音应答（见下面注 3）

下面的接口电路是选用的：

110　数据信号质量检测器

131　接收的字符定时

注 1 — 在本建议发表之前，销售这种型式调制解调器的厂家可以把本节中规定的接口视为是选用的。

注 2 — 为了使得该接口与建议 V.20 的有关规定相兼容，倘若电路 107 处于“接通”状态而电路 105 处于“断开”状态，可以在电路 104 上发送 A_4，B_4 组合而不间歇（在所有电路上均发送“1”）。这种模拟的空闲组合是选用的。

注 3 — 如果在调制解调器中提供“电话信道”设备，则需要这些电路。接口电路 191 的电特性仍在研究之中。

注 4 — 电路 108 必须用作电路 108/1（把数据设备接至线路）或者用作电路 108/2（数据终端作好准备）。

10.2　接口电路的电特性

建议符合建议 V.28 规定的电特性与连接器和 ISO 2110 规定的插针分配方案一起使用。

注 — 各厂商可能希望说明这个事实，即长期的目标是要取代建议 V.28 中规定的那些电特性，而且第十七研究组已经同意这工作应继续进行下去，以便研制一个适用于 V 系列应用的更有效的全平衡接口，把接口电路的数目减至最小。

11　外站调制解调器的接口

鉴于考虑到这些调制解调器（这些调制解调器在不同的程度上包含在经济的终端中）的用途，接口的技术条件容易带来很高的设备费用。因此本建议不推荐接口。

参 考 文 献

[1]　CCITT Recommendation *Technical features of push-button telephone sets*, Rec. Q.23.

建　议　V.20

公用交换电话网中通用的标准化的并行数据传输调制解调器

（以前的建议 V.30，1968 年订于马德普拉塔；1972 年和 1980 年
修改于日内瓦；1984 年修改于马拉加-托雷莫里诺斯）

人们需要单向的数据传输系统，在此系统中，由大量成本低廉的发送站（外站）通过交换电话网向中心接收站（内站）进行发送。

所需的系统如下：

a)　发送 16 个字符组合的系统；

b)　发送 64 个字符组合的系统；

c)　发送 256 个字符组合的系统。

在大多数情况下，20 字符/秒的字符传信速率就足够了；而对于 16 个字符组合系统的某些应用，则可能要求 40 字符/秒的速率。

从内站到外站的传输只限于简单的确认信号（数据收集系统），或只限于模拟信号（话音应答系统）。

对于某些这样的应用，在外站中采用一般的按钮电话机可能对用户有好处。但是人们承认，目前在某些电路系统上，在 600—900Hz 的频带内，暂时还存在着某些限制，这是由于通信线路的特性，如信号频率和测量脉冲造成的。因此，对于通用系统，数据信道的频带为 900—2000Hz，这就排除了一般按钮电话机的使用。

使用所谓四个频率中取一乘以 2 或 3 倍的并行数据传输系统能够满足上述要求。

因此 CCITT

发表下列意见：

1　在大量成本低廉的发送站（外站）希望通过交换电话网（或通过租用话路）对中心接收站（内站）进行传输时，可以经济地采用并行数据传输系统。

除了在限制的范围内可以使用与多频率按钮电话信号设备相适应的某种系统以外，建议把下列系统作为交换电话电路的通用系统。

2　设备

2.1　数据信道

基本系统最多具有 16 个字符组合并具有高达 40 波特的调制速率。当使用字符之间的静止状态时，这就允许字符传信速率高达 20 字符/秒，在使用二进制定时信道时，这允许字符传信速率高达 40 字符/秒。此基本系统由两组频率组成，每组有四个频率，各组都有一个频率被同时发送出去（二乘四个频率中取一）。

这个基本系统准备通过增加第三组四个频率（三乘四个频率中取一）的办法，把字符组合扩展成 64 个字符的组合。这类成本低廉的并行传输设备中，人们预期具有 64 个字符组合而字符传信速率超过 20 字符

/秒的系统是没有什么用途的。

使用两组进行数据传输，每个字符分成两个按序排列的部分发送出去，可以把这基本系统扩展到256个字符（高达20字符/秒）。这两个一半的字符由二进制信道的两个不同状态加以确切的识别。为达此目的，建议采用上述定时信道。

在要求字符间静止状态的地方，用户不能把调制解调器中的全部频率组合都用作字符组合：

a） 对于有16个频率组合的系统，只有15个字符可用，除非从B组频率中使用一条定时信道；

b） 对于64个字符组合的系统，只有63个字符可用。

这些建议采用的系统本身就具有传输差错检测的能力。

2.2 反向信道

要提供下列设备：

a） 与正向数据不同时工作的一条语言信道；

b） 用于传送可听信号的一条反向信道；

c） 用于传送电信号的一条反向信道。

所提供的设备b）和c），可不与正向信道同时工作，也可以与正向信道同时工作。

在外站调制解调器中，将提供一个扬声器。在选用的基础上将提供直流信号输出。如果国家规定允许，也将在选用的基础上提供话音应答输出。

3 频率分配

3.1 数据信道

建议采用表1/V.20所示的频率分配和名称。

表 1/V.20

组别 \ 信道编号	1	2	3	4
A	920 Hz	1000 Hz	1080 Hz	1160 Hz
B	1320 Hz	1400 Hz	1480 Hz	1560 Hz
C	1720 Hz	1800 Hz	1880 Hz	1960 Hz

对于基本的16字符的系统，只使用A组和C组。

如果使用字符间的静止状态，则在数据输入电路不工作期间，静止频率被送至线路。建议把各组中的最高频率作为静止频率。

3.2 定时信道

如果在16字符的系统中提供一条定时信道，这应当由B组频率中选出的一对频率组成。建议采用的频率为 $F_{B2}=1400Hz$ 及 $F_{B3}=1480Hz$。

在256字符的系统中使用这个定时信道来识别这两个一半的字符时，较高的频率与前一半字符同时发送。

在 64 个字符组合的系统中不提供定时信道。

3.3 反向信道

关于反向信道，可以使用两种非专用的反向信道。

3.3.1 调幅 5bit/s 速率的反向信道

可听信号和电信号使用的调幅反向信道的频率应为 420Hz。此单音可以用高达 5 波特的速率进行调幅。

3.3.2 调频 75bit/s 速率的反向信道

这反向信道的调制速率和特性频率如下：

	[F_Z] [（符号 1,] [传号)]	[F_A] [（符号 0,] [空号)]
调制速率高达 75 波特	420Hz	480Hz

在反向信道上没有任何信号时，将发送 Z 状态信号。

调频反向信道可以与正向数据频率同时使用。

3.4 容限

数据和反向频率的容限应为±4Hz。

除了发送机的容限为±4Hz 之外，接收机还应考虑由载波系统引起的±6Hz 的偏差。

4 功率电平

根据建议 V.2，建议把在零相对电平点上测得的下列最大功率电平用于每个发送频率。

4.1 数据和定时信道

4.1.1 不带定时信道而带有一个不同时工作的反向信道的 16 字符的系统：－13dBm0。

4.1.2 所有的其它情况：－16dBm0。

4.2 反向信道

4.2.1 不同时工作的反向信道：－10dBm0。

4.2.2 同时工作的反向信道：－16dBm0。

在使用同时工作的或不同时工作的反向信道的系统中，所有的功率电平应为－16dBm0。
在发送机端子上任何数据单音之间的最大差异应为 1dB。

5 数据信道接收信号检测器的门限电平

当被接收的C组信号的电平超过－49dBm时，电路109应处于“接通”状态。这个被接收信号电平小于－54dBm时，电路109应处于“断开”状态。使电路109接通或断开的检测器电路应显示出滞后作用，使得从“断开”跃变至“接通”时的电平至少比从“接通”跃变至“断开”时的电平大2dB。

为达此目的而选C组，因为从接收电平的角度考虑，C组最为合适。

6 在反向信道上接收信号的最小电平

对于420Hz的单音，所期望的最小电平为－45dBm。本建议提供这一情况是为了帮助设备制造厂商。

调频反向信道被接收的线路信号电平：

大于－43dBm　　电路122处于接通状态

小于－48dBm　　电路122处于断开状态。

除了信号检测器应显示出滞后作用，使得从“断开”跃变至“接通”时的电平至少比从“接通”跃变至“断开”时的电平大2dB的要求之外，对于在－43dBm和－48dBm之间的电平时电路122的状态未加规定。

7 中心站调制解调器接口

接口电路的功能特性符合建议V.24的规定。

7.1 主要接口电路一览表

102 信号地线或公共回线

104 接收数据〔12条或8条电路，取决于是否提供B组频率。这些接收数据电路定名为A1，A2…C4，每条电路均与其相关的频率相对应（见表1/V.20）〕

105 请求发送（见注2）

107 数据设备作好准备

108/1 把数据设备接至线路（见注1）

108/2 数据终端作好准备（见注1）

109 数据信道接收线路信号检测器

118 反向信道发送数据（见注2）

120 发送反向信道线路信号（见注2）

121 反向信道作好准备（见注2）

125 呼叫指示器

130 发送反向单音（见注3）

191 发送的话音应答（见注4）

可以提供下述选用接口电路：

110 数据信号质量检测器

124 选择频率群

131 接收的字符定时

注1 — 此电路应能根据其用途用作电路108/1“把数据设备接至线路”和电路108/2“数据终端作好准备”。

注 2 — 如果在调制解调器中提供 75bit/s 速率的调频反向信道，则要求使用这些电路。还要参阅注 4。

注 3 — 如果在调制解调器中提供 5bit/s 速率的调幅反向信道，则要求使用这电路。

注 4 — 如果在调制解调器中提供话音信道设备，则要求使用这些电路。接口电路 191 和 192 的电特性有待进一步研究。接口连接器的插针分配与电路 191A 和 121 以及 191B 和 118 相同。如果在调制解调器中提供话音信道和 75bit/s 速率的反向信道，则要提供倒换这些电路的手段。

7.2 接口电路的电特性符合建议 V.28 的规定

数据电路：当与此电路相对应的频率为“接通”状态时，相应的接口电路为负；当此信道中的频率为“断开”状态时，接口电路为正。

为了在 256 字符的系统中实现定时，从 B 组中选出一条接口电路，使得正极性表示前一半字符的周期，而负极性表示后一半字符的周期。

8 外站调制解调器接口

接口电路的功能特性符合建议 V.24 的规定。

8.1 主要接口电路一览表

102 信号地线或公共回线（见注 4）

103 发送数据（9 条或 6 条电路，取决于是否提供 B 组频率）

这些电路定名为 A1，A2…C3，每条电路均与其相关的频率相对应（见表 1/V.20）。

105 请求发送

129 请求接收

8.2 可以提供下列选用的接口电路

107 数据设备作好准备

108/1 把数据设备接至线路

108/2 数据终端作好准备

119 反向信道接收数据（见注 1）

122 反向信道接收线路信号检测器（见注 2）

125 呼叫指示器

192 接收的话音应答（见注 3）

当使用选用的定时信道时，适宜的数据电路便工作。

注 1 — 这电路的电特性有待进一步研究。还需参阅注 4。

注 2 — 如果提供这电路，这电路传送 5bit/s 速率的调幅反向信道的数据。

注 3 — 见上面 § 7.1，注 4。

注 4 — 发送数据电路（103）都将使用同一条公共回线（102）。控制电路可以在其各自的回线上进行工作。接口连接器的插针分配与电路 192 和 119 相同。如果在调制解调器中提供话音信道和 75bit/s 速率的反向信道，则要提供倒换这些电路的手段。

8.3 电特性

外站的数据和控制接口电路将通过只携带直流电流的接点的断开或闭合来进行工作。接口电路的电特

性符合建议 V.31 的规定，但电路 119 除外。这条接口电路的电特性有待进一步研究。

9 各组的相应情况（表 2/V.20）

表 2/V.20

外站电路的闭合	线路上的信道号码	内站电路上的负极性
1	1	1
2	2	2
3	3	3
无	4	4

每一组一次至多闭合一条电路。

10 字符集

本建议包括对接口电路的传输频率的分配。

接口电路对于要发送的电码组合的分配，即对字符集的规定，必须符合本建议的规定，而且必须考虑应用的要求以及输入媒体的类型（纸带、穿孔卡片、键盘等等）。

因此，这个关于字符集的建议主要取决于 ISO 与 CCITT 的合作。

注 — 有关电码表和编码方法的实例，可参阅参考文献〔1〕，〔2〕，〔3〕和〔4〕。

参 考 文 献

[1] *Coding methods for parallel transmission*, White Book, Vol. VIII, Supplement 20, ITU, Geneva, 1969.

[2] *Proposals of coding for parallel transmission*, White Book, Vol. VIII, Supplement 21, ITU, Geneva, 1969.

[3] *Parallel transmission on switched telephone circuits*, Blue Book, Vol. VIII, Supplement 56, ITU, Geneva, 1964.

[4] *Low-speed parallel data sets*, Blue Book, Vol. VIII, Supplement 57, ITU, Geneva, 1964.

建　议　V.21

公用交换电话网中使用的标准化 300bit/s 的双工调制解调器①

（1964 年订于日内瓦；1968 年修改于马德普拉塔；1972，1976 和 1980 年修改于日内瓦；1984 年修改于马拉加-托雷莫里诺斯）

注 — 为在公用电话网中通过交换建立的接续中使用而设计的调制解调器，显然也可以用在租用线路上。

如果有一种采用低数据传信速率的数据传输系统可以使用简单的输入/输出设备和容易的操作规程，通过一条交替用于通话和数据传输的话路把数据发送出去，则这样的系统是经济的。

这数据传信速率必须允许使用通用的数据源和数据宿，特别是机电式的设备。

此数据传输系统将是全双工的，可用于同时双向数据传输，或传输反向信道上发送的差错控制信号。传

① 见本建议 § 2 注释。

输必须能够使用标准的话路，这既适用于可使用的带宽，也适用于电话网信令所加的限制。

通话双方通过电话呼叫建立连接，而且通过以下两种方式将电路置于数据传输的位置：

a） 操作者双方一致同意采取的人工方式，或

b） 自动方式。

因此，

CCITT 一致同意发表下列意见：

1 在交换电话电路上（或者在租用电话电路上）建立电话呼叫之后，就可以开始低数据传信速率的数据传输。

2 数据传输的通信电路为全双工电路。因此，可以在正反两个方向上同时以 300bit/s 或低于 300bit/s 的速率进行数据传输。

调制是通过移频获得的一种二进制调制方式，所产生的调制速率等于数据传信速率。

注 — 注意最大数据传信速率为 200bit/s 的一些老式 V.21 调制解调器可能仍在使用。

3 信道 1 的标称平均频率为 1080Hz。

信道 2 的标称平均频率为 1750Hz。

频偏为±100Hz。在每条信道中，较高的特征频率（F_A）相当于二进制 0。

在调制器输出端测得的特征频率②与标称值的差异不准超过±6Hz。

线路的最大频漂假定为±6Hz。因此，解调设备必须能容忍在接收的频率和它们的标称值之间有±12Hz 的频漂。

4 数据可以用同步或异步规程进行传输。同步传输时，调制解调器将不必提供在传输停止时维持同步所需的信号。

5 当要求回波控制装置停止工作时，建议遵照建议 V.25 规定的程序。

6 调制解调器至线路的最大功率输出不应超过 1mW。

调制解调器的功率电平应加以调整，把此设备和国际电路入口点之间的衰耗考虑在内，在国际电路输入端信号的相应标称电平不超过－13dBm0（见建议 V.2 § 2）。

7 a）当两条信道用于同时双向数据传输时，信道 1 被用以把主呼者（即通话者）的数据传输至被呼站，而信道 2 则用于另一方向的传输。

b）当一条信道用来传输数据而另一条信道只用来传输校验信号、业务信号等时，信道 1 用于从主呼站到被呼站的传输，而不必考虑数据的传输方向。

---

② 标称特征频率：

信道 1（F_A＝1180Hz，F_Z＝980Hz）；

信道 2（F_A＝1850Hz，F_Z＝1650Hz）。

c）在数据传输的一般业务中，使用上面 a）和 b）所介绍的分配信道的方法，就可以使任何两个用户之间，都能互相发送数据、校验信号或业务信号等等。在规定以外的特殊情况下，信道分配的方法由通信双方事先协商确定，协商时要考虑各种业务特有的要求。

8 接口电路

8.1 在公用交换电话网上或非交换的租用话路上使用调制解调器所需的接口电路一览表（见表 1/V.21）

接口电路的配置是本建议所特定的交换网或租用电路要求所需的那些结构。当在某个调制解调器内提供一个或多个这样的需求时，则应当提供全部适宜的接口电路设施。

表 1/V.21

接口电路		包括人工呼叫、人工应答、自动呼叫、自动应答的终端设备的公用交换电话网（注 1）	非交换的租用话路（注 1）	
编号	名称		点对点	多点
102	信号地线和公共回线	×	×	×
103	发送数据	×	×	×
104	接收数据	×	×	×
105	请求发送	—	×（送 2）	×
106	准备发送	×	×	×
107	数据设备作好准备	×	×	×
108/1	把数据设备接至线路	×（注 3）	×	×
108/2	数据终端作好准备	×（注 3）	×（注 4）	—
109	数据信道接收线路信号检测器	×	×	×
125	呼叫指示器	×	—	—
126	选择发送频率	—	—	×

注 1 — 所需的全部接口电路及提供的任何其它电路都应符合建议 V.24 的功能和操作的要求。用×表示的全部接口电路，都应按照相应建议的电特性规定，在数据终端设备和数据电路终接设备中适当地加以端接（见第 9 节）。

注 2 — 当在非交换的点对点租用电路上使用交替的话音/数据业务时，不需要电路 105。

注 3 — 根据其用途，本电路应当可以作为电路 108/1“把数据设备接至线路”或作为电路 108/2“数据终端作好准备”进行操作。

注 4 — 在提供交替的话音/数据业务的点对点租用电路上使用时，可以选用电路 108/2。

8.2 电路 106 和 109 的响应时间

8.2.1 定义

8.2.1.1 电路 109 的响应时间，是指把一单音接至调制解调器接收线路端子或从这端子除去单音和在电路 109 上出现相应的“接通”或“断开”状态之间所经过的那段时间。

测试单音的频率应相当于二进制 1 的特征频率，而且这个测试单音，应在测试条件下，从阻抗等于调制解调器的标称输入阻抗的信号源中取得。

测试单音的电平应当在高于接收线路信号检测器的实际门限 1dB 的电平和被接收信号的最大允许电平之间的电平范围内。在此范围内的所有电平测得的响应时间都应在规定的限制范围之内。

8.2.1.2　电路 106 的响应时间是

— 从电路 105（提供时）的“接通”或“断开”状态起，到电路 106 上出现相应的“断开”或“接通”状态这一段时间；
— 从电路 109（在不提供电路 105 时）的“接通”或“断开”状态起，到电路 106 上出现相应的“接通”或“断开”状态这一段时间。

8.2.2　响应时间

表 2/V.21

电路 106 断开→接通 接通→断开	20—50ms（见注 1）	400—1000ms（见注 2） ≤2ms
电路 109 断开→接通 接通→断开	≤20ms（见注 1）	300—700ms（见注 2） 20—80ms

注 1 — 这些时间用于没有交替的话音/数据设备的租用点对点网络和租用的多点设备。
注 2 — 这些时间用于公用交换网业务和带有交替的话音/数据设备的租用点对点电路。

8.3　数据信道接收线路信号检测器的门限

在公用交换电话网或非交换的租用话路上，适用于各类接续的调制解调器，其接收线路信号端子上的接收线路信号电平：

大于－43dBm，电路 109 处于“接通”状态；

小于－48dBm，电路 109 处于“断开”状态。

电平介于－43dBm 和－48dBm 之间的电路 109 的状态未加规定，但是信号检测器应显示出滞后作用使得从“断开”跃变至“接通”时的电平比“接通”跃变至“断开”时的电平至少大 2dB。

在交换电路或租用电路的传输条件已知的场合，应当允许主管部门在安装调制解调器时把接收线路信号检测器的这些响应电平改变到不太灵敏的数值（例如分别为－33dBm 和－38dBm）。

8.4　接口电路的故障状态

（见建议 V.28 § 7 中有关接收器故障检测类型的叙述）

8.4.1　DTE 应使用故障检测方式 1，把电路 107 上的故障状态视为“断开”状态。

8.4.2　DCE 应使用故障检测方式 1，把电路 105 和 108 上的故障状态视为“断开”状态。

8.4.3　上面未提到的所有其它电路可以使用故障检测方式 0 或 1。

9　接口电路的电特性

符合建议 V.28 规定的电特性可与 ISO2110 规定的连接器及插针分配方案一起使用。

注 — 各厂商可能希望说明，长期的目标是要取代建议 V.28 规定的那些电特性，而且第十七研究组已经同意这工作应继续进行下去，为了能研制出适于 V 系列应用的更有效的全平衡的接口，使接口电路数减至最小。

10 为有助于设备制造厂商，提供下列资料

a) 在用户与用户的接续中，在参考频率（800 或 1000Hz）处测得的标称衰减范围为 5—30dB，而在 1750Hz 频率处衰减可达 35dB。

b) 在操作人员控制下，数据调制解调器的发送电平或接收灵敏度应无需调整。

参 考 文 献

[1] CCITT Recommendation *Echo suppressors*, Vol. III, Rec. G.164.

建 议 V.22

公用交换电话网和点对点两线租用电话型电路上使用的标准化 1200bit/s 的双工调制解调器

（1980 年订于日内瓦；1984 年修改于马拉加-托雷莫里诺斯；1988 年修改于墨尔本）

1 引言

1.1 本调制解调器打算在公用交换电话网（GSTN）的线路上使用，而经适当调节后，可在点对点电路上使用。

本调制解调器的主要特性如下：

a) 在二线 GSTN 和点对点租用电路上双工工作；

b) 采用频分法分隔信道；

c) 每条信道都采用差动移相调制，以 600 波特（标称值）的速率进行同步线路传输；

d) 含有一扰码器；

e) 含有测试设施。

1.2 由于认识到应用范围广泛，本建议提供三种选用结构。选用哪一种结构是有关主管部门的事情。这些选用结构提供设施如下：

选择 A：

1200bit/s	同步
600bit/s	同步（选用）

选择 B：

1200bit/s	同步	同选择 A
600bit/s	同步（选用）	同选择 A
1200bit/s	起/止式	
600bit/s	起/止式（选用）	

选择 C：

1200bit/s	同步	同选择 B
600bit/s	同步（选用）	
1200bit/s	起/止式	
600bit/s	起/止式（选用）	

异步方式具有处理 1200bit/s 起止式和速率高达 300bit/s 的不等时数据的能力。

异步方式的选择在交换联络信号的过程中完成（见§6）。这就使得选择 B 和选择 C 之间可以兼容。

注 — 选择 A 和选择 B 发送低速不等时数据的可能性有待进一步研究。

2 线路信号

2.1 载频和保护单音频率

低频信道的载频频率应为 1200±0.5Hz，而高频信道的载频频率应为 2400±1Hz。只有调制解调器在高频信道中进行传输时才发送的 1800±20Hz 保护单音，作为国内选用部分可以停止工作。在调制解调器内可以包括另一个 550±20Hz 保护单音，作为国内选用部分。要求不同保护单音的国家之间的国际通话问题有待进一步研究。

2.2 数据和保护单音线路信号电平

在高频信道中，1800Hz 保护单音的电平应低于数据功率电平 6±1dB。选用的 550Hz 单音的电平有待进一步研究。发送至线路的总功率应符合建议 V.2 的规定，而且不管在高频还是在低频信道中传输，总的功率都要相同。由于 1800Hz 保护单音，高频信道中的数据信号功率电平大约比低频信道中的数据信号功率电平低 1dB。

2.3 固定折衷均衡器

此调制解调器应具有固定折衷均衡的能力。这种均衡应由发送机和接收机平均分担。此均衡器的特性应由各国主管部门负责建议。在国际上如何产生出此折衷均衡的特性有待进一步研究。

2.4 频谱和群时延特性

在把标称的、规定的折衷均衡器特性考虑进去之后，发送线路信号的频谱应相当于 75%滚降的升余弦波形的平方根，并在图 1/V.22 的限制范围之内。同样，在 900—1500Hz（低频信道）和 2100—2700Hz（高频信道）的频率范围内，此发送机输出的群时延应在±150μs 的范围之内。这些数字都是暂时规定。

2.5 调制

2.5.1 数据传信速率

选择 A 和选择 B：当调制速率为 600 波特±0.01%时，发送至线路的数据传信速率应为 1200bit/s 或 600bit/s±0.01%。

选择 C：在使用工作方式 i)，ii)，iii) 和 iv) 时（§4），数据传信速率与选择 A 和选择 B 的数据传信速率相同。在使用工作方式 V）时，发送至线路的数据传信速率在调制速率为 602.5±0.5 波特时应为 1205±

1bit/s。在选用工作方式Ⅴ）时，调制速率为 611.5±1 波特时，线路速率应为 1223±2bit/s。

2.5.2　数据比特的编码

2.5.2.1　1200bit/s

要发送的数据流应分成由两个连续比特组成的组（双比特）。每个双比特相对于前一个信号码元的相位进行相位变化编码（见表 1/V.22）。在接收端，应对此双比特进行译码，各个比特按正确的次序重新组合。当双比特进入在扰码器后边的调制解调器的调制器部分时，双比特左边那位数字是在数据流中首先出现的数字。

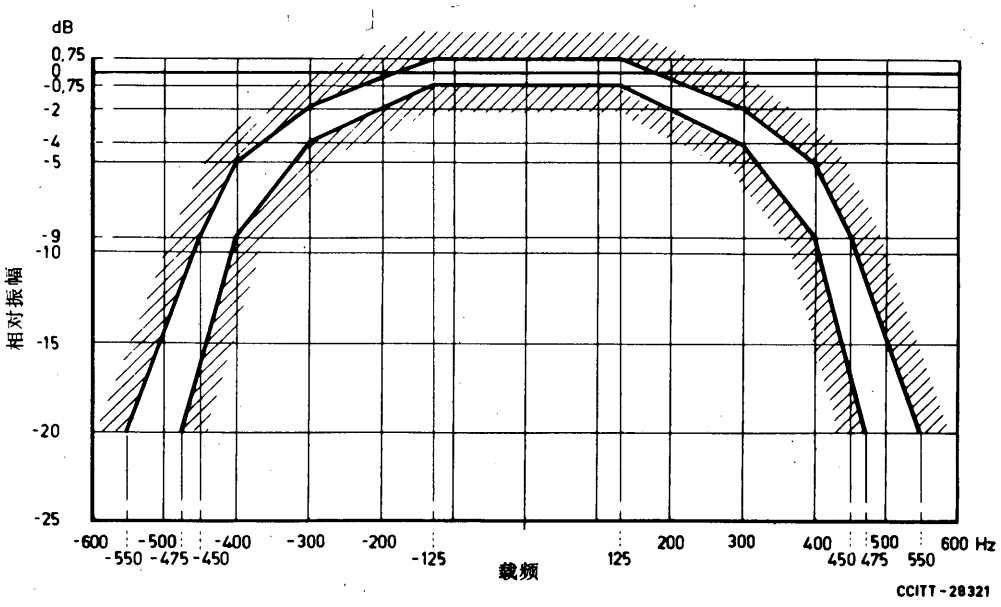


图 1/V.22

发送线路信号（未均衡）的幅度限制

表 1/V.22

双比特值 (1200bit/s)	比特值 (600bit/s)	相位变化 (方式 i，ii，iii，iv)	相位变化 (方式Ⅴ)
0　0	0	+90°	+270°
0　1	—	0°	+180°
1　1	1	+270°	+90°
1　0	—	+180°	0°

注 — 此相位变化是从一个信号码元中心至下一个信号码元中心的跃变区域内的实际在线相移。

2.5.2.2　600bit/s

每个比特相对于前一个信号码元的相位进行相位变化编码（见表 1/V.22）。

2.6　接收信号的频率容限

由于发送机载频的频率容限为±1Hz或小于±1Hz，而且在接续中最大的频漂假定为±6Hz，所以接收机应能接受接收频率中至少为±7Hz的误差。

3 接口电路

3.1 接口电路表（见表2/V.22的注1）

基本的和选用的接口电路列于表2/V.22。

表2/V.22

接口电路（注1）

编号	接口电路 说明	注
102	信号地线或公共回线	
103	发送数据	
104	接收数据	
105	请求发送	注2
106	准备发送	
107	数据设备作好准备	
108/1	把数据设备接至线路	注3
108/2	数据终端作好准备	注3
109	数据信道接收线路信号检测器	
111	数据传信速率选择器（源于DTE）	注4
113	发送机信号码元定时（源于DTE）	注5
114	发送机信号码元定时（源于DCE）	注6
115	接收机信号码元定时（源于DCE）	注6
125	呼叫指示器	注7
140	环回/维护测试	
141	本地环回	
142	测试指示器	

注1 — 所有基本接口电路和提供的任何其它电路都应遵照建议V.24的功能和操作要求。提供的全部接口电路都应按照建议有关电特性的规定，恰当地在数据终端设备和数据电路终接设备中加以端接（见§3.5）。

注2 — 某些自动呼叫设备被设计得能够通过把通往主叫调制解调器的电路105接通的办法，把呼叫单音发往线路。公用交换电话网（GSTN）固定载频的信号联络是这样安排的，即当V.22调制解调器与这些设备一起使用时，该调制解调器将不发送呼叫单音。

注3 — 这条电路根据其用途应能作为电路108/1或电路108/2进行工作。

注4 — 如果按§4.1，§4.2和§4.3的规定，在调制解调器中只提供1200bit/s的速率（方式i和ii），则这电路是选用的。如果也提供600bit/s的速率（方式iii和iv），则这电路是必需的。

注5 — 当此调制解调器不以同步方式工作时，这条电路上的任何信号都可置之不理。同异步方式操作的许多DTE没有把发生器与这电路连接。

注6 — 当此调制解调器不以同步方式工作时，这条电路应被钳位至“断开”状态。用异步方式操作的许多DTE不端接这条电路。

注7 — 这条电路只能与公用交换电话网一起使用。

3.2 电路106和109的响应时间（见表3/V.22）

电路106的响应时间起始于电路105施加的“接通”或“断开”状态。关于操作顺序参看§6。

3.3 电路109的门限

高频信道门限：

大于—43dBm，电路 109“接通”

小于—48dBm，电路 109“断开”

低频信道门限：

大于—43dBm，电路 109“接通”

小于—48dBm，电路 109“断开”

电路 109 在“接通”和“断开”电平之间的状态未加规定，但是信号检测器应显示滞后作用，使得产生“断开”至“接通”跃变时的电平比产生“接通”至“断开”跃变时的电平至少大 2dB。

在调制解调器的输入端确定电路 109 的门限，其中不包括折衷均衡器的影响。

在交换联络信号过程中，电路 109 不应对 1800Hz 或 550Hz 保护单音或 2100Hz（标称值）应答单音作出响应。

在传输状态已知的场合允许主管部门改变这些门限。

表 3/V.22

	固 定 载 频	受 控 载 频
电路 106 断开→接通 接通→断开	 ≤2ms ≤2ms	 210—275ms ≤2ms
电路 109 断开→接通 接通→断开	 105—205ms 10—24ms	 105—205ms 10—24ms

3.4　电路 111 和数据速率控制

可以使用开关（或类似设备），使用电路 111，或结合使用开关和电路 111 来选择数据速率。

如果提供电路 111，则电路 111 上的“接通”状态应选择 1200bit/s 的工作速率，而其“断开”状态则应选择 600bit/s 的工作速率。

3.5　接口电路的电特性

建议将符合建议 V.28 规定的电特性和 ISO2110 规定的连接器及插针分配方案一起使用。

注 — 生产厂家可能希望说明，长期的目标是要取代建议 V.28 规定的电特性，而且第十七研究组已经同意这工作应继续进行下去，为了能研制出适于 V 系列应用的更有效的全平衡型接口，使接口电路数减至最少。

3.6　接口电路的故障状态

（参看建议 V.28 的 § 7 中有关接收器故障检测类型的叙述）

3.6.1　DTE 应使用故障检测类型 1 把电路 107 上的故障状态视为“断开”状态

3.6.2　DCE 应使用故障检测类型 1 把电路 105 和 108 上的故障状态视为“断开”状态

3.6.3　上面没有提到的全部其它电路可以使用故障检测类型 0 或 1

4　DTE/DCE 接口的工作方式

4.1　选择 A

此类调制解调器可按下列工作方式构成：

方式 i)　1200bit/s±0.01%　　同步

方式 iii)　600bit/s±0.01%　　同步（选用）

在使用这些工作方式时，调制解调器应在电路 113 或 114 的控制下，通过电路 103 接受 DTE 发来的同步数据。然后应根据第 5 节的规定将这些数据进行扰码，再送到调制器按 § 2.5.2 的规定进行编码。

除标准的 V.24 发送机定时安排之外，该调制解调器应具有从接收机信号码元定时中提取发送信号码元定时的能力。

4.2　选择 B

此类调制解调器可按下述工作方式构成：

方式 i)　1200bit/s±0.01%　　同步

方式 ii)　1200bit/s 起止式，每字符 8，9，10 或 11 个比特

方式 iii)　600bit/s±0.01%　　同步 }选用

方式 iv)　600bit/s　　起步式，每字符 8，9，10 或 11 个比特 }选用

同步方式于选择 A 中给出。

在使用起止方式时，调制解调器应能从 DTE 接受标称速率为 1200 或 600bit/s 的起止式字符的数据流。要发送的起止式字符数据应该按建议 V.14 的规定变换成同步数据流，以便按 § 4.1 的规定进行传输。

解调的数据应按 § 2.5.2 的规定进行译码，再按 § 5 的规定进行解扰，然后传送到变换器，按照建议 V.14 的规定重新取得起止式字符的数据流。

在 DTE 用基本的或扩展的传信速率范围操作时，在电路 104 上提供给 DTE 的字符内部传信速率应该在表 4/V.22 给出的范围之内。

表 4/V.22

字符内部传信速率范围

数据速率	传信速率范围	
	基本的	扩展的
600bit/s	600—606bit/s	600—614bit/s
1200bit/s	1200—1212bit/s	1200—1227bit/s

4.3　选择 C

此类调制解调器可按下述工作方式构成：

方式 i)　1200bit/s±0.01%　　同步

方式 ii)　1200bit/s　　起/止式，每个字符 8，9，10 或 11 个比特

方式 iii）　600bit/s±0.01%　　同步
方式 iv）　600bit/s　　起/止式，每个字符 8，9，10 或 11 个比特　} 选用

方式 v）　具有处理 1200bit/s 起/止式和高达 300 比特的不等时数据能力的一种异步方式。

方式 i）到 iv）与选择 B 给出的相同。

4.3.1　基本方式

在使用选择 C 时，调制解调器应把选择 B 中给出的方式 i)、ii)、iii）和 iv）包括进去，再加上方式 v)。在使用方式 v）时，调制解调器发送机总是以高于输入数据速率的一种速率发送数据，而使接收机缓冲器不起作用。GSTN 交换联络信号的过程允许自动选择方式 ii）或方式 v)。方式 i)、iii）和 iv）必须在设备安装时选择。在租用电路上没有自动的工作方式选择。关于特定的双比特值的线路编码见表 1/V.22。

4.3.2　发送机

在使用方式 v）时，调制解调器应以 0—300bit/s 或 1200bit/s 的标称速率自动接受 DTE 发来的起/止式字符的数据流。以 1205bit/s 或 1223bit/s 的速率将输入数据变换成同步数据流的发送机缓冲器应当完成下列工作：

a）　在任何一个数据跃变时启动其异步比特计数器，

b）　在这比特计数器到时之后，应把在电路 103 上收到的最后一个比特发送出去，

c）　在比特计数器计数期间，根据线路速率以 1205Hz 或 1223Hz 的频率对输入数据取样。

这将保证速率为 0—300bit/s 的输入数据能通过这发送机缓冲器，所产生的最大失真在 300bit/s 速率时为 25%（在 150bit/s 速率时为 12.5%），而且还将保证中断信号通过这缓冲器时不会发生任何变化。

输入字符的长度和结构应与选择 B 中给出的相同。在采用 1200bit/s 速率异步的方式（Ⅴ）时，可以自动地处理这两种相邻的字符格式，如 9 比特和 10 比特字符格式。如同选择 B 那样，调制解调器应从内部时钟电路提取其线路信号时钟，或作为设备的选用部分，从接收机信号码元定时提取线路信号时钟。

4.3.3　基本传信速率范围

在使用方式Ⅴ）时，DTE 在电路 103 上提供的字符内部传信速率必须是：

1205bit/s 的线路速率　0—301bit/s 及 1170—1204bit/s

1223bit/s 的线路速率　0—305bit/s 及 1190—1221bit/s

安装者可在发送机中选择线路速率，而在接收机中对此进行自动检测。

5　扰码器和解扰器

5.1　扰码器

调制解调器发送机中应包括一个具有生成多项式 $1 \oplus X^{-14} \oplus X^{-17}$ 的自同步扰码器。加到扰码器上的信息数据序列，应有效地除以此生成多项式。按下降的幂次顺序取得的商的系数构成数据序列，数据序列应在扰码器的输出端出现。扰码器输出数据序列

$$D_s = D_i \oplus D_s \cdot X^{-14} \oplus D_s \cdot X^{-17}$$

式中：D_s 为在扰码器输出端的数据序列

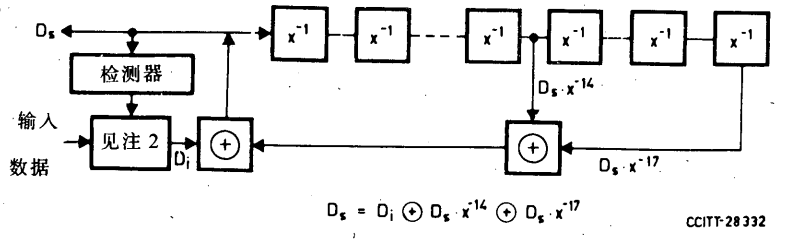
D_i 为加于码扰器的数据序列

$\oplus$ 表示模 2 加

· 表示二进制乘

与此式相适应的具体实现方式见图 2/V.22。

为了防止因偶然疏忽而扰码器的锁定造成远端环路 2 的启动，应当备有电路来检测扰码器输出（D_s）是否有连续 64 个 1 的序列。当检测到这个序列时，就将送往扰码器的下一个输入 D_i 倒相。这个电路在交换联络信号过程中或在远端环路 2 启动过程中不工作。



注 1 — 在这逻辑图中，在 V.24 接口处的传号（二进制 1）和空号（二进制 0）分别与 1 和 0 相对应。

注 2 — 应备有电路来检测扰码器输出（D_s）是否有连续 64 个二进制 1 的序列。如果检测到这个序列，则将送往扰码器的下一个输入 D_i 倒相。

图 2/V.22

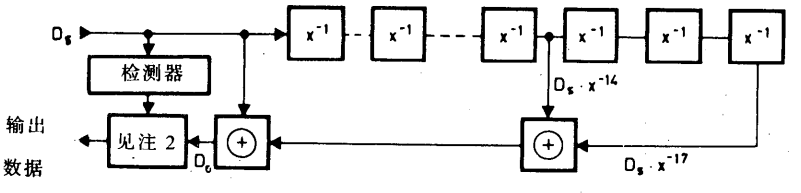
扰码器

5.2 解扰器

调制解调器接收机中应提供一个具有生成多项式 $1 \oplus x^{-14} \oplus x^{-17}$ 的自同步解扰器。在解调后产生的信息数据序列应有效地乘以生成多项式 $1 \oplus x^{-14} \oplus x^{-17}$ 以组成被解扰的信息。按下降的幂次顺序取得恢复信息序列的系数而形成输出数据序列 D_o，这 D_o 由下式给出：

$$D_o = D_s(1 \oplus x^{-14} \oplus x^{-17})$$

与此式相适应的具体实现方式见图 3/V.22。



注 1 — 在这逻辑图中，在 V.24 接口处的传号（二进制 1）和空号（二进制 0）分别与 1 和 0 相对应。

注 2 — 可以备有电路来检测解扰器的输入（D_s）是否有连续的 64 个二进制 1 的序列。如果检测到这个序列，则将解扰器送来的下一个输入 D_o 倒相，这检测器应在交换联络信号过程完结之后才开始工作。如果包括这个电路，则在 § 7.1.1 中所述的起始信号（未扰码的二进制 1）的检测应在 D_o 处进行。

图 3/V.22

解扰器

6 工作序列

6.1 信道和工作方式的选择

在公用电话交换网上，主呼数据站的调制解调器，应在低频信道上发送，而在高频信道上接收（呼叫方式）；应答数据站的调制解调器，应在低频信道上接收，而在高频信道上发送（应答方式）。

如果在公用交换电话网上要通过操作人员建立呼叫，则用户之间将需要就信道分配问题达成双边协议。

在点对点的租用电路上，信道分配问题将根据主管部门之间或用户之间的双边协议来解决。在这些情况下，选择呼叫或应答方式的方法由各国自己解决。

在点对点租用电路上，方式 i）至 v）的选择将根据主管部门之间或用户之间的双边协议来进行，选择的方法各国自己确定。

6.2　V.25 自动应答序列

在国际 GSTN 接续中，V.25 自动应答序列应由应答方式的调制解调器发送。但在点对点租用电路上或在 GSTN 的国内接续中，如果主管部允许，可不必发送这个序列。

6.3　选择 A 和选择 B 的工作顺序

6.3.1　GSTN—固定载频

在国际 GSTN 接续中在呼叫方式调制解调器和应答方式调制解调器之间取得初始同步的办法如图 4/V.22 所示。另一种不带 V.25 自动应答的交换联络信号的方式示于图 5/V.22。

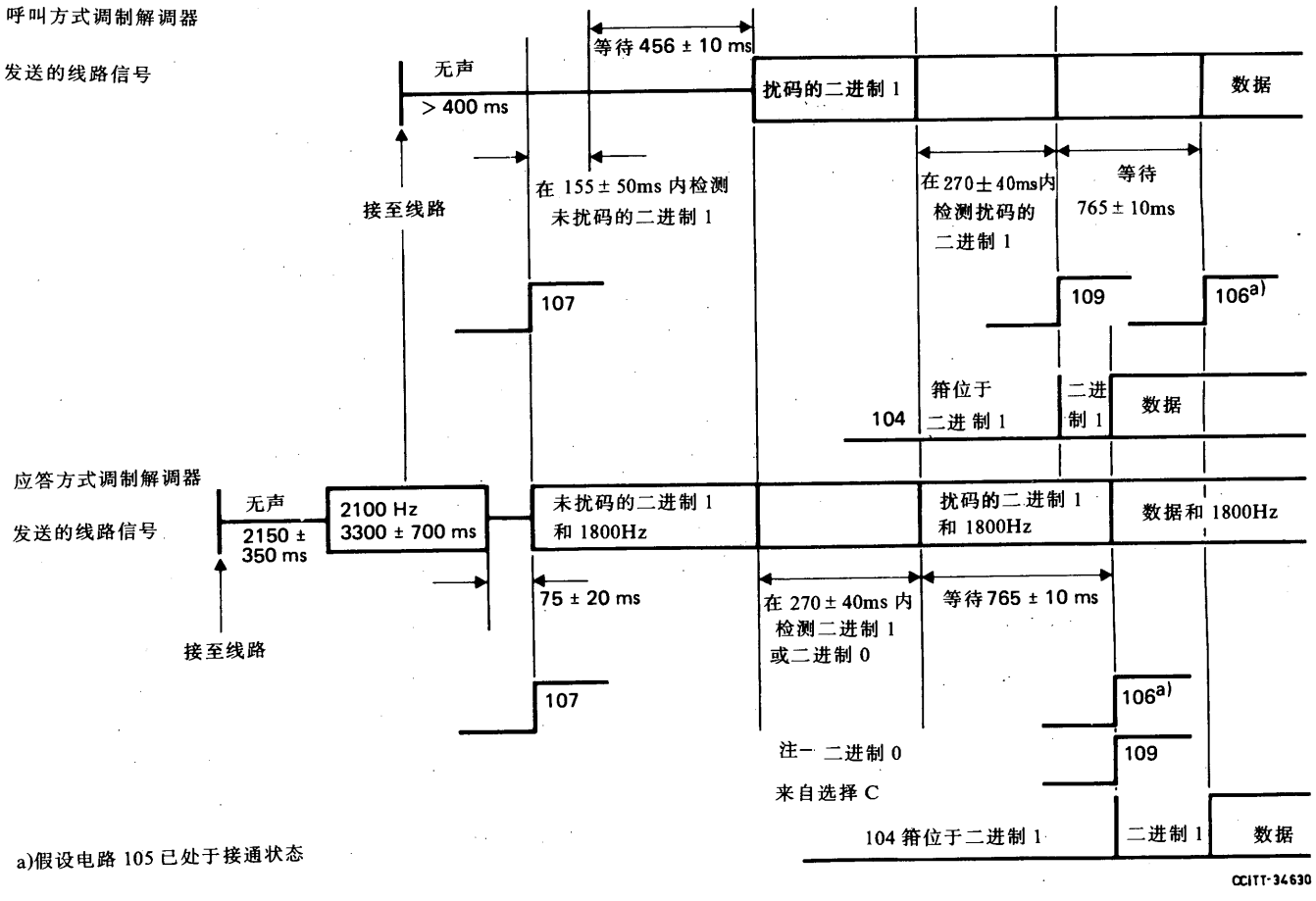


图 4/V.22

选择 A 和选择 B 交换联络信号的过程（带有 V.25 的自动应答）

6.3.1.1　呼叫方式调制解调器

一旦呼叫方式调制解调器接至线路，它就应当加以调节，以便在高频信道中接收信号，而且应根据建议 V.25 的规定，使电路 107 处于“接通”状态。此调制调解器应保持无声 155±50ms 以便再在这段时间内检测未扰码的二进制 1，而且在又等待 456±10ms 之后，此调制解调器应在低频信道上发送扰码的二进制 1。在 270±40ms 内，在高频信道上检测到扰码的二进制 1 之后，调制调解器应使电路 109 处于“接通”状态，然后再等待 765±10ms。此时电路 106，应根据表 3/V.22 固定载频的方式对电路 105 的状态进行响应。当电路 106 处于“断开”状态时电路 103 被箝位于二进制 1 状态。

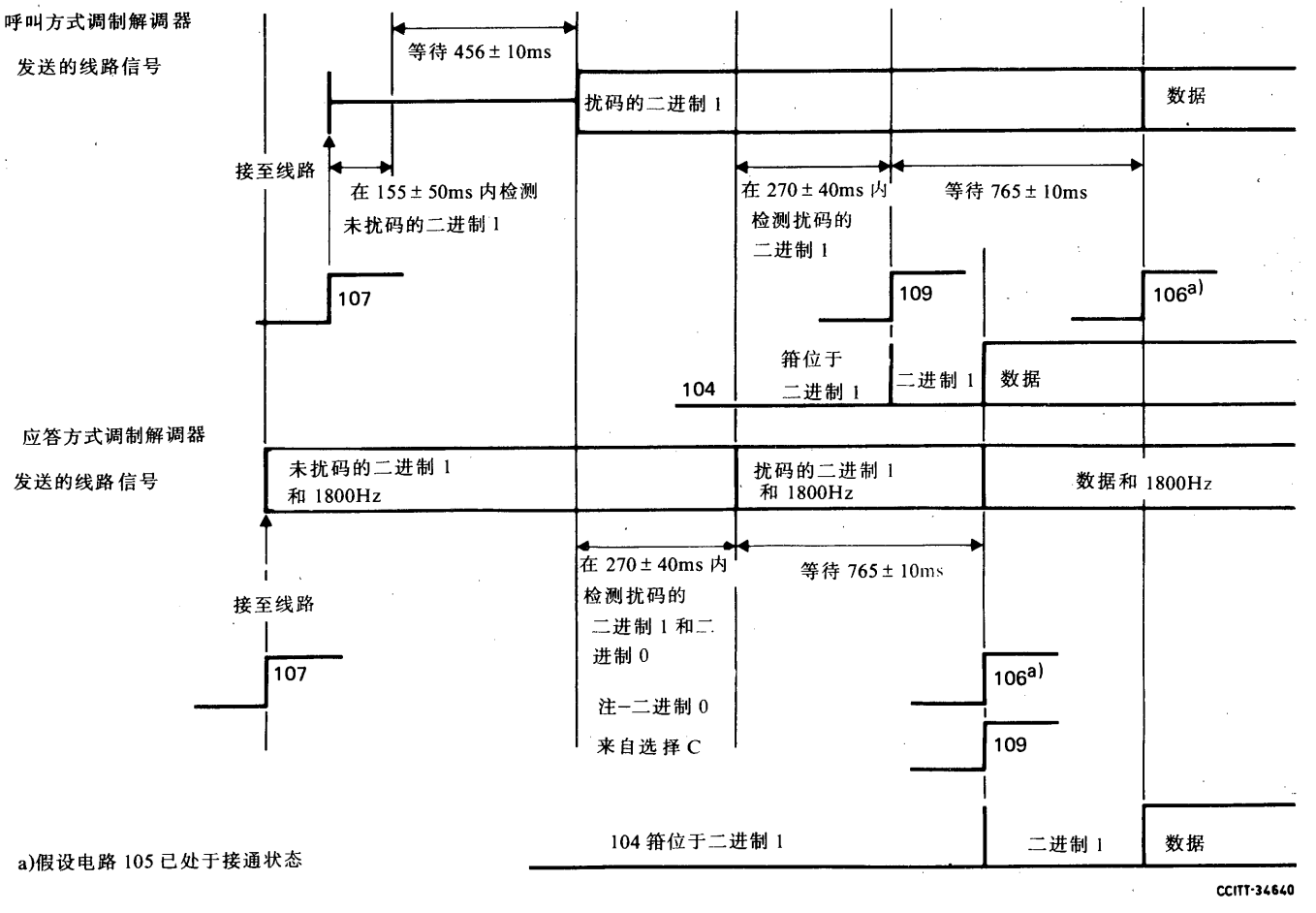


图 5/V.22

选择 A 和选择 B 交换联络信号的过程（没有 V.25 的自动应答序列）

注 — 生产厂家可能希望说明，在某些国家内，为了符合国家的要求，投入使用的调制解调器发送 2225Hz 的应答单音，而不发送未扰码的二进制 1。

6.3.1.2 应答方式调制解调器

一旦应答方式调制解调器连接至线路，在 V.25 的应答序列之后，调制解调器就应立即加以调节，以便在低频信道中接收信号。然后，它应使电路 107 处于“接通”状态，并发送未扰码的二进制 1。在 270±40ms 内，在低频信道上检测到扰码的二进制 1 或 0 之后，调制解调器就应在高频信道上发送扰码的二进制 1，而且在等待 765±10ms 之后，使电路 109 处于“接通”状态。此时，电路 106 应根据表 3/V.22 的固定载频方

式对电路 105 的状态进行响应。当电路 106 处于“断开”状态时，电路 103 应被箝位于二进制 1 状态。

在两个调制解调器均由人工接至线路时，不管是呼叫方式还是应答方式的调制解调器先被接至线路，这个顺序都适用。

在交换联络信号的过程结束之后，接收线路信号的任何不注意的丢失或重新出现，都不应产生另一个交换联络信号的过程。电路 109 应按表 3/V.22 中给出的响应时间进行响应。

6.3.2 GSTN 和点对点租用电路——受控载频

DTE 一旦使电路 105 处于“接通”状态，调制解调器就应发送一个与加到电路 103 上的二进制 1 相对应的同步信号。在开始发送此同步信号之后 210—275ms 时间内，应使电路 106 处于“接通”状态。接收的调制解调器应建立定时和解扰器同步，然后在 105—205ms 内使电路 109 处于“接通”状态。

每个传输方向都应单独加以控制。

注 — GSTN 的上受控载频操作是选用的。尚未建议把受控载频操作用于带有回波抑制器的电路。

6.4 选择 C 的工作顺序

见图 6/V.22。

6.4.1 GSTN—固定载频

6.4.1.1 呼叫方式调制解调器

如果调制解调器按工作方式 i)，iii) 或 iv) 构成，则交换联络信号的过程与选择 B 相同。如果调制解调器按工作方式 v) 构成，则交换联络信号的过程应自动选择方式 ii) 或方式 v)。

这个过程应是：

呼叫方式调制解调器一旦接至线路，应加以调节，以便在高频信道中接收信号，而且应根据建议 V.25 的规定使电路 107 处于“接通”状态。调制解调器应保持无声 155±50ms，以便在这时间内检测未扰码的二进制 1（方式 ii)），而且再等待 456±10ms 之后，此调制解调器应当在低频信道上发送扰码的二进制 0（方式 ii)）。当在 270±40ms 时间内，在高频信道上检测到扰码的二进制 1（方式 ii)）时，调制解调器应使电路 109 处于“接通”状态，进入方式 ii)，然后再等待 765±10ms。当在 270±40ms 时间内在高频信道上检测到扰码的二进制 1（方式 v)）时，调制解调器应使电路 109 处于“接通”状态，进入方式 v)，然后再等待 765±10ms。接着电路 106 应根据表 3/V.22 固定载频方式的规定对电路 105 的状态进行响应。当电路 106 处于“断开”状态时，电路 103 应被箝位于二进制 1 状态。

参看第 6.3.1.1 节中的注解。

6.4.1.2 应答方式调制解调器，方式 V）

一旦应答方式调制解调器接至线路，在 V.25 的应答序列之后，此调制解调器应立即加以调节，以便能够在低频信道上接收信号。然后它应使电路 107 处于“接通”状态，并发送未扰码的二进制 1（方式 ii)）。

如果在 270±40ms 时间内在低频信道上检测到扰码的二进制 0（方式 ii)），调制解调器应进入方式 v)，在高频信道上发送扰码的二进制 1（方式 v)），并在等待 765±10ms 之后使电路 109 处于“接通”状态。

如果在 270±40ms 时间内在低频信道上检测到扰码的二进制 1（方式 ii)），调制解调器应进入方式 ii)，在高频信道上发送扰码的二进制 1，并在等待 765±10ms 之后使电路 109 处于“接通”状态。

电路 106 应根据表 3/V.22 固定载频方式的规定对电路 105 的状态进行响应。当电路 106 处于“断开”状态时，电路 103 应被箝位于二进制 1 状态。

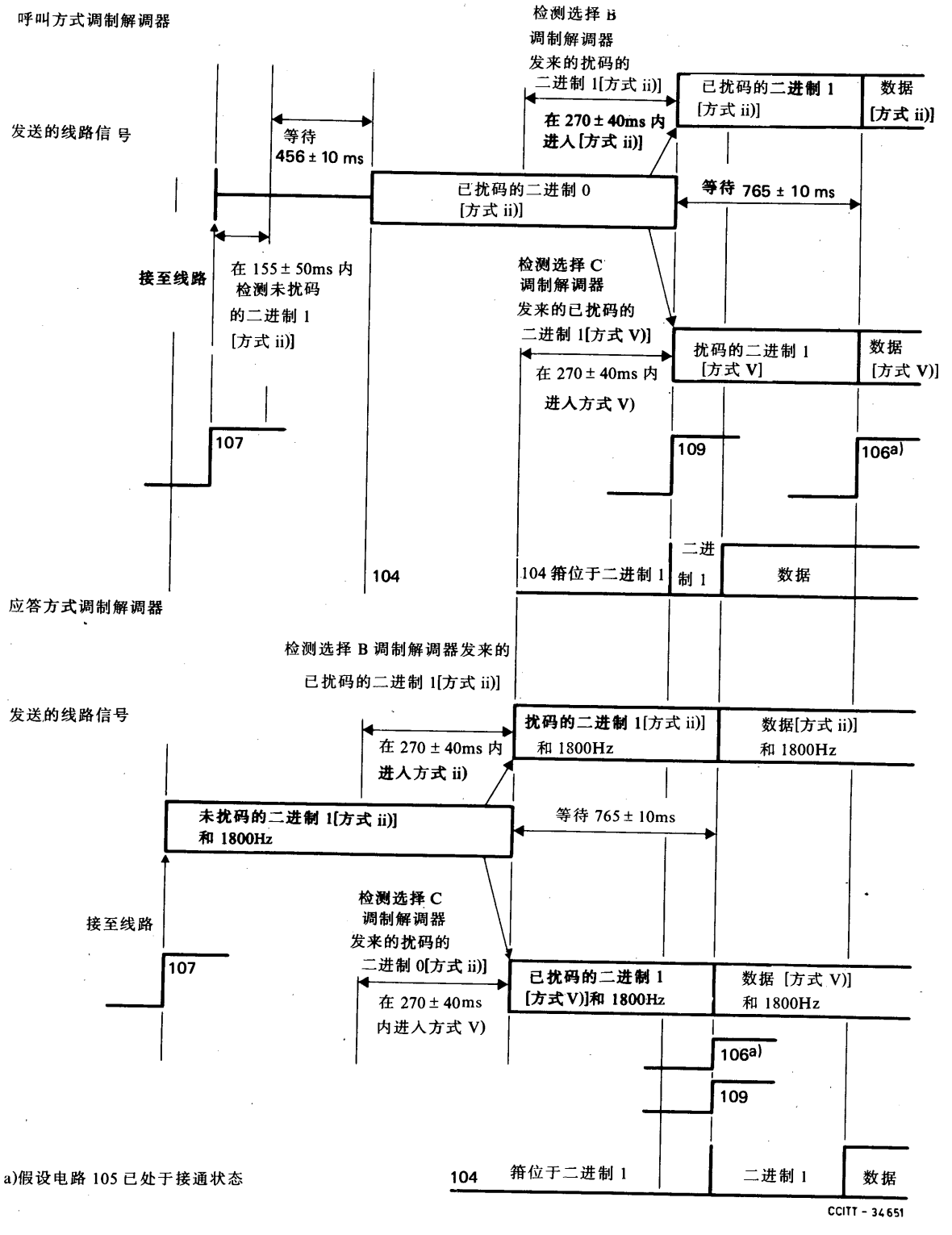


图 6/V.22

选择 C 的交换联络信号过程（没有 V.25 的自动应答序列）

6.4.2 GSTN 和点对点租用电路

受控载频操作如§6.3.2所述。

7 测试设备

7.1 测试环路

应当提供符合建议V.54规定的第2测试环路（本地和远端）和第3测试环路。接口操作应按建议V.54的规定。但启动和终止程序与建议V.54不兼容。

7.1.1 远端第2环路的启动

只有在同步的信号联络过程完成之后，才能发送应用远端第2环路的控制信号。

如建议V.54所述，调制解调器系指调制解调器A和调制解调器B。

当调制解调器A受命去启动远端第2环路时，该调制解调器应发送一未扰码的二进制1作为起始信号。

调制解调器B将要检测持续时间为154—231ms的起始信号，然后以1200bit/s（或600bit/s）的速率，向调制解调器A交替地发送扰码的二进制1和0（交替重复信号）。

调制解调器A将要检测持续时间为231—308ms的扰码的交替重复信号，停止发送起始信号，然后以1200bit/s（或600bit/s）的速率发送扰码的二进制1。

调制解调器B将要检测起始信号的消失，并在调制解调器B的范围内启动第2环路。

调制解调器A在接收持续时间为231—308ms的扰码的二进制1之后，指示DTE可以开始发送测试信息。

7.1.2 远端第2环路的终止

当调制解调器A受命终止远端第2环路时，线路信号应被抑制77±10ms，然后恢复发送。

调制解调器B检测17±7ms线路信号的消失，并检测在155±50ms之内此信号的再次出现，此后，即恢复到正常操作。

7.2 自测

7.2.1 端对端自测

当启动自测开关时，一个内部产生的交替的二进制1和0（交替重复信号）的数据码型，按所选择的比特速率施加给扰码器。应把一个能识别出交替重复信号流中差错的差错检测器，接至解扰器的输出端。用一台可视指示器来指示存在的差错。所有的接口电路都应被箝位至二进制1或“断开”状态，但电路114（如果使用这电路），115和112除外。如果使用电路113，DCE就应对这条接口电路置之不理，而使用其内部时钟。

7.2.2 使用第3环路自测

应按照建议V.54的规定第3环路将用于调制解调器。启动自测开关后，DCE的操作应与§7.2.1所述相同。

7.2.3　使用远端第 2 环路自测

如第 7.1 节所述，调制解调器应适于启动远端调制解调器的第 2 环路；启动自测开关后，DCE 的操作应与第 7.2.1 节所述相同。

不管 DTE 是否与调制解调器相连接，都应能够进行上述测试（见§7.2.1，§7.2.2 和§7.2.3）。这些测试使用一个受 DCE 某个开关控制的内部发生的数据码型。

7.2.4　在进行任何一种自测时，应不考虑接口电路 103，105 和 108。注意，不管在发送端还是在接收端，自测都不测试异步一同步变换器。

注 — 是否包括建议 V.54 规定的远端环路的信号方式，有待进一步研究。

建　议　V.22（乙）

公用交换电话网和点对点两线租用电话型电路上使用的采用频率分割技术的标准化 2400bit/s 的双工调制解调器

（1984 年订于马拉加-托雷莫里诺斯；1988 年修改于墨尔本）

CCITT，

考虑到

a)　在公用交换电话网（GSTN）和点对点两线租用话路上需要双工方式的 2400bit/s 的数据传输；
b)　在减速使用时需要与建议 V.22 的调制解调器兼容；
c)　在这情况下应使用频分技术。

一致同意宣布

用于这种业务的调制解调器的特性应暂时规定如下：

1　引言

该调制解调器打算用于 GSTN 和点对点两线租用话路的接续（见注）。调制解调器的主要特性如下：
a)　在 GSTN 和点对点租用电路上以双工方式操作；
b)　用频分技术分割信道；
c)　对各信道进行正交调幅，各信道以 600 波特的速率（标称速率）进行同步线路传输；
d)　包括一个扰码器；
e)　包括一个自适应均衡器和一个折衷均衡器；
f)　包括测试设备；

g） 数据传信速率为：

2400bit/s（同步），

2400bit/s（起止式），

1200bit/s（同步），

1200bit/s（起止式），

h）它与以 1200bit/s 传信速率方式 i）或 ii）操作的 V.22 调制解调器兼容，并包括自动比特率识别。

注 — 在某些国家可能不允许在 GSTN 中使用这种调制解调器。

2 线路信号

2.1 载频和保护单音频率

对于低频信道，载频应为 1200±0.5Hz，对于高频信道，载频应为 2400±1Hz。调制解调器在高频信道中传输时发送的 1800±20Hz 保护单音，可作为国家选用部分而停用。调制解调器在高频信道中传输时发送的选用的保护单音 550±20Hz 可作为国家选用部分使用。

2.2 数据和保护单音线路信号电平

1800Hz 或 550Hz 保护单音的电平应分别比高频信道中的数据信号功率电平低 6±1dB 或 3±1dB。由于 1800Hz 单音之故，高频信道中的数据信号功率电平比低频信道中的数据信号功率电平约低 1dB。

2.3 固定的折衷均衡器

在调制解调器发送机中，应包括固定的折衷均衡。

2.4 频谱和群时延特性

不包括固定折衷均衡器特性的发送线路信号的频率振幅谱应相当于具有 75%滚降的升余弦成形的方根，并在图 1/V.22（乙）所示的极限范围之内。同样地，发送机输出的群时延在 900—1500Hz（低频信道）和 2100—2700Hz（高频信道）的频率范围内应在±150μs 的范围之内。这些数字都是暂时规定。

2.5 调制

2.5.1 数据传信速率

发送至线路的数据速率应为 2400bit/s，或 1200bit/s±0.01%，调制速率为 600 波特±0.01%。

2.5.2 数据比特的编码

2.5.2.1 2400bit/s

要发送的数据流应分成四个连续比特（四比特）为一组的比特组。四比特的头两个比特相对于前一个信号码元占有的象限进行相位象限变化编码（见图 2/V.22（乙）和表 1/V.22（乙））。

每四个比特组的后两个比特确定与新象限有关的四个信号码元中的一个码元（见图 2/V.22（乙））。表

1/V.22（乙）和图 2/V.22（乙）中左边的比特是数据流中每对比特进入在扰码器后面的调制解调器的调制器部分时首先进入的比特。

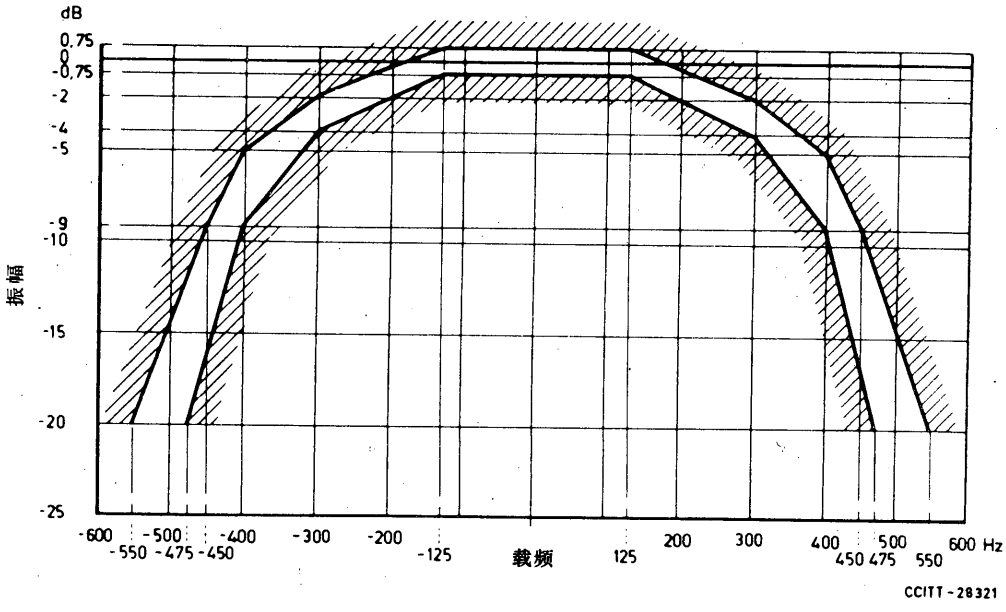


图 1/V.22（乙）

发送线路信号的振幅极限（未加均衡）

2.5.2.2　1200bit/s

要发送的数据流应分成两个连续比特（双比特）为一组的比特组。各双比特相对于前一个信号码元占有的象限进行相位象限变化编码（见表 1/V.22（乙））。相当于信号状态组合图（图 2/V.22（乙））中 01 的信号码元的发送应不考虑有关的象限。这确保与建议 V.22 的兼容性。

2.6　接收的信号频率容限

被接收频率的偏移高达±7Hz 时接收机应能工作。

3　接口电路

3.1　基本和选用接口电路

这些电路列于表 2/V.22（乙）之中。

3.2　电路 106 和 109 的响应时间

在信号联络序列之后，电路 106 将在 3.5ms 的时间内对电路 105 由“断开”至“接通”或由“接通”至“断开”的跃变进行响应。电路 109 由“断开”至“接通”的跃变是§6 规定的信号联络序列的一部分。在调制解调器的线路端子上出现的接收信号的电平低于§3.3 中规定的有关门限后，电路 109 将“断开”40—65ms。在减速使用时，响应时间可以降低到建议 V.22 中规定的 10—24ms 范围内的一个数值。在丢失信号后，在起始信号联络之后，在调制解调器的线路端子上出现的接收信号的电平超过§3.3 节中规定的有关门限后，电路 109 应“接通”40—205ms。

表 1V.22（乙）

线路编码

四比特组中头两个比特值（2400bit/s）或双比特值（1200bit/s）	相位象限变化	
0 0	1→2 2→3 3→4 4→1	90°
0 1	1→1 2→2 3→3 4→4	0°
1 1	1→4 2→1 3→2 4→3	270°
1 0	1→3 2→4 3→1 4→2	180°

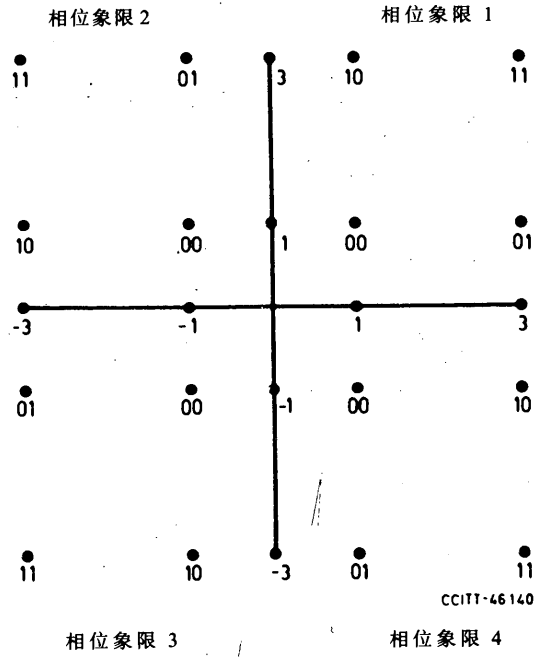


图 2/V.22（乙）

信号状态组合

3.3　电路 109 的门限

高频信道门限：

大于-43dBm，　　电路 109 接通

小于-48dBm，　　电路 109 断开

低频信道门限：

大于-43dBm，　　电路 109 接通

小于-48dBm，　　电路 109 断开

未规定在接通和断开电平之间的电路 109 的状态，但下述情况除外，即信号检测器应显示一滞后作用，使得产生“断开”至“接通”跃变时的电平比产生“接通”至“断开”跃变时的电平至少大 2dB。

在接收扰码的二进制 1 时，在调制解调器的输入端规定电路 109 的门限。

在传输状态已知的场合允许管理部门改变这些门限。

在交换联络信号过程中，电路 109 不应对 1800Hz 或 550Hz 保护单音，或 2100Hz（标称值）应答单音作出响应。

表 2/V.22（乙）

接口电路（注 1）

接口电路		注
编号	说明	
102	信号地线和公共回线	
103	发送的数据	
104	接收的数据	
105	请求发送	注 2
106	准备发送	
107	数据设备作好准备	
108/1	把数据设备接至线路	注 3
108/2	数据终端作好准备	注 3
109	数据信道接收线路信号检测器	
111	数据信号速率选择器（源于 DTE）	注 4
112	数据信号速率选择器（源于 DCE）	
113	发送机信号码元定时（源于 DTE）	注 5
114	发送机信号码元定时（源于 DCE）	注 6
115	接收机信号码元定时（源于 DCE）	注 6
125	呼叫指示器	注 7
140	环回/维护测试	
141	本地环回	
142	测试指示器	

注 1 — 全部基本的接口电路和所提供的任何其它电路都应遵照建议 V.24 的功能和操作要求。提供的全部接口电路都应按照有关的电特性建议在数据终端设备中恰当地加以端接（见 § 3.5）。

注 2 — 某些自动呼叫设备被设计得通过把通往主叫调制解调器的电路 105 接通的办法，把呼叫单音发往线路。公用交换电话网（GSTN）固定载波系统的信号联络是这样安排的，即当 V.22（乙）调制解调器与这些设备一起使用时，该调制解调器将不发送呼叫单音。

注 3 — 这条电路根据其用途应能象电路 108/1 或电路 108/2 那样工作。

注 4 — 这条电路是选用的。

注 5 — 当这调制解调器在接口处不以同步方式工作时，对这条电路上任何信号均应置之不理。用异步方式操作的许多 DTE 没有把发生器与这电路连接。

注 6 — 当调制解调器在接口处不以同步方式工作时，这条电路应被钳位至“断开”状态。用异步方式操作的许多 DTE 不端接这条电路。

注 7 — 这条电路只能与公用交换电话网一起使用。

3.4　电路 111 和数据速率控制

可以使用开关（或类似设备）、电路 111 或两者的结合来选择数据速率。

如果提供电路 111，则电路 111 上的“接通”状态应选择 2400bit/s 的操作，而“断开”状态应选择 1200bit/s 的操作。

3.5　接口电路的电特性

3.5.1　建议将符合建议 V.28 规定的电特性和 ISO 2110 规定的连接器和插针分配方案一起使用。

注 — 生产厂商可能希望表明，长期目标是要取代建议 V.28 中规定的电特性，而且第十七研究组已经同意此项工作应继续进行下去，以便研制一个适于 V 系列应用的更有效的全平衡接口，使接口电路数减至最少。

3.6　接口电路的故障状态

（参看建议 V.28 § 7 中有关接收器故障检测类型的叙述）

3.6.1　DTE 应使用故障检测类型 1 把电路 107 上的故障状态看作“断开”状态。

3.6.2　DCE 应使用故障检测类型 1 把电路 105 和 108 上的故障状态看作“断开”状态。

3.6.3　上面没有提到的所有其它电路可以使用故障检测类型 0 或 1。

4　工作方式

调制解调器可以按下列工作方式构成：

方式 1　2400bit/s±0.01%，同步

方式 2　2400bit/s，起止式，每字符 8，9，10 或 11 个比特

方式 3　1200bit/s±0.01%，同步

方式 4　1200bit/s，起止式，每字符 8，9，10 或 11 个比特

4.1　发送机

4.1.1　在使用同步方式操作时，调制解调器应在电路 113 或 114 的控制下，通过电路 103 接受 DTE 发来的同步数据。然后应根据 § 5 的规定对这些数据进行扰码，再送到调制器按 § 2.5 的规定进行编码。

4.1.2　在使用起止式操作时，调制解调器应以 2400 或 1200bit/s 的标称速率接受 DTE 发来的起止式字符的数据流。要发送的起止式字符数据应按建议 V.14 的规定变换成同步数据流，以便按 § 4.1 规定进行传输。

4.2　接收机

解调的数据应按 § 2.5.2 的规定进行译码，再按 § 5.2 的规定进行解扰，然后传送到变换器，按照建议 V.14 的规定重新取得起止式字符的数据流。

在 DTE 按基本的或扩展的传信速率范围操作时，在电路 104 上提供给 DTE 的字符内部传信速率应该在表 3/V.22（乙）给出的范围之内。

5　扰码器和解扰器

5.1　扰码器

调制解调器发送机中应包括一个含生成多项式 $1 \oplus X^{-14} \oplus X^{-17}$ 的自同步扰码器。加到扰码器的信息数据序列应有效地除以此生成多项式。按递降的幂次顺序取得的商的系数构成数据序列，数据序列应在扰码器的输出端出现。扰码器输出数据序列将为：

$$D_S = Di \oplus D_S \cdot X^{-14} \oplus D_S \cdot X^{-17}$$

式中，D_s 为在扰码器输出端的数据序列

D_i 为加到扰码器上的数据序列

⊕表示模 2 加

· 表示二进制相乘

表 3/V.22（乙）

字符内部传信速率范围

数据速率	传信速率范围	
	基本的	扩展的
2400bit/s	2400—2424bit/s	2400—2455bit/s
1200bit/s	1200—1212bit/s	1200—1227bit/s

图 3/V.22（乙）示出适宜的具体实现方法。

为了防止由于偶然的疏忽由扰码器的锁定造成远端环路 2 的启动，应当备有电路来检测在扰码器输出端是否有连续的 64 个 1 的序列（Ds）。如果检测到这个 Ds 序列，就把送往扰码器的下一个输入 Di 倒相并使连续的 64 个 1 的计数器复位。每当扰码器工作时，这电路应工作。在交换联络信号或发送重新训练序列期间，不需要启动扰码器。

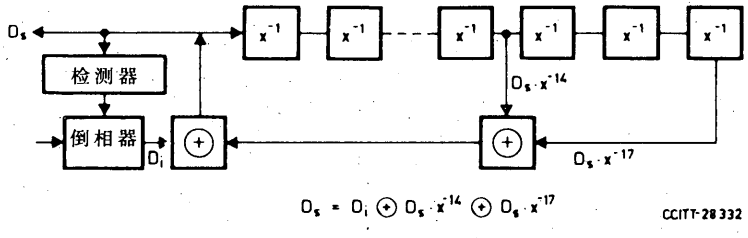
5.2 解扰器

在调制解调器接收机中，应提供一个含生成多项式 $1\oplus X^{-14}\oplus X^{-17}$ 的自同步解扰器。在解调后产生的信息数据序列应有效地乘以生成多项式 $1\oplus X^{-14}\oplus X^{-17}$ 以组成解扰的信息。按递降的幂次顺序取得的恢复的信息序列的系数形成输出数据序列 D_o，输出数据序列

$$D_o = D_s(1 \oplus X^{-14} \oplus X^{-17})$$

式中符号说明见 § 5.1。

可以备有电路来检测在解扰器输入端是否有连续的 64 个 1 的序列（Ds），如果检测到这个 Ds 序列，则把解扰器下一个输出（Do）倒相。每当解扰器工作时，检测器应工作。



注 — 在建议 V.24 接口处的传导（二进制 1）和空号（二进制 0）分别与逻辑图中的 1 和 0 相对应。

图 3/V.22（乙）

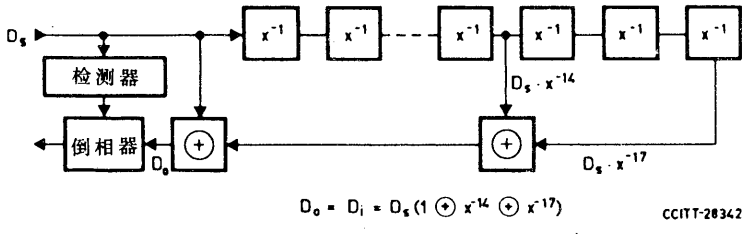
扰码器

6 工作顺序

6.1 信道分配和信号速率选择

6.1.1 GSTN

在公用交换电话网上，呼叫数据站的调制解调器应在低频信道上发送，而在高频信道上接收（呼叫方式）。应答数据站的调制解调器应在低频信道上接收，而在高频信道上发送（应答方式）。



注 — 在建议 V.24 接口处的传号（二进制 1）和空号（二进制 0）分别与逻辑图中的 0 和 1 相对应。

图 4/V.22（乙）

解扰器

然而，在某些情况下，例如在公用交换电话网中，由操作人员建立呼叫时，将需要就信道分配问题达成双边协议。

呼叫方式调制解调器的信号速率选择应该是人工的或采用在电路 111 上施加某一逻辑状态的方式（如果提供此电路）。如在 § 6.3.1 中规定的信号联络序列允许各调制解调器本身进行自动调节，以正确的信号速率工作。

6.1.2　点对点租用电路

点对点租用电路上的信道分配和信号速率的选择，一般将通过用户间的双边协议解决。

6.2　建议 V.25 的自动应答序列

在国际的 GSTN 接续中，建议 V.25 的自动应答序列应由应答方式的调制解调器发送。在点对点租用电路或 GSTN 的国内接续中，如果主管部门允许，可以不发送这个序列。

6.3　信号联络序列

6.3.1　GSTN

在国际 GSTN 接续中，取得呼叫调制解调器和应答调制解调器之间同步的办法如图 5/V.22（乙），6/V.22（乙）和 7/V.22（乙）所示。呼叫和应答调制解调器应通过人工调节，能以同步方式（方式 1 和 3）或以起止方式（方式 2 和 4）工作。如果呼叫和应答调制解调器为建议 V.22bis 调制解调器，信号联络一般将能使调制解调器调节到按 2400bit/s 的速率工作。但是，如果两个调制解调器或其中的一个通过人工选择或电路 111 的方式已被调节到按 1200bit/s 的速率工作，则信号联络将使调制解调器调节到按 1200bit/s 的速率工作。如果呼叫调制解调器或应答调制解调器为按 V.22 方式 i）或 ii）工作的 V.22 调制解调器，则信号联络将使 V.22（乙）和 V.22 调制解调器调节到按 1200bit/s 速率工作。通过电路 112 上的一个逻辑状态将信号速率告诉给 DTE。信号联络序列不管呼叫或应答调制解调器哪个首先接至线路。

6.3.1.1　以 2400bit/s 速率相互工作

6.3.1.1.1　呼叫调制解调器

a）　一旦呼叫调制解调器接至线路，它应加以调节，以便按照 § 2.5.2.2 的规定以 1200bit/s 的速率在

高频信道中接收信号，并以 1200bit/s 的速率在低频信道中发送信号。根据建议 V.25 的规定，它应使电路 107 处于“接通”状态。调制解调器在起始时应保持寂静。

b) 在检测到未经扰码的二进制 1 达 155±10ms 之后，调制解调器应再保持寂静 456±10ms，然后以 1200bit/s 的速率发送由 00 和 11 组成的重复的两个双比特未扰码型达 100±3ms。在这信号之后，调制解调器应以 1200bit/s 的速率发送扰码的二进制 1。

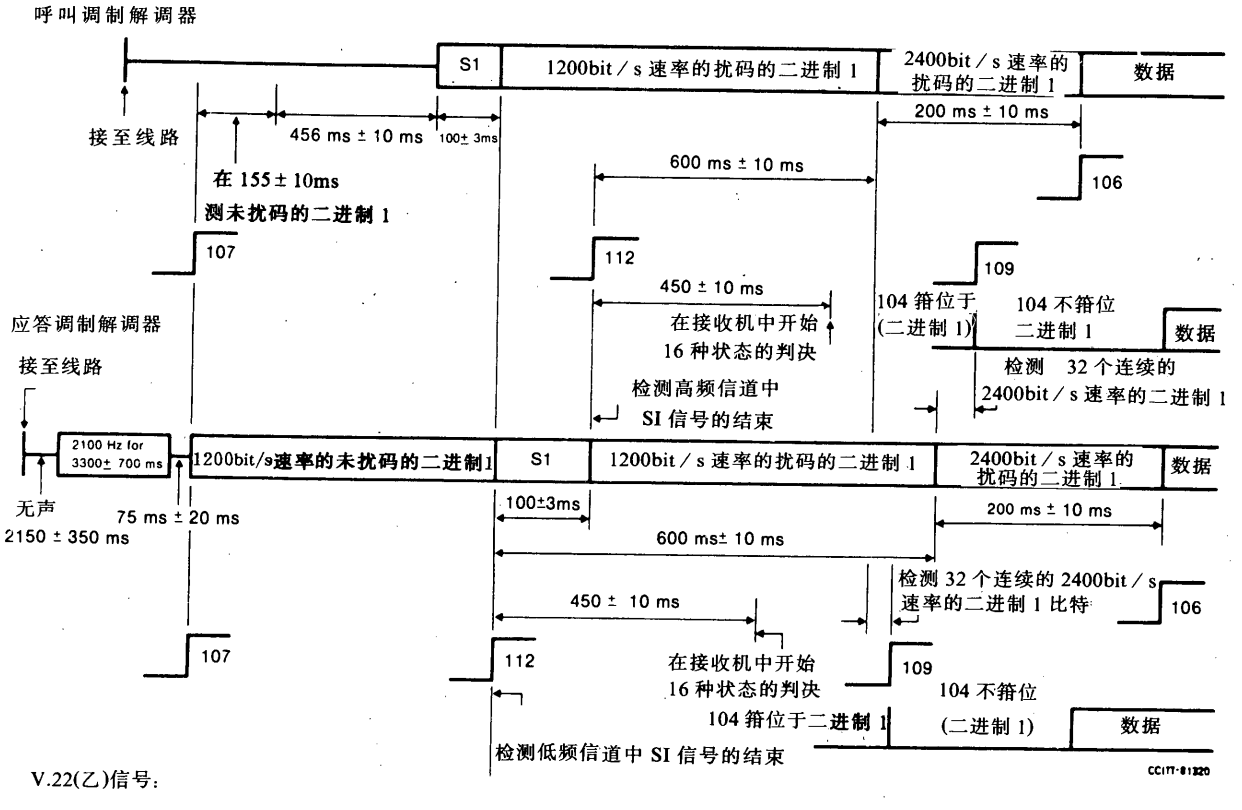
c) 如果调制解调器在高频信道检测到 1200bit/s 速率、扰码的二进制 1 达 270±40ms，信号联络应按§6.3.1.2.1c）和 d）的规定继续下去。然而，如果在高频信道中检测到 1200bit/s 速率未经扰码的重复的两个双比特 00 和 11，则在接收这信号结束时调制解调器将使电路 112 处于“接通”状态。

d) 在电路 112“接通”后 600±10ms，调制解调器应以 2400bit/s 速率开始发送扰码的二进制 1，而在电路 112“接通”后 450±10ms 接收机可以开始 16 种状态的判决。

e) 在以 2400bit/s 速率发送扰码的二进制 1 达 200±10ms 之后，电路 106 应进行调节，以响应电路 105，而且调制解调器应准备以 2400bit/s 的速率发送数据。

f) 当在高频信道中，检测到 32 个连续的 2400bit/s 速率、扰码的二进制 1 比特时，调制解调器应准备以 2400bit/s 的速率接收数据，并使电路 109 处于“接通”状态。

6.3.1.1.2 应答调制解调器



V.22(乙)信号：

SI—1200bit／s 速率未扰码的两个双比特 00 和 11，持续时间为 100±3ms。

图 5/V.22（乙）

2400bit/s 速率的信号联络序列（带有建议 V.25 自动应答）

a) 在连接至线路时，应答调制解调器应进行调节，以便按照 2.5.2.2 的规定在高频信道中以 1200bit/s 的速率发送信号，而在低频信道中以 1200bit/s 的速率接收信号。在按建议 V.25 规定发送应答序列后，调制解调器将使电路 107 处于“接通”状态，然后以 1200bit/s 速率发送未经扰码的二进制 1。

b) 如果调制解调器在低频信道中检测到 1200bit/s 速率、扰码的二进制 1 或 0 达 270±40ms，信号联络应按§6.3.1.2.2b）和 c）的规定继续下去。然而，如果在低频信道中检测到 1200bit/s 速率、未经扰码

的重复的两个双比特 00 和 11，则在接收这信号结束时，调制解调器使电路 112 处于“接通”状态，然后发送 1200bit/s 速率、未经扰码的重复的两个双比特 00 和 11 码型达 100±3ms。在这些信号之后，调制解调器应以 1200bit/s 的速率发送扰码的二进制 1。

c) 在电路 112 处于“接通”状态后 600±10ms，调制解调器应以 2400bit/s 的速率开始发送扰码的二进制 1，而在电路 112 处于“接通”状态后 450±10ms，接收机可以开始 16 种状态的判决。

d) 在以 2400bit/s 速率发送扰码的二进制 1 达 200±10ms 之后，电路 106 应进行调节以响应电路 105，而且调制解调器应准备以 2400bit/s 的速率发送数据。

e) 当在低频信道中检测到 32 个连续的 2400bit/s 速率、扰码的二进制 1 比特时，调制解调器应准备以 2400bit/s 的速率接收数据，并使电路 109 处于“接通”状态。

6.3.1.2 *以 1200bit/s 速率相互工作*

以下的信号联络与建议 V.22 选择 A 和 B 的信号联络相同。

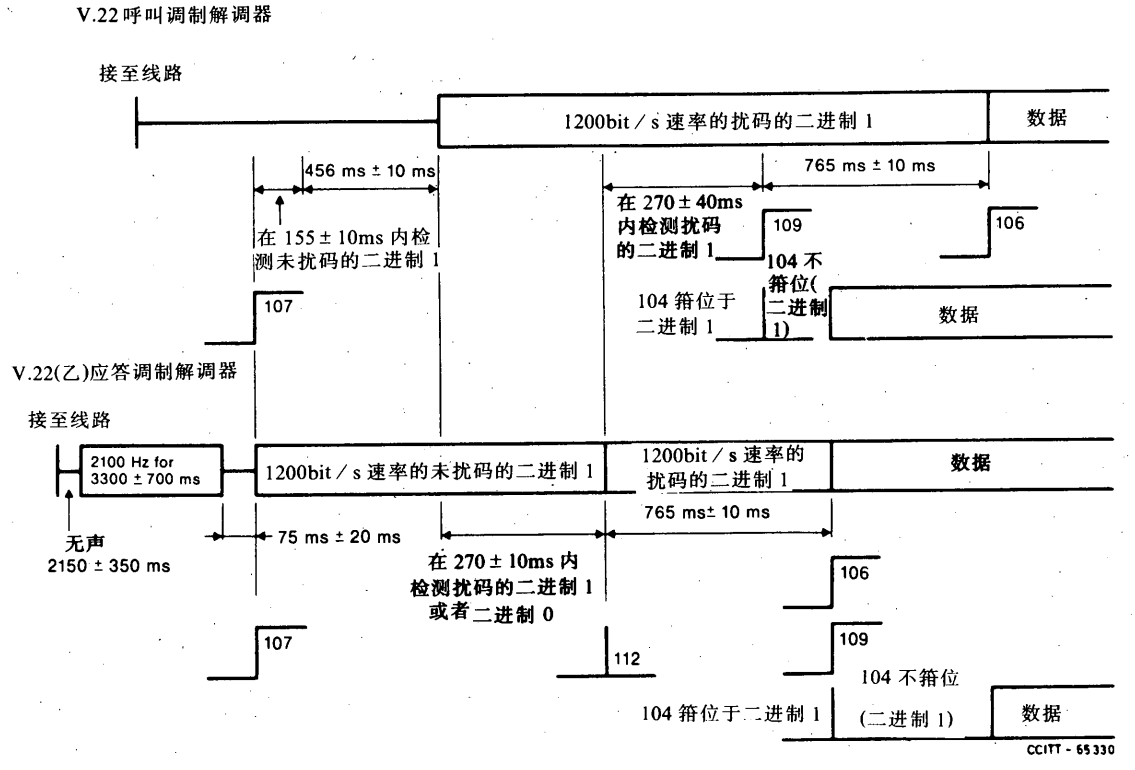


图 6/V.22（乙）

与建议 V.22 呼叫调制解调器通信的 1200bit/s 速率的信号联络序列

（带有建议 V.25 自动应答）

6.3.1.2.1 *呼叫调制解调器*

a) 一旦呼叫调制解调器接至线路，它应进行调节，以便在高频信道中以 1200bit/s 的速率接收信号，并按照 §2.5.2.2 的规定在低频信道中以 1200bit/s 的速率发送信号。它应按照建议 V.25 的规定使电路 107 处于“接通”状态。调制解调器在起始时应保持寂静。

b) 在检测未经扰码的二进制 1 达 155±10ms 之后，调制解调器应再保持寂静 456±10ms，然后以

1200bit/s 的速率发送扰码的二进制 1（如图 7/V.22（乙）所示，以前的 V.22（乙）信号将不会响应 V.22 应答调制解调器的操作）。

c） 当在高频信道中检测 1200bit/s 速率、扰码的二进制 1 达 270±40ms 时，调制解调器应准备以 1200bit/s 的速率接收数据，并使电路 109 处于“接通”状态，使电路 112 处于“断开”状态。

d） 在电路 109 处于“接通”状态后 765±10ms，电路 106 将进行调节，以响应电路 105，而且调制调解器应准备以 1200bit/s 的速率发送数据。

6.3.1.2.2 应答调制解调器

a） 一旦应答调制解调器接至线路，它应进行调节，以便按照 §2.5.2.2 的规定在高频信道中以 1200bit/s 的速率发送信号，并在低频信道中以 1200bit/s 的速率接收信号。
在按照建议 V.25 的规定发送应答序列之后，调制解调器应使电路 107 处于接通状态，然后以 1200bit/s 的速率发送未经扰码的二进制 1。

b） 在低频信道中检测 1200bit/s 速率、扰码的二进制 1 或 0 达 270±40ms 时，调制解调器应使电路 112 处于“断开”状态，然后以 1200bit/s 的速率发送扰码的二进制 1。

c） 在以 1200bit/s 速率发送扰码的二进制 1 达 765±10ms 后，调制解调器应准备以 1200bit/s 的速率发送和接收数据，调节电路 106 以响应电路 105，并使电路 109 处于“接通”状态。

注 — 生产厂商可能希望说明，在某些国家中，为了符合国家的要求，投入使用的调制解调器发送 2225Hz 应答单音，而不发送未经扰码的二进制 1。

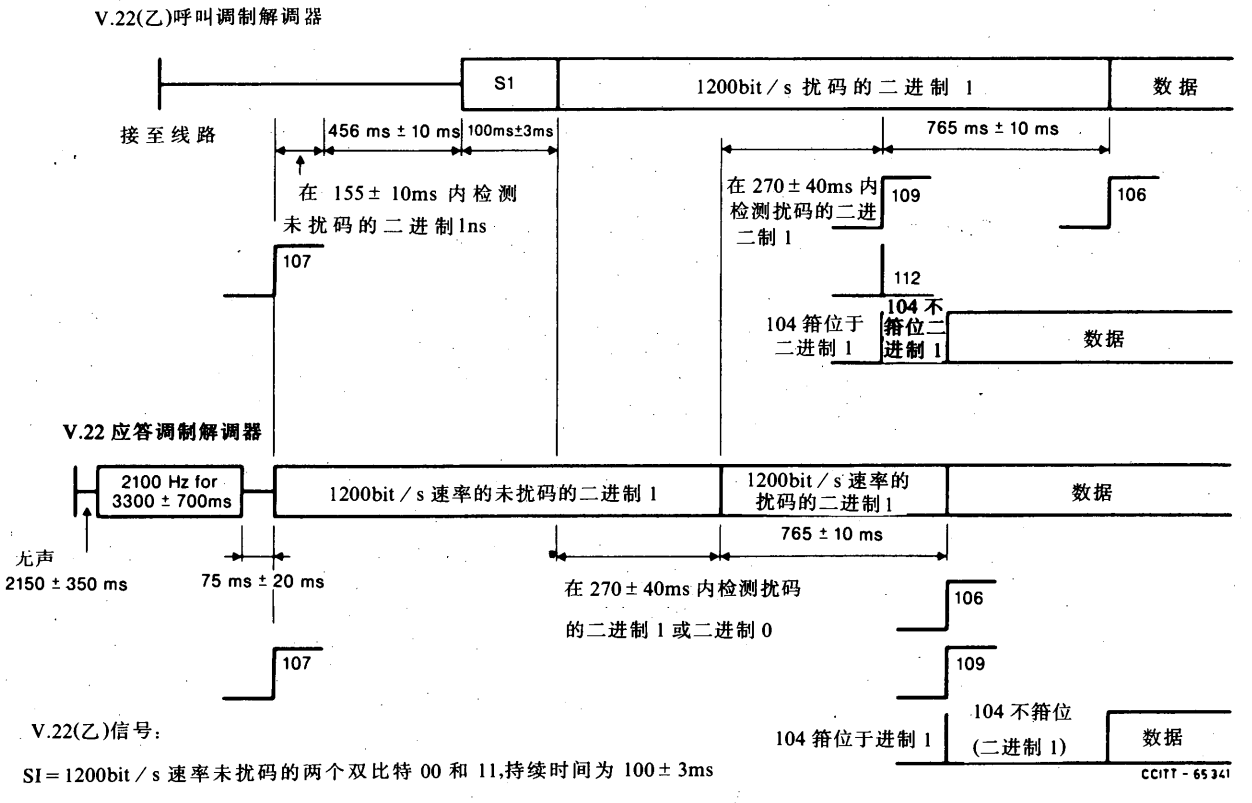


图 7/V.22（乙）

与建议 V.22 应答调制解调器通信的 1200bit/s 速率的信号联络序列

（带有建议 V.25 自动应答）

6.3.2 点对点租用电路

6.3.2.1　以 2400bit/s 速率相互工作

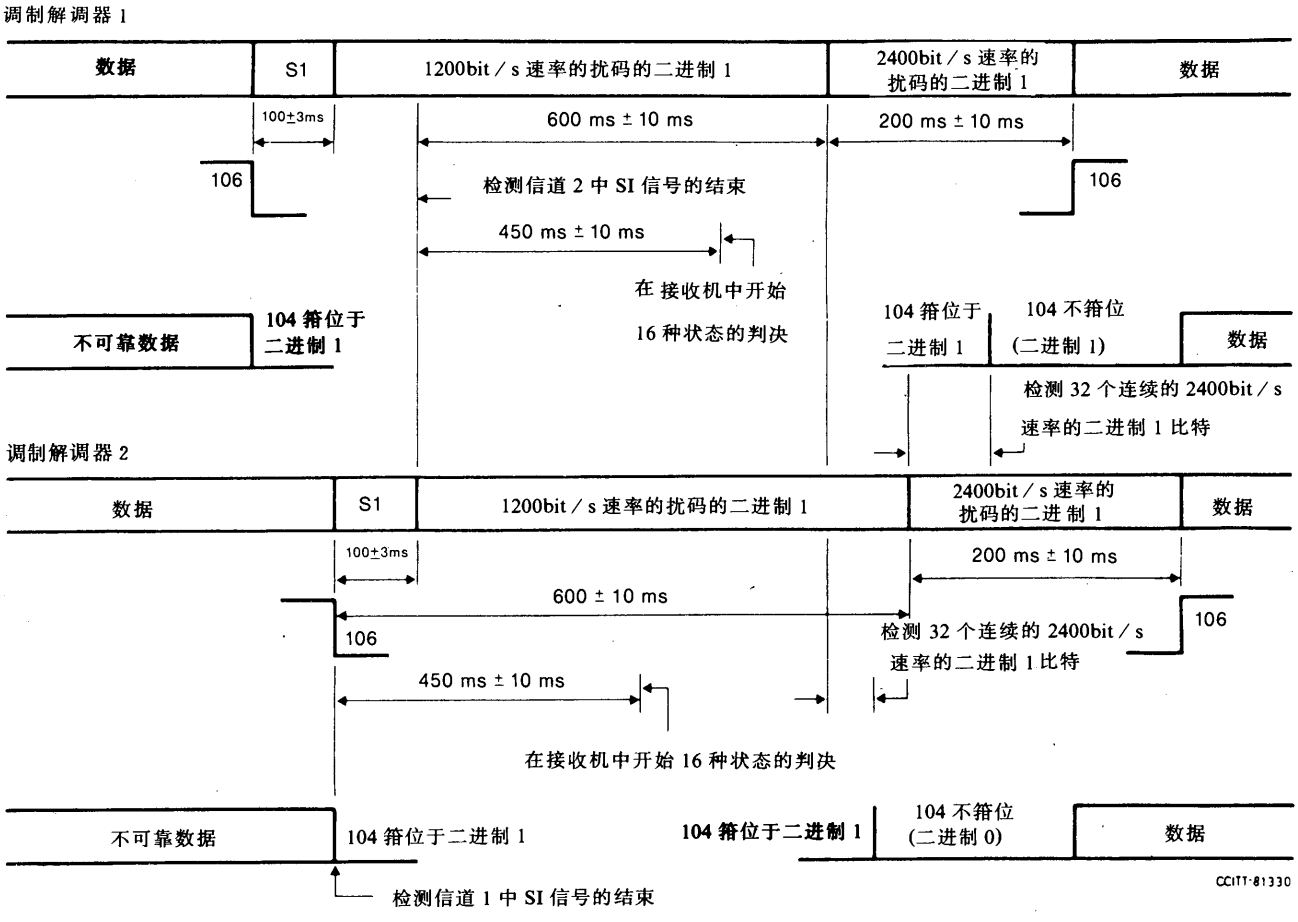
在租用电路上的操作应是双向连续载频，在开始接通电源和线路信号中断后，操作应按第 6.5 节的规定。

6.4　重新训练序列（2400bit/s 的操作）

在两个 V.22（乙）的调制解调器之间进行数据传输时可以起始重新训练，如果其中有一个调制解调器具有检测均衡丢失的手段。

应通过检测均衡丢失或检测远地调制解调器发来的 1200bit/s 速率、未经扰码的重复的两个双比特 00 和 11 的方式起始重新训练序列的发送。

在重新训练期间应发生下列事件：



V.22(乙)信号：

SI＝1200bit／s 速率未扰码的两个双比特 00 和 11,持续时间为 100±3ms。

图 8/V.22（乙）

2400bit/s 速率的重新训练

a）　在检测均衡丢失或检测远地调制解调器发来的 1200bit/s 速率、未经扰码的重复的两个双比特 00 和 11 结束之后，应使电路 106 处于“断开”状态，并可将电路 104 箝位于二进制 1。调制解调器

应以 1200bit/s 的速率发送未经扰码的重复的两个双比特 00 和 11 码型达 100±3ms。在这信号后，调制解调器应以 1200bit/s 的速率发送扰码的二进制 1。

b) 在检测远地调制解调器发来的 1200bit/s 速率、未经扰码的重复的两个双比特 00 和 11 结束后 600±10ms，调制解调器应以 2400bit/s 的速率开始发送扰码的二进制 1，在这检测结束后，接收机可以开始 16 种状态的判决。

c) 在以 2400bit/s 速率发送扰码的二进制 1 达 200±10ms 之后，电路 106 应进行调节，以响应电路 105，而且调制解调器应准备以 2400bit/s 的速率发送数据。

d) 当检测到远地调制解调器发来的 32 个连续的 2400bit/s 速率、扰码的二进制 1 比特时，调制解调器应准备以 2400bit/s 的速率接收数据，而且应去掉电路 104 的箝位。

两个调制解调器之间的重新训练示于图 8/V.22（乙）。在整个重新训练序列期间，在电路 114 和 115 上提供的时钟应保持在 2400bit/s 的速率。

如果调制解调器已经发送重新训练信号而在等于预期的最大双向传播延迟的一段时间间隔之前，或在此间隔时间，或在这间隔时间之内，调制解调器没有接收到 1200bit/s 速率、未经扰码的重复的两个双比特 00 和 11，则调制解调器应如上所述返回到重新训练信号的开始，并重复这一程序，直至接收到远地调制解调器发来的未经扰码的重复的两个双比特 00 和 11 为止。建议预期的最大双向传播延迟的时间间隔为 1.2 秒。

如果调制解调器对接收的重新训练序列不能同步，则调制解调器应发送另一个重新训练信号。

在此重新训练期间，电路 109 和 107 应保持“接通”状态。

6.5 在线路信号丢失后的操作

在调制解调器检测到接收线路信号丢失（如按 § 3.2 和 § 3.3 的规定）时，它应使电路 109 处于“断开”状态，并使电路 104 箝位于二进制 1。如果随后检测到接收线路信号（如按 § 3.2 和 § 3.3 的规定），则调制解调器应使电路 109 处于“接通”状态，而使电路 104 仍箝位于二进制 1。如果在以后的 100ms 期间，调制解调器检测到重新训练序列，它将按上述 § 6.4 的规定进行操作。如果调制解调器在这 100ms 结束时没有检测到重新训练序列，它将去掉电路 104 的箝位。如果在丢失信息后电路 109 处于“接通”状之后的任何时候，调制解调器检测到均衡丢失，它将按上述 § 6.4 的规定进行操作。

6.6 供选用的速率信号

按选用方式，调制解调器可以通过对电路 111 进行响应的方式或者使用开关（或其它手段）的方式启动速率变换。可以要求改变操作速率，从 1200bit/s 改变为 2400bit/s，或者从 2400bit/s 改变为 1200bit/s，无需 GSTN 拆线（注 1）。

6.6.1 启动速率变换

a) 在使用人工方式或通过电路 111 状态变化的方式开始要求改变速率后，调制解调器应使电路 106 处于“断开”状态，使电路 104 箝位于二进制 1，而且以 1200bit/s 速率发送未经扰码的重复的两个双比特 00 和 11 达 100±3ms。在这过程中，电路 109 和 107 应处于接通状态。

b) 此后，调制解调器应以 1200bit/s 的速率发送如表 3/V.22（乙）所规定的经过扰码的 R1。

c) 在检测由远地调制解调器发来的 1200bit/s 速率的未经扰码的重复的两个双比特 00 和 11 之后 450±10ms，接收机应检测由远地调制解调器发来的经过解扰的重复的双比特 R2，以决定如表 3/V.22（乙）所规定的随后传输的工作速率；此时，接收机可以开始按 R2 所指示的速率进行判决，R2 可能不同于 R1。

d) 在检测由远地调制解调器发来的 1200bit/s 速率的未经扰码的重复的两个双比特 00 和 11 之后 600±10ms，应该按远地调制解调器发送的双比特 R2 所指示的速率开始发送经过扰码的二进制 1。在

发送经过扰码的二进制 1 达 200±10ms 之后，调制解调器应该对电路 106 进行调节，以便对电路 105 进行响应，而且调制解调器应准备发送数据。

e) 如果检测到按远地调制解调器发送的双比特 R2 所指示的速率发送的 32 个连续的经过扰码的二进制 1 比特，调制解调器应调节电路 112，指示出工作速率，而且去掉电路 104 的箝位。

f) 如果调制解调器已经发送速率改变序列而在等于预期的最大双向传播延迟的一段时间间隔之前，或在此间隔时间，或在这间隔时间之后，调制解调器没有接收到未经扰码的重复的两个双比特 00 和 11，则调制解调器可以返回到如在前面所规定的速率改变序列的开始，并重复这一程序，直至接收到远地调制解调器发来的未经扰码的重复的两个双比特 00 和 11。建议预期的最大双向传播延迟的时间间隔为 1.2 秒。

6.6.2 *对改变速率的响应*

a) 当调制解调器检测到由远地调制解调器发来的 1200bit/s 速率的未经扰码的重复的两个双比特 00 和 11 时，调制解调器应使电路 106 处于断开状态，并且将电路 104 箝位于二进制 1。在这过程中电路 109 和 107 应保持接通状态。

b) 当检测远地调制解调器发来的 1200bit/s 速率的未经扰码的重复的两个双比特 00 和 11 结束时，调制解调器应调节其接收机，以便用 1200bit/s 的速率进行操作，并检测经过解扰的重复的双比特 R1（注 1）。

c) 在检测到 1200bit/s 速率的 32 个连续的速率双比特 R1 之后，调制解调器应以 1200bit/s 的速率发送未经扰码的重复的两个双比特 00 和 11 达 100±3ms，此后还发送用以规定工作速率的经过扰码的重复的双比特 R2（注 3）。

d) 在检测由远地调制解调器发送的 1200bit/s 速率的 32 个连续的速率双比特 R1 之后 450±10ms，调制解调器可以调节其接收机，开始按 R2 指示的数据速率进行操作。

e) 在检测 1200bit/s 速率的 32 个连续的速率双比特 R1 之后 600±10ms，调制解调器应按 R2 指示的数据速率发送经过扰码的二进制 1。在发送经过扰码的二进制 1 达 200±10ms 之后，调制解调器应调节电路 106，对电路 105 进行响应，而且调制解调器应准备发送数据。

f) 如果检测到远地调制解调器按双比特 R2 指示的速率发送的 32 个连续的经过扰码的二进制 1 比特，调制解调器应调节电路 112，指示出工作速率，而且去掉电路 104 的箝位。

注 1 — 该工作方式（在实现时）应该在 GSTN 电路和租用电路上都提供。

注 2 — 如果起始的调制解调器要求重新训练，则应答调制解调器在接收起始调制解调器 S1 序列结束后，可以延迟 S1 序列的发送，延迟时间可超过 32 个双比特的持续时间。（按 § 6.4 规定，S1 序列应该在检测 S1 序列的接收结束之后立即发送）。

注 3 — 本建议的目的是为了发生速率变化而使双比特 R2 等于双比特 R1。不支持这种选用方式的调制解调器可以回送与 R1 不同的 R2。

表 4/V.22（乙）

工 作 速 率	双比特 R1 和 R2
2400	11
1200	01 或 10

7 测试设施

7.1 *测试环路*

应当提供如建议 V.54 规定的测试环路 2（本地和远端）和测试环路 3。接口操作应按建议 V.54 的规定。但启动和终止顺序与建议 V.54 不兼容。

7.1.1 远端环路 2 的启动

只有在同步的信号联络完成之后才能发送控制远端环路 2 应用的信号。

如同建议 V.54 一样，调制解调器指调制解调器 A 和调制解调器 B。

当指示调制解调器 A 去启动远端环路 2 时，调制解调器应以 2400bit/s（或 1200bit/s）的速率，发送一个未经扰码的二进制 1 的起始信号。

调制解调器 B 应检测持续时间为 154—231ms 的起始信号，然后以 2400bit/s（或 1200bit/s）的速率向调制解调器 A 发送扰码的交替的二进制 1 和 0（交替重复信号）。

调制解调器 A 应检测持续时间为 231—308ms 的扰码的交替重复信号，停止发送起始信号，然后以 2400bit/s（或 1200bit/s）的速率发送扰码的二进制 1。

调制解调器 B 应检测起始信号的丢失，并在调制解调器 B 内取得环路 2。

调制解调器 A 在接收持续时间为 231—308ms 的扰码的二进制 1 之后，应对 DTE 说明 DTE 可以开始发送测试信息。

7.1.2 远端环路 2 的终止

当指示调制解调器 A 终止远端环路 2 时，线路信号应被抑制 77±10ms，随后恢复发送。

调制解调器 B 在 40—65ms 时间内检测线路信号的丢失，并在 155±50ms 内检测此信号的再次出现，然后调制解调器 B 返回正常操作。

7.2 自测

7.2.1 端对端自测

当启动自测开关时，应对扰码器施加一个按选择比特速率的内部产生的交替的二进制 1 和 0（交替重复信号）的数据码型。应把一个能识别出交替重复信号流中差错的差错检测器接至解扰器的输出端。应该用一个可视指示器来指示差错的出现。除电路 114（如使用此电路），115，125 和 142 之外，所有接口电路都应箝位于二进制 1 或“断开”状态。如果使用电路 113，DCE 就应对这条接口电路置之不理，而使用其内部时钟。

7.2.2 使用环路 3 自测

应按照建议 V.54 的规定将环路 3 加于这调制解调器。应启动自测开关，DCE 的操作应与 § 7.2.1 中的规定相同。

7.2.3 使用环路 2 自测

调制解调器应进行调节，以便如 § 7.1 中所述启动在远端调制解调器处的环路 2。应启动自测开关，DCE 的操作应与 § 7.2.1 中的规定相同。

不管是否把 DTE 接至调制解调器，都应能够进行上述测试（§ 7.2.1，§ 7.2.2 和 § 7.2.3）。这些测试使用一个受 DCE 的某个开关控制的内部发生的数据模型。

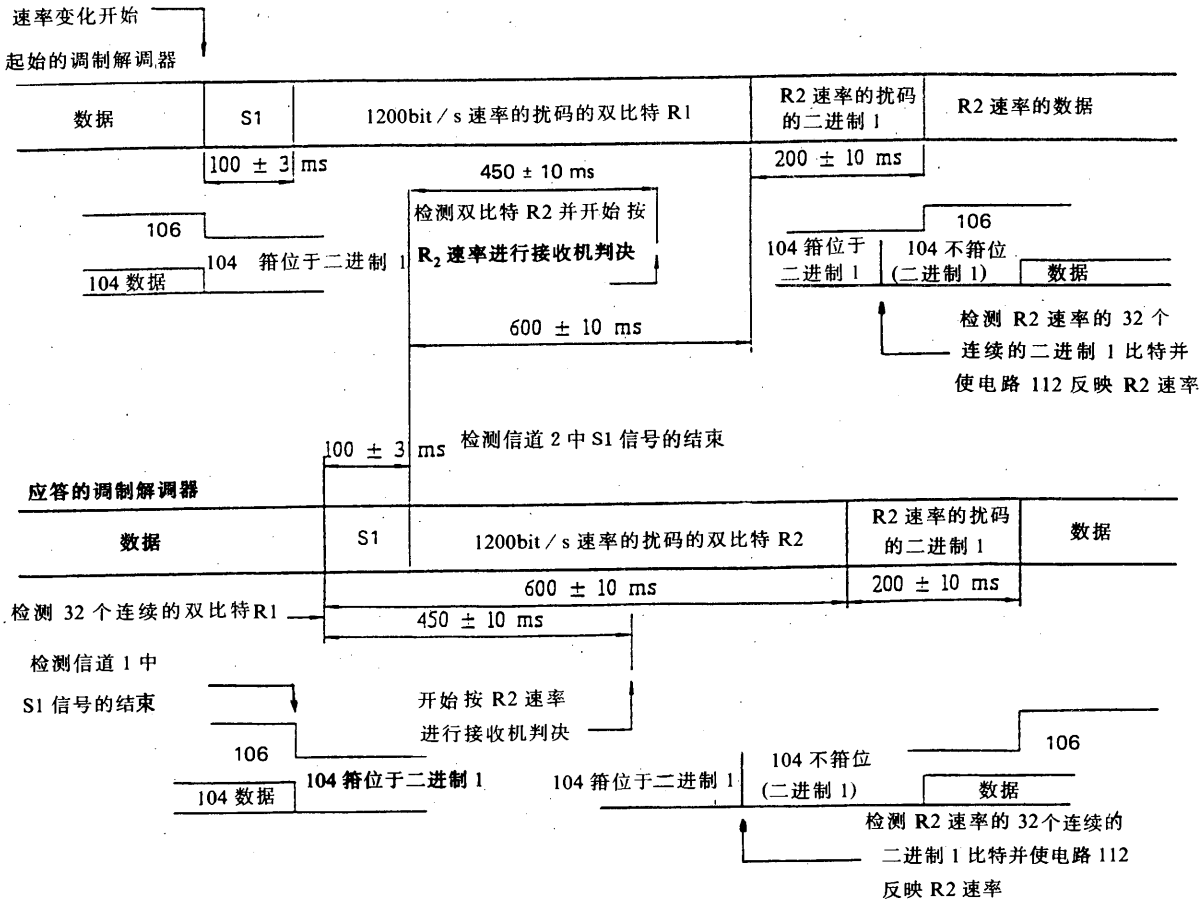


图 9/V.22（乙）

供选用的速率改变序列

7.2.4　在进行任何一种自测时，将不考虑接口电路 103，105 和 108。注意，不管在发送端还是在接收端，自测都不测试异步—同步变换器。

注 — 是否要包含建议 V.54 的远端环路的信号方式，有待进一步研究。

建　议　V.23

公用交换电话网中使用的标准化 600/1200 波特调制解调器

（1964 年订于日内瓦；1968 年修改于马德普拉塔；1972、1976 和 1980 年修改于日内瓦；1984 年修改于马拉加-托雷莫里诺斯；1988 年修改于墨尔本）

注 — 设计在公用交换电话网中，通过交换建立的接续中使用的调制解调器，显然也可用在租用线路

上。

1　建议在公用交换电话网中以中速传输数据的调制解调器，应具有如下主要特性：

— 在通信信道上使用高达 600/1200 波特的调制速率（见建议 V.5）；
— 采用同步或异步方式工作的频率调制；
— 包括一个调制速率高达 75 波特的供差错控制使用的反向信道，此信道是选用的。

2　正向数据传输信道的调制速率和特征频率

	F_O	F_Z（符号 1，传号）	F_A（符号 0，空号）
方式 1：高达 600 波特	1500Hz	1300Hz	1700Hz
方式 2：高达 1200 波特	1700Hz	1300Hz	2100Hz

大家都知道，由于存在长的加感电缆和（或）在某些接续中存在着靠近 2000H 频率工作的信号接收机而妨碍以第 2 种方式进行令人满意的传输时，将按第 1 种方式使用调制解调器。在合适的电路上，可以按第 2 种方式使用调制解调器。

3　正向信道特征频率的容限

对于所有的调制速率，在发送机侧应允许 F_A 和 F_Z 频率有±10Hz 的容限。这个容限应作为极限看待。

接受这些容限后所得出的平均频率 $F_O=(F_A+F_Z)/2$ 的容限将为±10Hz。

根据这标称值，频差 $F_A—F_Z$ 的容限将为±20Hz。

在调制解调器之间可能由若干条串接的载波电路组成的接续中，最大频漂假定为±6Hz。这就使接收的调制解调器的传号和空号频率的容限为±16Hz。

4　反向信道的调制速率和特征频率

反向信道的调制速率和特征频率如下：

	F_Z（符号 1，传号）	F_A（符号 0，空号）
高达 75 波特的调制速率	390Hz	450Hz

在反向信道接口上没有任何信号时，要发送状态 Z 信号。

5　反向信道特征频率的容限

因为反向信道是音频电报型信道，频率容限应按建议 R.35[1]中有关移频音频电报的规定。

在上述§3 中，假定在调制解调器之间的接续中有±6Hz 的频漂，这在反向信道上会产生额外的失真。这点在设计时应加考虑。

6　正向和反向信道之间的功率分配

下表假定总功率保持为 1mW 的功率电平：

正向信道电平（dBm）	反向信道电平（dBm）

0	$-\infty$
-1	-7
-2	-4
-3	-3

可暂时建议正向信道和反向信道均分功率。

7 为帮助设备制造厂商，提供下列资料

a） 在正向信道建议的平均频率（F_0）处，假定衰耗达 35dB，而在用户至用户的接续中在基准频率（800 或 1000Hz）处，标称衰耗范围为 5—30dB。

b） 对用户终端的正向信道，数据接收机在平均频率 F_0 处，合适的灵敏度范围为－40—0dBm。

c） 在操作者的控制下，不必对数据调制解调器的发送电平或接收灵敏度进行调整。

8 接口电路

表 1/V.23 和表 2/V.23 所示为满足本建议特定的交换网或租用电路要求所必须配置的接口电路。在调制解调器中提供一个或多个这样的需求处，应提供全部合适的接口电路。

8.1 *在公用交换电话网上使用时调制解调器(包括装备有人工呼叫或应答，或自动呼叫或应答的终端)所需的接口电路表（见表 1/V.23)。*

8.2 *在非交换的租用电话电路上使用时调制解调器所需的接口电路表（见表 2/V.23)*

8.3 *电路 106 和 109，121 和 122 的响应时间*

8.3.1 *定义*

8.3.1.1 电路 109 和 122 的响应时间，是在调制解调器接收线路端子接上或除去单音，与电路 109 和 122 上出现相应的“接通”或“断开”状态之间所经过的时间。

测试单音具有的频率相当于二进制 1 的特征频率，而且它应由阻抗等于调制解调器标称输入阻抗的信号源产生。

测试单音的电平，应当在高于接收线路信号检测器实际门限 3dB 的电平和接收信号可接受的最大电平之间的范围之内。在此范围内的所有电平处测得的响应时间，应当在规定的极限之内。

8.3.1.2 电路 106 的响应时间是：

— 从电路 105（提供时）的“接通”状态或“断开”状态开始，到电路 106 上出现相应的“接通”状态或“断开”状态这段时间；

— 在只有一条数据信息和一条反向信道的配置中，从电路 122（在不提供电路 105 时）的“接通”状态或“断开”状态开始，到电路 106 上出现相应的“接通”或“断开”状态这段时间；

— 从电路 107（在不提供电路 105 和 122 时）的“接通”状态或“断开”状态开始，到电路 106 上出现相应的“接通”状态或“断开”状态这段时间。

8.3.1.3 电路 121 的响应时间是：

— 从电路 120（提供时）上的“接通”状态或“断开”状态开始，到电路 121 上出现相应的“接通”状态或“断开”状态这段时间；

— 从电路 109（在不提供电路 120 时）上的“接通”状态或“断开”状态开始，到电路 121 上出现相

应的“接通”或“断开”状态这段时间。

8.3.2　响应时间

表 1/V.23

接口电路		正向（数据）信道 单工系统（注 1）				正向（数据）信道 半双工系统（注 1）	
编号	名称	无反向信道		有反向信道		无反向信道	有反向信道
		发端	收端	发端	收端		
102	信号地线或公共回线	×	×	×	×	×	×
103	发送数据	×	—	×	—	×	×
104	接收数据	—	×	—	×	×	×
105	请求发送	—	—	—	—	×	×
106	准备发送	×	—	×	—	×	×
107	数据设备作好准备	×	×	×	×	×	×
108/1 或 108/2（注 2）	把数据设备接至线路 数据终端作好准备	×	×	×	×	×	×
109	数据信道接收线路信号检测器	—	×	—	×	×	×
111	数据传信速率选择器（DTE）	×	×	×	×	×	×
114（注 3）	发送机信号码元定时（DCE）	×	—	×	—	×	×
115（注 3）	接收机信号码元定时（DCE）	—	×	—	×	×	×
118	反向信道发送数据	—	—	—	×	—	×
119	反向信道接收数据	—	—	×	—	—	×
120	发送反向信道线路信号	—	—	—	—	—	×
121（注 4）	反向信道作好准备	—	—	—	×	—	×
122（注 4）	反向信道接收线路信号检测器	—	—	×	—	—	×
125	呼叫指示器	×	×	×	×	×	×

注 1 — 所有基本接口电路和所提供的任何其它电路，都应符合建议 V.24 的功能和操作要求。标有×的所有接口电路，都应按照有关建议电特性的规定，在数据终端设备和数据电路终接设备中恰当地予以终接（见 § 9）。

注 2 — 这条电路根据其用途，应能用作电路 108/1（把数据设备接至线路）或电路 108/2（数据终端作好准备）。

注 3 — 当在调制解调器内装有选用时钟时，需要这些电路。

注 4 — 如果调制解调器用不对称双工方式工作时，不要求使用这些电路。

ARCHIVES U.I.T. GENÈVE

表 2/V.23

接口电路		正向（数据）信道 单工系统（注 1）				正向（数据）信道 半双工或双工系统（注 1）	
编号	名称	无反向信道		有反向信道		无反向信道	有反向信道
		发送端	接收端	发送端	接收端		
102	信号地线或公共回线	×	×	×	×	×	×
103	发送数据	×	—	×	—	×	×
104	接收数据	—	×	—	×	×	×
105	请求发送	×	—	×	—	×	×
106	准备发送	×	—	×	—	×	×
107	数据设备作好准备	×	×	×	×	×	×
108/1	把数据设备接至线路	×	×	×	×	×	×
109	数据信道接收线路信号检测器	—	×	—	×	×	×
111	数据传信速率选择器（DTE）	×	×	×	×	×	×
114（注 2）	发送机信号码元定时（DCE）	×	—	×	—	×	×
115（注 2）	接收机信号码元定时（DCE）	—	×	—	×	×	×
118	反向信道发送数据	—	—	—	×	—	×
119	反向信道接收数据	—	—	×	—	—	×
120	发送反向信道线路信号	—	—	—	×	—	×
121	反向信道作好准备	—	—	—	×	—	×
122	反向信道接收线路信号检测器	—	—	×	—	—	×

注 1 — 所有基本接口电路和所提供的任何其它电路，都应符合建议 V.24 的功能和操作要求。标有×的所有接口电路都应按照有关建议电特性的规定，在数据终端设备和数据电路终接设备中恰当地予以终接（见 § 9）。

注 2 — 当在调制解调器内装有选用时钟时，需要这些电路。

8.4　数据信道和反向信道接收线路信号检测器的门限

在调制解调器的接收线路端子处，关于各类接续（即公用交换电话网或非交换的租用电话电路）的接收线路信号电平：

大于－43dBm，电路 109/122“接通”状态；

小于－48dBm，电路 109/122“断开”状态。

电平介于－43dBm 和－48dBm 之间，电路 109 和 122 的状态未加规定，但是信号检测器应显示滞后作用，使得从“断开”跃变至“接通”时的电平比从“接通”跃变至“断开”时的电平至少大 2dB。

在交换或租用电路上传输状态已知的场合，应允许主管部门在安装调制解调器时，把接收线路信号检测器的这些响应电平改成灵敏度稍差的数值（如分别改为－33dBm 和－38dBm）。

8.5　半双工方式工作时的箝位

在二线线路上以半双工方式工作时，

i）DCE 应在电路 105 呈“接通”状态时，把电路 104 保持在二进制 1 状态，并使电路 109 保持在“断开”状态，而在需要防止电路 104 上出现假信号时，在电路 105 上出现由“接通”至“断开”的跃变之后，DCE 应把上述两电路的状态保持 150±25ms。这附加的延迟可根据系统的考虑加以选用。

ii）DCE 应在电路 120 呈“接通”状态时，把电路 119 保持在二进制 1 状态，并使电路 112 保持在“断开”状态，而在需要防止电路 119 上出现假信号时，在电路 120 上出现由“接通”至“断开”的跃变之后，DCE 应把上述两电路的状态保持一段间隔时间。这间隔的具体持续时间有待进一步研究。这附加的延迟可根据系统的考虑加以选用。

8.6　接口电路的故障状态

（见建议 V.28 的第 7 节中有关接收器故障检测类型的叙述）。

8.6.1　DTE 应使用第 1 类故障检测，把电路 107 上的故障状态视为“断开”状态。

8.6.2　DCE 应使用第 1 类故障检测，把电路 105 和 108 上的故障状态视为“断开”状态。

8.6.3　上面未提到的全部其它电路可以使用第 0 类或第 1 类故障检测。

9　接口电路的电特性

建议把符合建议 V.28 的电特性与 ISO2110 规定的连接器及插针分配方案一起使用。

注 — 生产厂商可能希望说明，长期的目标是取代建议 V.28 规定的电特性，而且第十七研究组已经同意这个工作应继续进行下去，为了能研制出适于 V 系列应用的更有效的全平衡型接口，使接口电路数减至最小。

10　使回波抑制器停止工作的设备

当要求回波控制装置停止工作时，建议遵照建议 V.25 规定的程序。

表 3/V.23

电路 106	
断开—→接通	750—1400ms（见注 1）a）20—40ms（见注 2） b）200—275ms（见注 2）
接通—→断开	≤2ms
电路 109	
断开—→接通	300—700ms（见注 1）10—20ms（见注 1）
接通—→断开	5—15ms
电路 121	
断开—→接通	80—160ms
接通—→断开	≤2ms
电路 122	
断开—→接通	<80ms
接通—→断开	15—80ms

注 1 — 进行自动呼叫和应答时，电路 106 和 109 较长的响应时间只在呼叫建立时使用。

注 2 — 响应时间的选择取决于系统的应用：

a） 未给出防止线路回波的措施；

b） 给出防止线路回波的措施。

注 3 — 上述参数是暂时的，有待进一步研究。

11 在调制解调器中安装时钟

在标准化的调制解调器中，时钟并不是一个必不可少的项目。然而，当主要用来作同步传输时，调制解调器可以方便地包含一个时钟。

如果在调制解调器里装上这样一个时钟，则在接口电路 105 和 106 从“断开”跃变至“接通”状态之间的整个间隔时间内，应当以时钟速率发送由二进制 0 和二进制 1 交替组成的同步码型。用户应当注意，在电路 109 从“断开”跃变到“接通”状态之后，在远地接收机的电路 104 上可能出现此同步码型的一部分。数据设备应作好准备，把假信号和真实数据区分开来。

参 考 文 献

[1] CCITT Recommendation *Standardization of FMVFT systems for a modulation rate of 50 bauds*, Vol. VII, Rec. R.35.

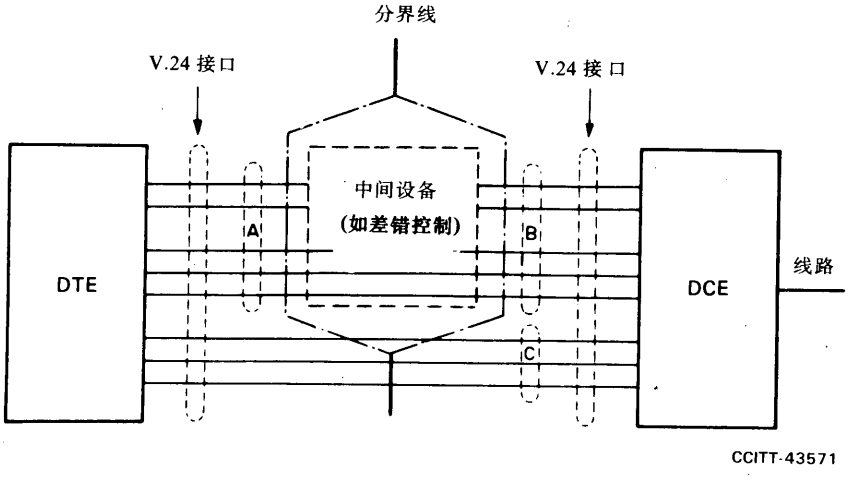
建　议　V.24

数据终端设备(DTE)和数据电路终接设备(DCE)之间的接口电路定义表

(1964年订于日内瓦；1968年修改于马德普拉塔；1972、1976和1980年修改于日内瓦；1984年修改于马拉加-托雷莫里诺斯；1988年修改于墨尔本)

1　范围

1.1　本建议适用于在DTE和DCE之间接口处被称之为接口电路的互连电路。这些电路用于传送二进制数据、控制信号和定时信号以及合适的模拟信号。本建议也适用于独立的中间设备的两边，而这个中间设备可以插在这两类设备之间（见图1/V.24）。



如果没有中间设备，A和B的选择是相同的。

C是自动呼叫的专用选择。

图 1/V.24

一般的设备配置说明

接口电路的电特性在适当的电特性建议中，或者在某些特殊情况下，在DCE的建议中加以详细说明。

任何一类实际设备，都将从本建议规定的接口电路范围中，恰当地加以选择。

在某个特定的DCE中，使用的实际接口电路示于适当的建议中。

在参照本建议的DCE建议中规定的所需接口电路只能在接口的DCE一侧使用。只有那些为确保DTE打算支持的应用能良好地进行操作所必需的电路，才需要DTE的控制和监视。(参见§3.4的注释，以便能正确处理没有实现的电路)。

接口电路的使用和操作要求以及接口电路之间的相互作用，在本建议的§4中介绍。为了使DCE能够恰当地进行操作，遵循本建议§4所介绍的原则甚为重要。

1.2　DCE可以包括信号变换器、定时发生器、脉冲再生器、控制电路以及提供诸如差错控制、自动呼叫

和自动应答等其它功能的设备。这类设备中，有些设备可能是独立的中间设备，或者是安装在 DTE 中的设备。

1.3　本建议规定的接口电路范围可用于：

a）同步和异步的数据通信；

b）两线或四线、点对点或多点操作的租用线路业务的数据通信；

c）两线或四线的交换网业务的数据通信；

d）在 DTE 和 DCE 之间使用短的互连电缆处。有关短电缆的说明见下面 § 2。

1.4　符合本建议规定的 DTE 接口也可用来与公用数据网（PDN）相连接。关于这些情况的接口电路的实现和操作要求的补充资料可记载在 X 系列各建议中。

2　分界线

DTE 和 DCE 之间的接口位于连接器处，这是这两类设备之间的接口点。对于与信号变换设备或类似设备有关的接口电路，与并行自动呼叫设备有关的接口电路，都可以提供单独的连接器。关于接口的机械特性，可参看 ISO2110 或 ISO4902。

连接器不必具体地装在 DCE 上，而可安装在 DTE 附近的一个固定位置上。

通常与 DTE 一起提供一条或多条互连电缆。建议使用短电缆。电缆的长度应只受负载电容和有关电特性建议规定的其它电特性的限制。

3　接口电路的定义

3.1　100 系列 — 一般应用

这些接口电路的名称以表格形式列于表 1/V.24 之中。

电路 102 — 信号地线或公共回线

此导线为电特性符合建议 V.28 规定的非平衡接口电路建立信号公共回线，并为符合建议 V.10，V.11 和 V.35 规定的接口电路，建立直流基准电位。

在 DCE 内，此电路应接至一个点，而且应当有可能在此设备内用一金属带把这个点接至保护地线或大地。当需要满足可用的安全条例或使引入电子电路的噪声减至最小时，这个金属带可在安装时接上或除去。应当小心谨慎，不要建立带有大电流的地线环路。

电路 102a — DTE 公共回线

此导线与 DTE 电路的公共回线相接，并用作 DCE 内非平衡的建议 V.10 型接口电路接收器的基准电位。

电路 102b — DCE 公共回线

此导线与 DCE 电路的公共回线相接，并用作 DTE 内非平衡的建议 V.10 型接口电路接收器的基准电位。

表 1/V.24

100 系列接口电路一览表

接口电路编号	接口电路名称	地线	数据		控制		定时	
			来自 DCE	至 DCE	来自 DCE	至 DCE	来自 DCE	至 DCE
1	2	3	4	5	6	7	8	9
102	信号地线或公共回线	×						
102a	DTE 公共回线	×						
102b	DCE 公共回线	×						
102c	公共回线	×						
103	发送数据			×				
104	接收数据		×					
105	请求发送					×		
106	准备发送				×			
107	数据设备作好准备				×			
108/1	把数据设备接至线路					×		
108/2	数据终端作好准备					×		
109	数据信道接收线路信号检测器				×			
110	数据信号质量检测器				×			
111	数据传信速率选择器（DTE）					×		
112	数据传信速率选择器（DCE）				×			
113	发送器信号码元定时（DTE）							×
114	发送器信号码元定时（DCE）						×	
115	接收器信号码元定时（DCE）						×	
116/1	以直接方式切换备用设备					×		
116/2	以授权方式切换备用设备					×		
117	备用设备指示器				×			
118	反向信道发送数据			×				
119	反向信道接收数据		×					
120	发送反向信道线路信号					×		
121	反向信道作好准备				×			
122	反向信道接收线路信号检测器				×			
123	反向信道信号质量检测器				×			
124	选择频率群					×		
125	呼叫指示器				×			
126	选择发送频率					×		
127	选择接收频率					×		
128	接收器信号码元定时（DTE）							×
129	请求接收					×		
130	发送反向单音					×		
131	接收的字符定时						×	
132	返回至非数据方式					×		
133	准备接收					×		
134	接收数据存在				×			
136	新信号					×		
140	环回/维护测试					×		
141	本地环回					×		
142	测试指示器				×			
191	发送话音应答					×		
192	接收话音应答				×			

注 — 在同一接口中混合使用建议 V.10 和 V.11 电路的场合，必须对建议 V.10 的公共回线电路 102a 和 120b 以及直流基准电位导线的电路 102 或保护接地，制定单独的条款。

电路 102c — 公共回线

在使用公共回线的场合，本导线为电特性符合建议 V. 31 规定的受接点闭合控制的单流接口电路，建立信号公共回线。

在含有接口电路信号源的设备内，不管这导线是在 DCE 之内还是在 DTE 之内，它都必须与信号地线和保护地线隔离。

电路 103 — 发送数据

方向：至 DCE

由 DTE 始发的数据信号，

1） 需经数据信道发送至一个或多个远地数据站，

2） 需送往 DCE 以便在 DTE 控制下进行维护测试，或

3） 用于串行自动呼叫的 DCE 的编程或控制，都经这条电路送往 DCE。

电路 104 — 接收数据

方向：来自 DCE

由 DCE 发生的数据信号，

1） 为了对于从远地数据站接收的数据信道线路信号进行响应，

2） 对 DTE 维护测试信号进行响应，或

3） 为了对 DTE 的编程或控制信号进行响应（或者只是个回声，而串行自动呼叫设备在 DCE 中实现），均经这条电路发往 DTE。

注 — 维护测试信号的接收状态按电路 107 规定。

电路 105 — 请求发送

方向：至 DCE

此电路上的信号控制 DCE 的数据信道发送功能。

“接通”状态使 DCE 采取数据信道发送方式。

当电路 103 上传送的全部数据都发送完毕时，“断开”状态使 DCE 采用数据信道非发送方式。

电路 106 — 准备发送

方向：来自 DCE

这电路上的信号，表示 DCE 是否准备接受在数据信道上传送的数据信号，或在 DTE 控制下的维护测试用的数据信号。

“接通”状态表示 DCE 准备接受 DTE 发来的数据信号。

“断开”状态表示 DCE 不准备接受 DTE 发来的数据信号。

电路 107 — 数据设备作好准备

方向：来自 DCE

此电路上的信号表示 DCE 是否准备工作。

在电路 142 处于“断开”状态或没有提供电路 142 的情况下，“接通”状态表示信号变换器或类似设备被接至线路，并且 DCE 已准备与 DTE 进一步交换控制信号以便开始传送数据。

“接通”状态与电路 142 的“接通”状态一起表示 DCE 为了维护测试目的已准备与 DTE 交换数据信号。

“断开”状态与电路 106 的“接通”状态一起说明 DCE 准备交换与串行自动呼叫的 DCE 的编程或控制有关的数据信号。

在电路 106 处于“断开”状态时，“断开”状态表示

1）DCE 不准备在数据传送阶段工作，

2）DCE 已检测到（可能取决于网络或 DCE 的）故障状态，这故障状态已超过某个规定时间，这规定的时间视网络情况而定，或

3）在交换网工作的情况下，DCE 已检测到来自远地数据站或网络的拆线指示。

这电路的断开状态和电路 142 的断开状态一起表示，DCE 已参与网络或远地站的测试。

电路 108/1 — 把数据设备接至线路

方向：至 DCE

此电路上的信号控制信号变换设备或类似设备接至线路或与线路断开的转换。

除下述情况外，此电路的接通状态使 DCE 把信号变换器或类似设备接至线路并保持连接。

此电路的“接通”状态还可用于启动直接呼叫设备，以便自动呼叫 DCE。

当以前通过电路 103 和（或）电路 118 传送至线路的全部数据都传送完毕时，这电路的断开状态使 DCE 拆除信号变换设备或类似设备与线路的连接，但下述情况除外。

此电路的断开状态还可用来使 DCE 中止或清除直接呼叫设备的操作（见建议 V.25（乙））。

电路 108/2 — 数据终端作好准备

方向：至 DCE

此电路上的信号控制信号变换设备或类似设备接至线路或与线路断开的转换。

表示 DTE 准备工作的“接通”状态，使 DCE 准备把信号变换设备或类似设备接至线路，而且在使用辅助手段建立连接之后并保持这种连接。

每当 DTE 作好准备发送或接收数据时，允许 DTE 在电路 108/2 上呈现“接通”状态。

当以前通过电路 103 和（或）电路 118 发送的全部数据都传送完毕时，“断开”状态使 DCE 拆除信号变换设备或类似设备与线路的连接。

这电路的断开状态还可用来使 DCE 中止或清除串行自动呼叫的操作（见建议 V.25（乙））。

电路 109 — 数据信道接收线路信号检测器

方向：来自 DCE

此电路上的信号表示接收的数据信道的线路信号是否在有关 DCE 的建议中规定的适当的限定范围之内。

在 DCE 和 DTE 之间交换数据信号期间，电路 109 还可处于“接通”状态，这与串行自动呼叫的 DCE 的编程和控制有关联。

“断开”状态表示接收的信号不在合适的限定范围内。

电路 110 — 数据信号质量检测器

方向：来自 DCE

此电路上的信号表示在数据信道上收到的数据是否有一个合理的差错概率。所示的信号质量符合有关DCE建议的规定。

“接通”状态表示没有理由相信已经发生一次差错。

“断开”状态表示存在合理的差错概率。

电路111 — 数据传信速率选择器（源于DTE）

方向：至DCE

此电路上的信号用于从具有双速率的同步DCE的两个数据传信速率中选择一个速率，或从具有双速率范围的异步DCE的两个数据传信速率范围中，选择一个速率范围。

“接通”状态选择较高的速率或速率范围。

“断开”状态选择较低的速率或速率范围。

电路112 — 数据传信速率选择器（源于DCE）

方向：来自DCE

此电路上的信号用于从DTE内的两个数据传信速率或速率范围中选择一个速率或速率范围，以便与具有双速率的同步DCE或具有双速率范围的异步DCE使用的数据传信速率或速率范围相一致。

“接通”状态选择较高的速率或速率范围。

“断开”状态选择较低的速率或速率范围。

电路113 — 发送器信号码元定时（源于DTE）

方向：至DCE

此电路上的信号给DCE提供信号码元定时信息。

此电路上的状态按标准应是等周期时间的“接通”状态和“断开”状态，而从“接通”状态至“断开”状态的跃变按标准应对准电路103上每个信号码元的中心。

电路114 — 发送器信号码元定时（源于DCE）

方向：来自DCE

此电路上的信号给DTE提供信号码元定时信息。

此电路上的状态按标准应是等周期时间的“接通”状态和“断开”状态。DTE应在电路103上送一个数据信号，此信号码元之间的跃变按标准应在电路114从“断开”跃变至“接通”时发生。

电路115 — 接收器信号码元定时（源于DCE）

方向：来自DCE

此电路上的信号给DTE提供信号码元定时信息。

此电路上的状态按标准应是等周期时间的“接通”状态和“断开”状态，而从“接通”状态至“断开”状态的跃变按标准应对准电路104上每个信号码元的中心。

电路116/1 — 以直接方式切换备用设备

方向：至DCE

该电路上的信号控制DCE在正常和备用设备之间的切换。

接通状态使 DCE 接至备用设备。

当以前通过电路 103 传送至线路的全部数据都传送完毕时，断开状态使 DCE 与备用设备断开，然后 DCE 再连接到正常的设备。

电路 116/2 — 以授权方式切换备用设备

方向：至 DCE

在这电路上的信号控制 DCE 在正常和备用设备之间的切换。

接通状态指示 DTE 准备从正常设备切换到备用设备，并且在必要时使 DCE 准备切换到备用设备。

当以前通过电路 103 传送至线路的全部数据都传送完毕时，断开状态使 DCE 与备用设备断开，然后 DCE 再连接到正常的设备。

电路 117 — 备用设备指示器

方向：来自 DCE

此电路上的信号表示 DCE 是否已调节到以其备用方式进行工作，并以其备用设备代替预定设备。

“接通”状态表示 DCE 已调节到以其备用方式工作。

“断开”状态表示 DCE 已调节到以其正常工作方式。

电路 118 — 反向信道发送数据

方向：至 DCE

此电路与电路 103 等效，但是它只用于通过反向信道发送数据。

电路 119 — 反向信道接收数据

方向：来自 DCE

此电路与电路 104 等效，但是它只用于通过反向信道接收数据。

电路 120 — 发送反向信道线路信号

方向：至 DCE

此电路与电路 105 等效，但是它只用于控制 DCE 的反向信道发送功能。

“接通”状态使 DCE 采用反向信道发送方式。

“断开”状态在通过电路 118 传送的全部数据均已发送至线路时使 DCE 采用反向信道非发送方式。

电路 121 — 反向信道作好准备

方向：来自 DCE

此电路与电路 106 等效，但是它用于表示 DCE 是否已调节到可在反向信道上发送数据。

“接通”状态表示 DCE 已调节到可在反向信道上发送数据。

“断开”状态表示 DCE 尚未调节到可在反向信道上发送数据。

电路 122 — 反向信道接收线路信号检测器

方向：来自 DCE

此电路与电路 109 等效，但是它用于表示接收的反向信道线路信号是否在有关 DCE 建议规定的适当的限定范围之内。

电路 123 — 反向信道信号质量检测器

方向：来自 DCE

此电路与电路 110 等效，但是它用于表示接收的反向信道线路信号的信号质量。

电路 124 — 选择频率群

方向：至 DCE

此电路上的信号用于从 DCE 已有的频率群中选择所需要的频率群。

“接通”状态使 DCE 使用所有的频率群来代表数据信号。

“断开”状态使 DCE 使用按规定压缩的频率群来代表数据信号。

电路 125 — 呼叫指示器

方向：来自 DCE

此电路上的信号表示 DCE 是否正在接收呼叫信号。

“接通”状态表示正在接收呼叫信号。

“断开”状态表示没有接收呼叫信号，而这个状态也可以在脉冲调制的呼叫信号中断时出现。

电路 126 — 选择发送频率

方向：至 DCE

此电路上的信号用来选择 DCE 所需的发送频率。

“接通”状态选择较高的发送频率。

“断开”状态选择较低的发送频率。

电路 127 — 选择接收频率

方向：至 DCE

此电路上的信号用来选择 DCE 所需的接收频率。

“接通”状态选择较低的接收频率。

“断开”状态选择较高的接收频率。

电路 128 — 接收机信号码元定时（源于 DTE）

方向：至 DCE

此电路上的信号给 DCE 提供信号码元定时信息。

此电路上的状态按标准应是等周期时间的“接通”状态和“断开”状态。DCE 应在电路 104 上呈现一个数据信号，此信号码元之间的跃变按标准应在电路 128 上的信号从“断开”状态跃变到“接通”状态时发生。

电路 129 — 请求接收

方向：至 DCE

此电路上的信号用来控制 DCE 的接收功能。

“接通”状态使 DCE 采用接收方式。

“断开”状态使 DCE 采用非接收方式。

电路 130 — 发送反向信道单音

方向：至 DCE

此电路上的信号控制反向信道单音的发送。

“接通”状态使 DCE 发送反向信道单音。

“断开”状态使 DCE 停止发送反向信道单音。

电路 131 — 接收的字符定时

方向：来自 DCE

此电路上的信号给 DTE 提供有关 DCE 建议所规定的字符定时信息。

电路 132 — 返回至非数据方式

方向：至 DCE

此电路上的信号用来恢复 DCE 提供的非数据方式，而不必释放与远地站的线路连接。

“接通”状态使 DCE 恢复非数据方式。在非数据方式建立后，这电路必须转变为“断开”状态。

电路 133 — 准备接收

方向：至 DCE

此电路上的信号控制电路 104 上的数据传输，表示 DTE 是否能够接受在合适的中间设备（如差错控制设备）的建议中所规定的给定数量的数据（如一组数据）。

每当 DTE 能够接受数据时，必须保持“接通”状态，并使中间设备或 DCE 把接收的数据发往 DTE。

“断开”状态表示 DTE 不能接受数据，但使中间设备或 DCE 把这些数据保留下来。

电路 134 — 接收数据存在

方向：来自 DCE

正如在适当的中间设备（如差错控制设备）建议中所规定的，此电路上的信号用于把电路 104 传送的电文信息同监控信息分开。

“接通”状态表示数据为电文信息。

在所有其它时间都应保持“断开”状态。

电路 136 — 新信号

方向：至 DCE

此电路上的信号用来控制 DCE 接收机的响应时间。

电路 136 的“接通”状态指示 DCE 接收机准备快速检测线路信号的消失（例如使与电路 109 相关的响应时间电路停止工作）。在接收的线路信号下降到低于接收线路信号检测器的门限之后，DCE 将：

1）使电路 109 转变为“断开”状态；和

2）作好准备对新的线路信号的出现进行快速检测（例如，重置接收器定时恢复电路）。

一旦接通电路 136，在经过一个码元的间隔时间之后可以把电路 136 转变为“断开”状态。而在电路 109 转变为“断开”状态之后，必须把电路 136 转变成“断开”状态。在所有其它时间，电路 136 都应呈“断开”状态。

电路 140 — 环回/维护测试

方向：至 DCE

此电路上的信号用来启动及释放 DCE 中的环回或其它维护测试状态。

“接通”状态启动维护测试状态。

“断开”状态释放维护测试状态。

电路 141 — 本地环回

方向：至 DCE

此电路上的信号用来控制本地 DCE 中回路 3 的测试状态。

电路 141 的“接通”状态是在本地 DCE 中建立第 3 回路的测试状态。

电路 141 的“断开”状态是在本地 DCE 中释放第 3 回路的测试状态。

电路 142 — 测试指示器

方向：来自 DCE

此电路上的信号表示是否处于维护状态。

“接通”状态表示 DCE 处于维护状态，不能接收远端 DTE 发来的数据信号或不能把数据信号发往远地 DTE。

“断开”状态表示 DCE 不处于维护测试状态。

电路 191 — 发送话音应答

方向：至 DCE

DTE 内话音应答单元所产生的信号通过此电路发往 DCE。

此模拟接口电路的电特性是适当的 DCE 建议中的一部分。

电路 192 — 接收话音应答

方向：来自 DCE

远地数据终端设备的话音应答单元产生的话音信号，在接收后，由此电路送往 DTE。

此模拟接口电路的电特性是有关 DCE 建议的一部分。

3.2 200 系列 — 并行自动呼叫专用

这些接口电路以表格的形式列于表 2/V.24。

关于并行自动呼叫过程，可参看用于公用交换电话网的建议 V.25 以及用于用户电报网的建议 S.16[1]。

表 2/V.24

自动呼叫专用的 200 系列接口电路

接口电路编号	接 口 电 路 名 称	来自 DCE	至 DCE
201	信号地线或公共回线	×	×
202	呼叫请求		×
203	数据线路占线	×	
204	远端站接通	×	
205	放弃呼叫	×	
206	数字信号（2^0）		×
207	数字信号（2^1）		×
208	数字信号（2^2）		×
209	数字信号（2^3）		×
210	呈现下一个数字	×	
211	数字呈现		×
213	电源指示	×	

电路 201 — 信号地线或公共回线

此导线为全部 200 系列接口电路建立信号公共基准电位。在并行自动呼叫设备中，此电路必须接至一个点，而且应该可能在此设备中用一金属带把这个点接至保护地线或大地。如果有要求要满足可用的安全条例或使引入电子电路的噪声减至最小，这金属带可在安装时接上或除去。应当小心谨慎，不要建立带有大电流的地线回路。

电路 202 — 呼叫请求

方向：至 DCE

此电路上的信号用来调节并行自动呼叫设备发出呼叫，并能把并行自动呼叫设备接至线路或把自动呼叫设备与线路断开。

“接通”状态使 DCE 调节自动呼叫设备发出呼叫，并把设备接到线路。

“断开”状态使自动呼叫设备与线路断开，并表示 DTE 已经释放自动呼叫设备。

电路 203 — 数据线路占线

方向：来自 DCE

此电路上的信号表示有关线路是否在使用（例如，用于自动呼叫、数据传输或话音通信、测试等过程）。

“接通”状态表示线路正在使用。

“断开”状态表示线路未被使用，因而 DTE 可以发出呼叫。

电路 204 — 远地站接通

方向：来自 DCE

此电路上的信号表示是否与远地数据站（或用户电报站）建立连接。

“接通”状态表示收到远地 DCE 发来的信号，说明与该设备已建立连接。

在所有其它时间应保持“断开”状态。

电路 205 — 放弃呼叫

方向：来自 DCE

此电路上的信号表示呼叫过程中在相继发生的事件之间的预定时间是否已经过去。

“接通”状态表示应当放弃此呼叫。

“断开”状态表示可以继续进行呼叫。

数字信号电路

电路 206——数字信号（2^0）

电路 207——数字信号（2^1）

电路 208——数字信号（2^2）

电路 209——数字信号（2^3）

方向：至 DCE

在这些电路上 DTE 提供表 3/V. 24 所示的编码组合。这些编码组合是被叫数据站（或用户电报站）的数字号码和划分界限的控制字符。

控制字符 EON（号码结束）使 DCE 采取适当行动来等待被叫数据站发来的应答。

控制字符 SEP（分隔）表示在连续的数字之间或在数字串之前需要有一个停顿，而且 SEP 还使并行自动呼叫设备插入适当的时间间隔。

上述编码组合打算只用于使用建议 V. 25 和 S. 16〔1〕的设备。

表 3/V. 24

信　　息	二 进 制 状 态			
	209	208	207	206
数字 1	0	0	0	1
数字 2	0	0	1	0
数字 3	0	0	1	1
数字 4	0	1	0	0
数字 5	0	1	0	1
数字 6	0	1	1	0
数字 7	0	1	1	1
数字 8	1	0	0	0
数字 9	1	0	0	1
数字 0	0	0	0	0
控制字符 EON	1	1	0	0
控制字符 SEP	1	1	0	1

电路 210 — 呈现下一个数字

方向：来自 DCE

此电路的信号表示并行自动呼叫设备是否作好准备接收下一个电码组合。

“接通”状态表示自动呼叫设备已经作好准备接收下一个电码组合。

“断开”状态表示自动呼叫设备还未作好在数字信号电路上接收信号的准备。

电路 211 — 数字呈现

方向：至 DCE

此电路上的信号控制在数字信号电路上呈现的电码组合的读取。

“接通”状态表示使自动呼叫设备读取在数字信号电路上呈现的电码组合。

此电路上的“断开”状态表示阻止自动呼叫设备读取在数字信号电路上的电码组合。

电路 213 — 电源指示

方向：DCE

此电路上的信号表示自动呼叫设备内是否备有电源。

“接通”状态表示自动呼叫设备内备有适用电源。

“断开”状态表示自动呼叫设备内没有可用的电源。

3.3 电路故障（电故障）

在装设下列接口电路的地方，应使用这些电路来检测通过接口连接的设备中的断电状态或互连电缆的断开状态：

电路 105—请求发送

电路 107—数据设备作好准备

电路 108/1—把数据设备接至线路

电路 108/2—数据终端作好准备

电路 120—发送反向信道线路信号

电路 202—呼叫请求

电路 213—电源指示

在适当的电特性建议中，应规定确定故障状态的标准。

这些电路的接收器应把断电状态或互连电缆的断开看作是这些电路上的“断开”状态。

3.4 选用电路

在某些调制解调器建议中规定了选用设施，这些设施要求通过选用（非基本）电路取得 DTE 的控制。在也要求通过本建议规定的接口电路进行控制的 DCE 中可能存在附加的选用设施。

如果 DTE 不具备控制某个选用设施的电路，则在必要时，DCE 应提供使这选用设施停止工作的手段。

如果 DCE 不提供选用设施，则在 DTE 启动有关这选用设施的控制电路时，DTE 的正确操作不应依赖于 DCE 的任何特殊响应。

注 — 可能存在不符合上述要求的 DTE。因此，在过渡期间，不提供某一选用设施的 DCE 可以提供手段对 DTE 正确调用选用设施进行响应。特别是不提供载波开关选用设施（连续载波操作）的单工或双工 DCE 可能就是这种情况，但仍然使用电路 106 对电路 105 进行响应。

在过渡期间，在其辅助设备不提供发生器的 DTE 或 DCE 中可以提供接收器电路。因此，如果接叫器不与发生器连接，建议在接收器所在的设备中提供一定的手段，用以禁止对这接收器可能发生的任何错误触发动作，或对此错误触发置之不理。

4. 操作要求

下面给出使用接口电路的操作要求，并更加详细地说明，在装有接口电路时，它们之间所要求的关系。

4.1 数据电路

很明显，当装设的控制接口电路上未出现所需的状态时，可能会损害正常的数据传输。因此，除非在电路 105，106，107，108/1 或 108/2（如提供这些电路）上都出现“接通”状态，否则 DTE 不应在电路 103 上传送发送至线路或用于维护的数据。

当电路 106 和 108/2 呈现“接通”状态，电路 107 呈现“断开”状态时，DTE 可以在电路 103 上传送串行自动呼叫 DCE 的编程和控制用的数据。在这种情况下，电路 105 的状态不需考虑，而为了 DTE 的方便，电路 105 可以处于“接通”状态。

在装设的上述 4 条电路上都出现“接通”状态时，传至电路 103 的全部数据都应由 DCE 发送出去。

更详细的说明见 § 4.4 和 § 4.5。

除非在电路 120，121，107 和 108/1 或 108/2 上都出现“接通”状态，否则 DTE 不应在电路 118 上传送数据。

在装设的上述 4 条电路上都出现“接通”状态时，传至电路 118 的全部数据都应由 DCE 发送出去。

4.2 空转期间

在电路 105 和电路 106 处于“接通”状态而又无数据可发送的间隔时间内，DTE 可以发送二进制 1 的状态、0 和 1 交替的重复信号或保持定时同步的其它序列，如 SYN 编码字符，按照所用数据链路控制规程规定的空转字符等等。

在可使用特殊要求时，这些特殊要求在适当的 DCE 建议中加以说明。

4.3 钳位

4.3.1 在所有的应用中，如果 DCE 装设下列电路，则：

a）在电路 109 处于“断开”状态时，应使电路 104 保持二进制 1 状态；

b）在电路 122 处于“断开”状态时，应使电路 119 保持二进制 1 状态。

4.3.2 如果装设下列电路，DCE 限于在二线线路上进行半双工操作时：

a） 在电路 105 处于“接通”状态时，应使电路 104 保持二进制 1 状态并使电路 109 保持“断开”状态，而且在电路 105 上发生由“接通”至“断开”的跃变之后，还应把上述两电路的状态保持一短暂时间（将在有关 DCE 的建议中加以规定）；

b） 在电路 120 处于“接通”状态时，应使电路 119 保持二进制 1 状态，并使电路 122 保持“断开”状态，而且在电路 120 上发生由“接通”至“断开”的跃变之后，还应把上述两电路的状态保持一短暂时间（将在有关 DCE 的建议中加以规定）。

4.4 电路 107，108/1 和 108/2 的操作

4.4.1 交换和租用线路的操作

电路 107 上的信号可看作对启动线路连接信号（如电路 108/1）的响应。然而，在电路 107 转变到接通状态之前，不能指望对数据信道的调节已经完成，如均衡和去掉箝位。

在 DCE 中应提供接线选择，以便选择电路 108/1 或电路 108/2 的操作。

在某些测试条件下，DTE 和 DCE 都可以行使某些接口电路。因此，当电路 107 电路 108/1 或 108/2 处

于“断开”状态时，除了电路 125 和定时电路的状态外，DTE 将不考虑来自 DCE 的任何接口电路上的状态；而 DCE 将不考虑来自 DTE 的任何接口电路上的状态。

在建议 V.54 规定的维护阶段，在 DTE 没有参与测试时，电路 142 处于接通状态，电路 107 处于断开状态。电路 107 对电路 108/1 或 108/2 不进行响应。在 DTE 参与测试时，电路 142 处于接通状态，电路 107 应对电路 108/1 或 108/2 进行响应。

4.4.2 租用线路的操作

在 DTE 中没有装设电路 108 的场合，假定这电路的状态永远为接通状态。

在 DTE 中装设电路 108 的场合，这电路应实现为 108/1。

4.4.3 交换线路的操作

在对 DCE 进行调节以便自动应答呼叫时，只有在对呼叫信号和电路 108/1 或 108/2 的接通状态的组合进行响应时才应答入呼叫。

电路 108/1 或 108/2 的“断开”状态应不能停止电路 125 的操作。

当电路 108/2 处于“接通”状态，电路 107 处于“断开”状态时，DTE 可以与串行自动呼叫的 DCE 在电路 103 和 104 上进行通信。这状态通过电路 106 的“接通”状态来进行识别。

当电路 108/1 或 108/2 转变为“断开”状态时，在电路 107 转变为“断开”状态之前，不应再次使电路 108/1 或 108/2 转变为“接通”状态。

在 DCE 使电路 107 先处于“断开”状态的情况下，DTE 应认为此呼叫已中止，并按以下方式进行：

1） 在电路 108/1 的情况下，DTE 应尽快地使这电路处于“断开”状态，并使这电路保持“断开”状态至少达 500ms。在这段时间后，DTE 可以使电路 108/1 返回至接通状态，为了能起始一次新的直接呼叫，或对处于接通状态的电路 125 指示的入呼叫进行响应。

   在电路 108/1 先转变成断开状态，随后又再次返回到接通状态之后，DCE 才能应答入呼叫或起始一次新的呼叫。

2） 在电路 108/2 的情况下，DTE 尽快地使这电路处于断开状态，并使这电路保持断开状态至少 500ms。在这段时间后，DTE 可以使电路 108/2 返回至接通状态，为了能起始一次新的串行自动呼叫程序，或通知 DCE 它准备接受入呼叫。

在电路 108/2 已处于断开状态，随后又再次返回到接通状态之后，或者在经过一段最短的延迟时间（暂定 2 秒）之后，DCE 才能应答入呼叫，或起始一次新的呼叫。

4.5 电路 103，105 和 106 的相互关系

DTE 通过把电路 105 转变到“接通”状态的方式表明它要发送数据。然后，DCE 的责任是进入发送方式，即作好准备发送数据，而且还提醒远地的 DCE 并把它调节到可以接收数据的状态。DCE 进入发送方式并提醒和调节远地的 DCE 所用的方法，在适当的 DCE 建议中予以说明。

当发送的 DCE 把电路 106 转变为“接通”状态而且使电路 107 处于“接通”状态时，允许 DTE 通过电路 103 的接口传送数据。把电路 106 转变为“接通”状态而且电路 107 处于“接通”状态，这意味着在 4 条电路 105，106，107 和 108/1 或 108/2 中的任何一条电路再次转变成“断开”状态之前通过接口传送的全部数据将被传送至线路。然而，电路 106 的“接通”状态不一定需要保证远端 DCE 处于接收方式。（通过接口传送一个比特的时间，与发送一个代表这个比特的信号码元至线路的时间之间，可能有一个延迟，其范围从小于 1ms 至几秒。这要视发送信号变换器的复杂和完善的程度而定。）

当发送的 DCE 使电路 106 处于“接通”状态，而且电路 107 处于“接通”状态时，允许 DTE 通过电路 103 的接口对串行自动呼叫的 DCE 传送编程或控制信号。

在数据传送期间，通过电路 103 的接口传送完毕最后一个比特（数据比特或终止码元）之前，DTE 不应使电路 105 转变为“断开”状态。同样，在不提供电路 105 的某些全双工交换网的应用中（见专门的 DCE 建议），当电路 108/1 或 108/2 转变为“断开”状态以结束一次交换网的呼叫时，这个要求同样适用。

在提供电路 105 的地方，电路 106 上的接通和断开状态应该是对电路 105 的接通和断开状态的响应。但是，在数据传送期间和测试阶段，不管电路 105 的状态如何，都可以使电路 106 转变成断开状态，通知 DTE 在一段有限的时间内中断电路 103 上的数据传送（例如，为了 DCE 流量控制或 DCE/DTE 同步）。应该注意，DCE 对于在电路 106 转变成断开状态之后在电路 103 上呈现的数据可以置之不理。还应该注意，电路 106 可能在任何时间再次返回到接通状态，如果电路 105 在那时处于接通状态。关于电路 106 适宜的响应时间以及在不提供电路 105 时电路 106 的操作，见有关 DCE 的建议。

对于串行自动呼叫的 DCE，在自动呼叫建立和有关程序期间，在数据传送阶段以外的其它时候（即电路 107“断开”期间）电路 106 的“接通”和“断开”状态应取决于接口状态。对于这项应用，电路 106 的跃变应按建议 V.25（乙）的详细规定。

当电路 105 和 106 都处于“断开”状态时，DTE 在电路 103 上应保持二进制 1 状态。当电路 105 转变为“断开”状态时，在 DCE 使电路 106 转变为“断开”状态之前，不应把电路 105 再次转变为“接通”状态。

注 — 这些情况也适用于电路 120，121 和 118 之间的关系。

4.6 定时电路

定时信息通过接口的传送，希望不要局限于实际进行数据传输的期间；然而，在定时信息未通过接口传送期间，有关电路应保持处于“断开”状态。下列条件适用：

4.6.1 电路 113 — 发送机信号码元定时（源于 DTE）

在使用电路 113 的场合，在 DTE 内的定时源能够产生定时信息的全部时间内，例如当 DTE 处于电源接通状态时，DTE 应通过此电路的接口传送这定时信息。

4.6.2 电路 114 — 发送机信号码元定时（源于 DCE）

在使用电路 114 的场合，DCE 内的定时源能够产生定时信息的全部时间内，例如当 DCE 处于电源接通状态时，DCE 应通过此电路的接口传送这个定时信息。要认识到，通过本地电话环路，从中心局的电池取得电源的 DCE，在环路断开（即挂机）时，处于电源断开的状态。

4.6.3 电路 115 — 接收机信号码元定时（源于 DCE）

在使用电路 115 的场合，在定时源能够产生定时信息的全部时间内，DCE 应通过接口在此电路上传送该定时信息。

要认识到，当 DCE 与线路的连接断开时，通过本地电话环路从服务的中心局获得电源的 DCE，处于电源断开状态，定时源即停止工作。还应看到，如果没有驱动（外部同步）信号，则某些定时源将不会继续无限期地运转下去。

只有当电路 109 处于“接通”状态时，才要求这个信号具有如 DCE 建议所规定的精确性和稳定性。在电路 109 处于“断开”状态期间的漂移是可以接受的；然而，如有关 DCE 建议中所指出的，在电路 109 转变为“接通”状态后，必须尽快地完成电路 115 上信号的重新同步，以便进行下一次传输。

4.7 电路 125 — 呼叫指示器

电路 125 的操作不应由于任何其它接口电路上出现的任何状态，而受损害或停止运转。

4.8 电路 126 和 127 的用途

这些电路原先规定用于两线、频分、双工 DCE（如 V.21 型调制解调器）的操作控制。发送器和接收器的控制是分开的，以便可以按国家管理部门的要求对两个数据信道进行本地测试。

按建议 V.21 制造的调制解调器并不要求 DTE 对电路 126 和 127 进行分别的操作控制，因为它在交换网中工作时，是根据电路 125 的状态来选择发送和接收频率的。

然而，在某些非集中的多点操作中，可能有必要使用电路 126 和 127。

4.9 电路 140 — 环回/维护测试

4.9.1 电路 140 的用途

按建议 V.54 条文规定，电路 140 可以与电路 103 上的编码命令一起使用。

在不使用电路 103（即无编码命令）的系统中，电路 140 只控制远地环路（第 2 环路）。

在使用电路 103 的系统中，电路 140 可能有附加的维护用途。这些附加的应用有待于进一步研究。

4.9.2 电路 105，106 和 140 之间的相互关系

在对第 2 环路进行自动控制测试时，电路 106 受电路 140 的控制，而 DCE 却不管电路 105。

4.10 电路 202 至 211 的相互关系

电路 202

在呼叫或呼叫尝试之间，必须将电路 202 转变为“断开”状态，而且在电路 203 转变为“断开”状态之前，不应把电路 202 转变为“接通”状态。

电路 204

在 DTE 释放自动呼叫设备之前，即在电路 202 转变为“断开”状态之前，必须保持此电路的“接通”状态。

电路 205

在电路 204 转变为“接通”状态之后，此电路应保持“断开”状态。

当电路 202 转变为“接通”状态时，便开始起始的时间间隔。每当电路 210 转变为“断开”状态时，便开始随后的时间间隔。

电路 206，207，208 和 209

在电路 211 处于“接通”状态时，这 4 条电路上的状态不应改变。

电路 210

当电路 210 转变为“断开”状态时，在电路 211 转变为“断开”状态之前不应再把电路 210 转变为“接通”状态。

电路 211

当电路 210 处于“断开”状态时，不应把电路 211 转变为“接通”状态，当 DTE 在数字信号电路上送出所需的编码组合之前，也不应将电路 211 转变为“接通”状态。

在电路 210 转变为“断开”状态之前，不应将电路 211 转变为“断开”状态。

参 考 文 献

[1] CCITT Recommendation *Connection to the telex network of an automatic terminal using a V.24 DCE/DTE interface*, Vol. VII, Rec. S.16.

建　议　V. 25

公用交换电话网中的自动应答设备和（或）并行的自动呼叫设备，其中包括在人工和自动建立呼叫时使回波控制装置停止工作的程序

（1968 年订于马德普拉塔；1972 和 1976 年修改于日内瓦；
1984 年修改于马拉加-托雷莫里诺斯）

1　范围

1.1　本建议涉及在国际电路上使用自动应答设备和(或)并行的自动呼叫设备时建立数据接续的问题。在这建议中规定的自动呼叫程序使用 200 系列接口电路，并被称为“并行”自动呼叫。只使用 100 系列接口电路的自动呼叫程序被称为“串行”自动呼叫，并在建议 V. 25（乙）中加以规定。

在任何一个行政管理区域之内或根据双边协定在两个行政管理部门之间使用的自动呼叫和应答设备，不必受这些建议的约束。特别是在未装有回波控制装置的电路上使用这设备时，2100Hz 应答单音的使用，如本建议所述，可以用另一个单音来代替。同样，呼叫单音可以根据双边协定省略，但应注意以下 § 7 和 § 8 两节。

此外，有关回波消除器停止工作和在应答单音结束之前“呼叫站响应”的规定是选用的，而且只能用于 V 系列建议特别要求如此规定的数据电路终接设备（DCE）。

1.2　本建议叙述在规定用于公用交换电话网操作的 V 系列建议调制解调器的并行自动呼叫数据站① 和自动应答数据站之间建立接续时所涉及的一系列事件。所建议的系统结构如图 1/V.25 所示。

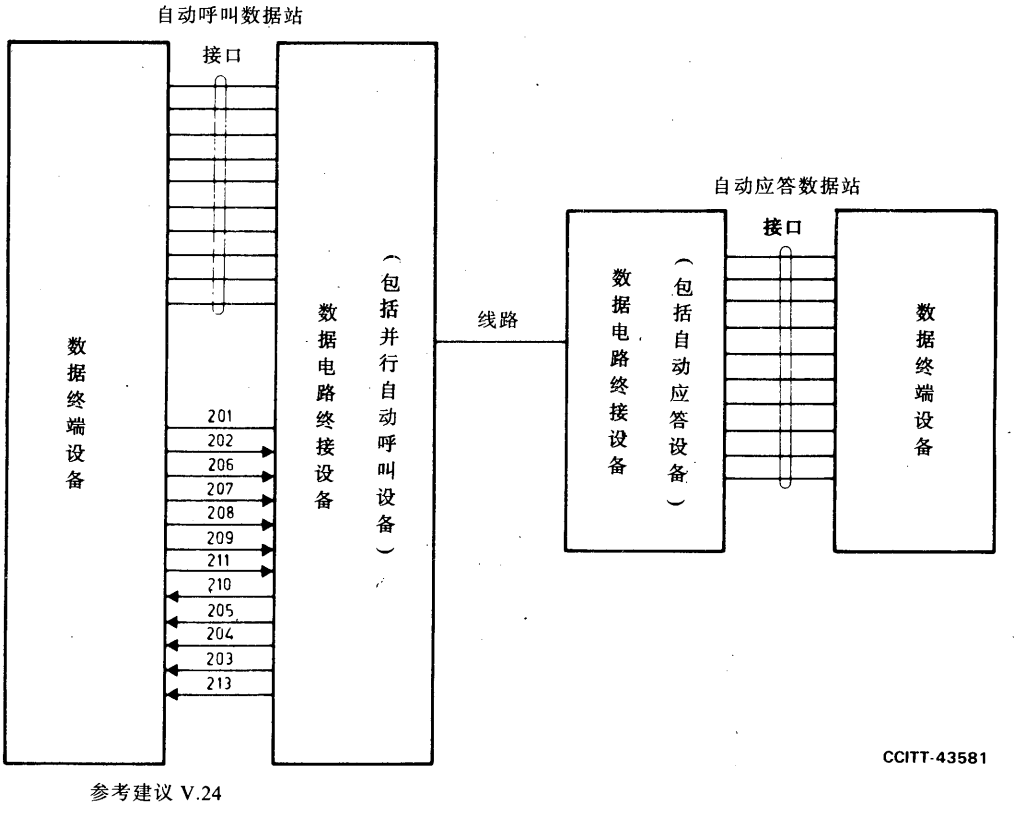


图 1/V.25

系统结构

本建议只考虑：

a)　影响数据终端设备和数据电路终接设备之间的接口的事件，

b)　在数据呼叫建立过程中线路上出现的事件。

数据电路终接设备内部的相互作用未加考虑，因为这对于国际标准化的目的来说没有必要。

1.3　*所提出的程序打算用于四种类型的呼叫，即*

a)　并行自动呼叫数据站对自动应答数据站的呼叫；

b)　人工数据站对自动应答数据站的呼叫；

c)　并行自动呼叫数据站对人工数据站的呼叫；

d)　在使用人工数据站时使回波抑制器停止工作的呼叫。

1.4　*数据终端设备的职责*

a)　在呼叫建立期间

i)　保证数据电路终接设备随时可以工作，

ii)　提供电话号码，

① 在本建议中，把数据站这个术语用作“数据传输终端设备”这一术语的同义语〔1〕。

iii） 如果呼叫未成，决定放弃此呼叫；

b） 在呼叫建立之后

i） 建立识别，

ii） 交换适当的业务量，

iii） 在呼叫和应答数据站开始拆线。

2 缩写与定义

在本建议中使用下列缩写：

CT104＝电路 104—接收数据

CT105＝电路 105—请求发送

CT106＝电路 106—准备发送

CT107＝电路 107—数据设备作好准备

CT108/1＝电路 108/1—把数据设备接至线路

CT108/2＝电路 108/2—数据终端作好准备

CT109＝电路 109—数据信道接收线路信号检测器

CT119＝电路 119—接收反向信道数据

CT120＝电路 120—发送反向信道线路信号

CT121＝电路 121—反向信道作好准备

CT122＝电路 122—反向信道接收线路信号检测器

CT125＝电路 125—呼叫指示器

CT201＝电路 201—信号地线或公共回线

CT202＝电路 202—呼叫请求

CT203＝电路 203—数据线路占线

CT204＝电路 204—远端站接通

CT205＝电路 205—放弃呼叫

CT206＝电路 206—数字信号（2^0）

CT207＝电路 207—数字信号（2^1）

CT208＝电路 208—数字信号（2^2）

CT209＝电路 209—数字信号（2^3）

CT210＝电路 210—呈现下一个数字

CT211＝电路 211—数字呈现

CT213＝电路 213—电源指示

DCE＝数据电路终接设备

DTE＝数据终端设备

EON＝号码结束控制字符

SEP＝分隔控制字符

下列定义适用于本建议：

呼叫单音：从呼叫端发送的单音。这可以是 1300Hz 或相当于 DCE 所使用的二进制 1 的任何单音。②，③

应答单音：从被叫端发送的单音。③

起始信号：二进制 1，同步信号，均衡器训练信号，视哪个信号合适而定。③

呼叫站响应：由呼叫 DCE 发送的一个单音或信号，如本建议所规定的，这用以响应 DCE 所检测到的应

---

② 呼叫单音和呼叫站响应不应含有 2100±250Hz 带内的功率。

③ 本建议规定的信号功率电平应遵照建议 V.2 规定的电平。

答单音。②,③,④

并行自动呼叫：DTE 通过使用 200 系列接口电路可以通知 DCE 完成呼叫建立功能的程序。在接口电路 206 至 209 上以并行方式完成从 DTE 到 DCE 每个拨号数字的传输。

串行自动呼叫：DTE 可以使用 100 系列接口电路通知 DCE 完成呼叫建立功能的程序。在接口电路 103 上以串行方式完成从 DTE 到 DCE 每个拨号数字的传输（见建议 V.25（乙））。

3 呼叫始发数据站的接口程序

事件

3.1 DTE 检查 CT213 是否处于“接通”状态，并检查下列电路是否处于“断开”状态：CT202，CT210，CT205，CT204，CT203。

3.2 DTE 使 202 处于“接通”状态。

3.3 DTE 使 108/2 处于“接通”状态（CT108/2 在事件 3.16 发生之前和在发生过程中的任何时间都可置于“接通”状态）。

3.4 对于半双工调制解调器，如果呼叫端希望首先发送，则 DTE 使 CT105 处于“接通”状态。在事件 3.20 发生之前和在发生过程中的任何时间，CT105 都可置于“接通”状态。

3.5 线路处于“摘机”状态。

3.6 DCE 使 CT203 处于“接通”状态。

3.7 电话系统将拨号单音送至线路。⑤

3.8 DCE 使 CT210 处于“接通”状态。

3.9 DTE 在电路 206，207，208 和 209 上呈现第一个或合适的数字。

3.10 在呈现数字信号之后，DTE 使 CT211 处于“接通”状态。

3.11 DCE 拨第一个数字，然后使 CT210 处于“断开”状态。

3.12 DTE 使 CT211 处于“断开”状态。

3.13 重复事件 3.8 至 3.12（但此过程可能被 SEP 中断）直至呈现最后一个数字并被传递出去为止。然后重复事件 3.8，但紧跟而来的是事件 3.14。

3.14 DTE 在 CT206，207，208 和 209 上呈现 EON，然后 DTE 使 CT211 处于“接通”状态。

④ 呼叫站响应的技术规定及其发送的定时是有关 DCE 的个别 V 系列建议的课题。本建议的技术规定只包括在呼叫建立期间其传输的限制。

⑤ 有些国家在传送起始数字之后把第二个拨号单音送至线路。

3.15　DCE 使 CT210 处于“断开”状态。

3.16　DTE 使 CT211 处于“断开”状态，如果 CT108/2 事先未接通，则使 CT108/2 处于“接通”状态。

3.17　从主叫的 DCE 把图 2/V.25，图 3/V.25 和图 4/V.25 所示的断续的单音送至线路。

3.18 a)　如果数据站对此呼叫作出应答，则 2100Hz 单音由主叫 DCE 接收。在断续呼叫单音（事件 3.17）的无声期与 2100Hz 应答单音重合时，回波抑制器不起作用。这 2100Hz 应答单音不准激励电路 104 和 109。

b)　如果呼叫未获得应答，或者应答是由非数据站作出的，则在呼叫数据站就收不到 2100Hz 单音。如果经过一段时间仍收不到 2100Hz 单音，则 CT205 就处于“接通”状态。这段时间从事件 3.15 算起，而且时间的长短可在 10—40 秒的范围内选取。DTE 必须使 CT202 处于“断开”状态进行响应。

3.19　如图 2/V.25，3/V.25 和 4/V.25 所示，当 DCE 对 2100Hz 的识别达 100—600ms 时，DCE 就停止发送断续的呼叫单音。DCE 把对电话线路接续的控制从 CT202 转移到 CT108/2。

如图 3/V.25 和 4/V.25 所示，在呼叫单音的发送结束后，在检测连续的 2100Hz 应答单音至少达 400ms 之后，DCE 可以发送呼叫站响应。如图 4/V.25 所示，如果应答单音包括使回波消除器不起作用的倒相在内，则必须跟随在呼叫单音结束之后的连续 2100Hz 周期所要求的持续时间（≥1 秒）就更长些。

3.20　DCE 检查线路以确定 2100Hz 应答单音是否结束。DCE 在 75±20ms 时间内没有检测到 2100Hz 单音，则使 CT107 处于“接通”状态。⑥

i)　如果 CT105 处于“接通”状态，则把起始信号送至线路。在经过适宜的 V 系列建议规定的一段延迟时间之后，CT106 处于“接通”状态，然后 DTE 可以发送数据。

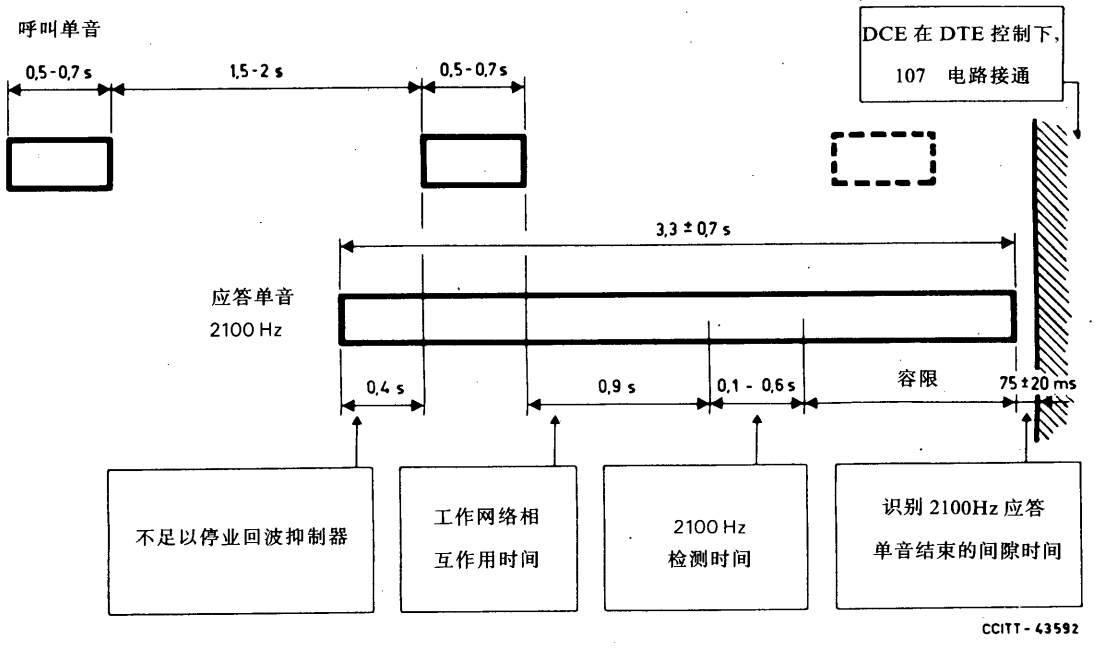
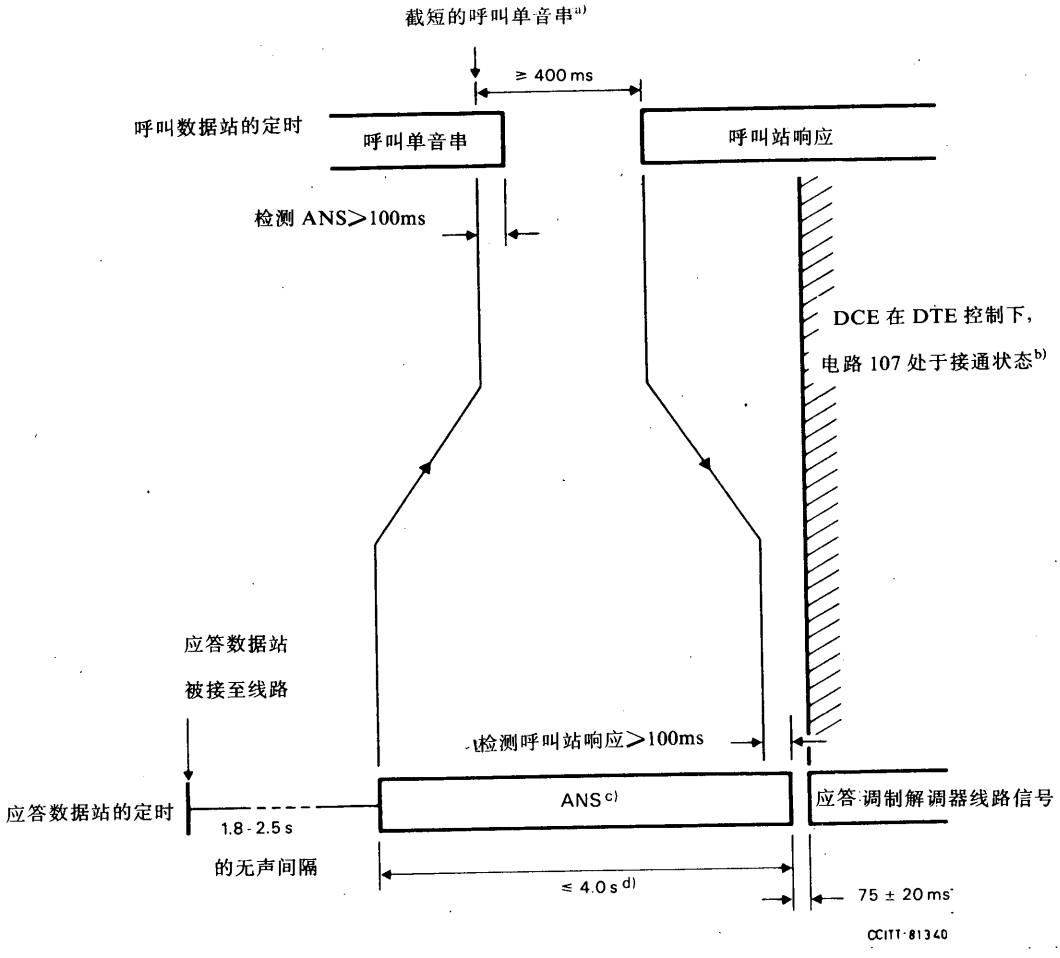


图 2/V.25

线路信号的定时

⑥ 对于要求延长训练序列的某些 DCE，有关的 V 系列建议可以规定，在信号联络序列期间较后的时间可使电路 107 处于“接通”状态，这更符合建议 V.24 中电路 107 的规定。



a) 如果在呼叫单音串期间检测到 ANS，则可以截短该呼叫单音串。如果该呼叫单音串未被截短，则呼叫站响应必须延迟到该呼叫单音串结束后至少 400ms 才止。

b) 关于例外情况，参看 § 3.20。

c) ANS 表示应答单音。

d) 如果没有收到呼叫站响应，则应答单音应继续 3.3±0.7 秒。

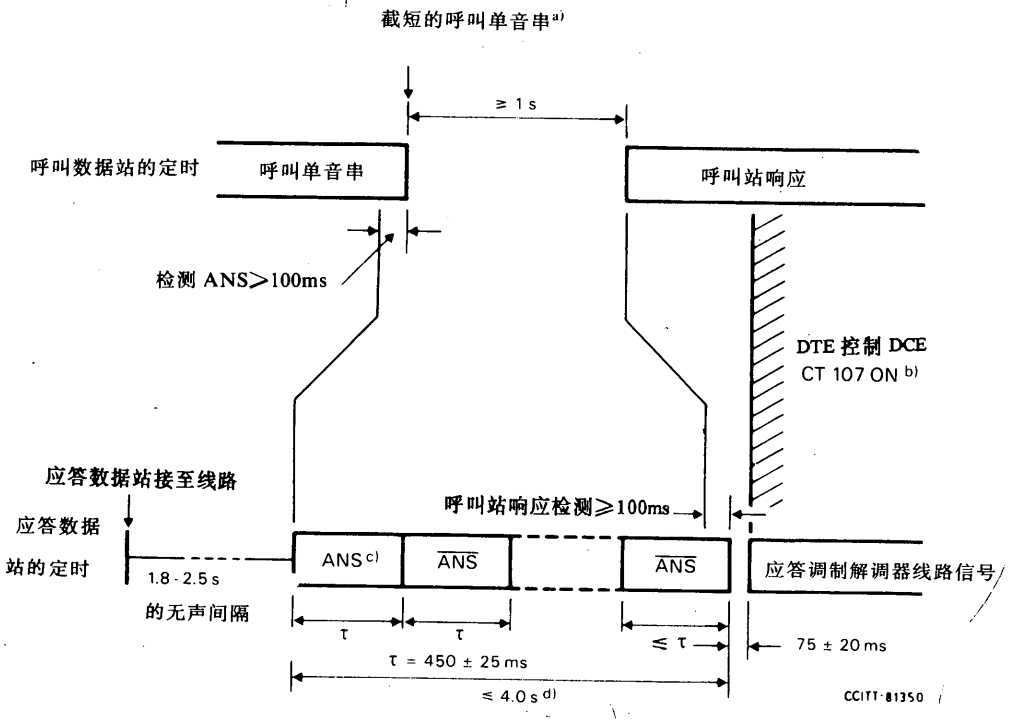
图 3/V.25

线路信号的定时——选用的呼叫站响应

ii) 如果 CT105 处于“断开”状态，则对输入的起始信号进行识别，并且在经过相应的 V 系列建议规定的一段延迟之后，DCE 使 CT109 处于“接通”状态，以便让 DTE 检验 CT104。

iii) 在不使用 CT105 的双工调制解调器的情况下，在 CT107 处于“接通”状态之后将起始信号送至线路。然后，在经过适宜的 V 系列建议规定的一段延迟之后，DCE 使 CT109 和 CT106 处于“接通”状态。

注 — 可能有一段间歇时间，其间某些现有的 V.21 调制解调器或许不能在应答单音结束和应用起始信号之间提供无声期。在这情况下，将有必要使用选择的应答单音检测器（见下面 § 11）。



a) 如果在呼叫单音串期间检测到 ANS，则可以截短该呼叫单音串。如果该呼叫单音串未被截短，则呼叫站响应必须延迟到该呼叫单音串结束后至少 400ms 才止。

b) 关于例外情况，参看 § 3.20。

c) ANS 表示应答单音。ANS 表示倒相的应答单音。

d) 如果没有收到呼叫站响应，则应答单音的持续时间必须至少为 2.6 秒。

图 4/V.25

线路信号的定时，回波消除器不起作用和呼叫站响应的选用规定。

3.21 DCE 使 CT204 处于“接通”状态。然后，DTE 可以使 CT202 处于“断开”状态，而不拆线。

注 1 — 在事件 3.19 之后，必须使 CT202 和 CT108/2 处于“断开”状态，以便拆线。CT205 的接通指示 DTE 拆线。

注 2 — 在不使用 CT105 和 CT120 的场合，CT106 或 CT121 的定时应分别与 CT107 和 CT109 有关。

4 应答数据站的接口程序

事件

4.1 在线路上收到振铃信号，DCE 使 CT125 处于“接通”状态。

4.2 a) 如果 CT108/2 处于“接通”状态，则 DCE 处于“摘机”状态。

b) 如果 CT108/1 或 CT108/2 处于“断开”状态，则 DCE 等待 CT108/1 或 CT108/2 处于“接通”状态，然后处于“摘机”状态。如果 CT108/1 或 CT108/2 没有处于“接通”状态，则该呼叫不予应答。

4.3 DCE 处于“摘机”状态，在 1.8 和 2.5 秒之间的一段时间内，在线路上保持无声，然后在如图 2/V.25 和图 3/V.25 所示的一段时间内发送 2100Hz 应答单音⑥。在试图使网络回波消除器 [3] 和回波抑制器 [2] 不起作用的场合下，如图 4/V.25 所示，应该在 425—475ms 的间隔时间内使用 2100Hz 单音的倒相 (180^0)⑦。除非收到呼叫站响应，否则连续倒相的 2100Hz 应答单音应持续 3.3±0.7 秒，在收到呼叫站响应的情况下，在检测该响应达 100ms 后可以停发 2100Hz 单音。

对于把自动应答调制解调器永久性地专门用于接收声耦合始发站呼叫的非常特殊的应用，调制解调器可以按选用方式把应答单音的持续时间延长到 10 秒，以补偿将话机放于声耦合器之上的操作者反应时间。所有其它超时保持原样，协议按 §6“自动数据站呼叫自动应答站”的规定。延长的应答单音的使用明确地限于这一独特的应用。

4.4 在 2100Hz 发送结束时，DCE 应停止发送（即提供无声期）75±20ms。在这无声期后，DCE 使电路 107 处于“接通”状态。⑧

5 建议采用的线路程序

所叙述的线路程序考虑 V 系列建议调制解调器的半双工情况。为了简便起见，应该把同样的线路信号定时用于双工调制解调器（包括带有反向信道的调制解调器）。

以半双工方式工作并使用自动呼叫设备的系统应根据预先的安排确定，在建立数据接续时两个数据站(呼叫或应答)的哪一个站应该首先向另一个站进行发送。如上面第 3 节所述，打算首先发送的数据站的 DTE 必须在呼叫建立顺序中的适当时刻使 CT105 处于“接通”状态。为了正确地进行操作，在必要在呼叫建立期间使用如在适当的 V 系列建议中规定的 CT106 和 CT109 较长的响应时间。

图 2/V.25，3/V.25 和 4/V.25 示出使用自动呼叫和自动答应时线路信号的定时。操作顺序如下：

在 DCE 拨送自动应答数据站的号码数字和随后的 EON 字符之后，DCE 向应答数据站发送呼叫单音。呼叫单音由一串断续的二进制 1 信号或 1300Hz 单音组成，其接通持续时间为不小于 0.5 秒而不大于 0.7 秒，其断开时间为不小于 1.5 秒而不大于 2.0 秒。

在应答数据站接至线路（即 CT125 和 CT108 处于“接通”状态）后的 1.8 秒到 2.5 秒时间内，应答数据站发送持续时间不超过 4.0 秒的 2100Hz 连续应答单音。如果应答站打算使网络回波消除器和回波抑制器不起作用，则它在 425—475ms 的间隔时间内使单音倒相（见图 4/V.25）。

呼叫单音向呼叫数据站传播，并在呼叫单音脉冲串之间的一次或两次间断的过程中，使电路中的任何回波抑制器都停止工作。如果该信号包括倒相，则也将使电路中的任何回波消除器都停止工作。在应答单音到达呼叫数据站后的 100—600ms 的时间内，呼叫数据站对它进行识别。呼叫站停发呼叫单音，并可以发送呼叫响应。应答站在检测呼叫站响应后可以停发（应答）单音。应答站应在停发 2100Hz 单音后在其发送的输出中提供一段 75±20ms 的无声期。

呼叫数据站识别 2100Hz 应答单音的结束达 75±20ms。在这间隔时间结束后，DCE 可以使 CT107 处于“接通”状态。同样，在停发应答单音之后，应答数据站也要延迟 75±20ms，然后才能使 CT107 处于“接

---

⑥ 对于要求延长训练序列的某些 DCE，有关的 V 系列建议可以规定，在信号联络序列期间较后的时间可以使电路 107 处于“接通”状态，这更符合建议 V.24 中电路 107 的规定。

⑦ 根据建议 G.164，2100Hz 单音的容差应是±15Hz [2]。

⑧ 完成倒相的要求是：在 1ms 的时间内相位应在 180±10 度的范围之内，在比 400μs 更长的时间内，2100Hz 单音的幅度至多比其稳态值低 3dB。

通”状态。⑨

为了使回波抑制器不起作用，就需要保证在传输应答数据站 2100Hz 应答单音后（此 2100Hz 应答单音在呼叫单音中的无声期间使回波抑制器停止工作）的 75±20ms 无声期后，按建议 G.164 的规定保持能量[2]。

在自动呼叫和自动应答过程中，将使回波抑制器停止工作，如果发送所要求的序列，将使回波消除器停止工作。如果在回波抑制器或消除器处信号间隙在任何时候超过了 100ms（如在调制解调器换向期间），它们就可重新工作。这要求：为了在具有卫星链路的电路上保持回波控制装置的停止工作状态，除非在无声期之前接收到呼叫站响应和呼叫站响应被适当地延长，否则在 75±20ms 无声期之后应答数据站必须恢复发送。

6 人工数据站呼叫自动应答数据站

人工数据站对自动应答数据站建立呼叫的过程（除了在应答数据站应答之后呼叫数据站才发送单音而外）与自动呼叫数据站对自动应答数据站建立呼叫的过程相同。人工操作人员拨出所需要的号码，收听由自动应答数据站返回的 2100Hz 信号，然后在接收 2100Hz 单音期间按下他的数据按钮，把数据电路终接设备接至线路。CT107 在事件 3.20 中规定的时间接通。在将呼叫站声耦合至线路的场合，将话机置于声耦合器之上，在逻辑上相当于按永久设置的 DCE 的“数据按钮”。

然而，如果要通过应答单音使回波抑制器令人满意地停止工作，则将要求在接收应答单音期间，至少在 1 秒的时间内，呼叫数据站话筒的话音不得进入该通信电路。这可以使用一个话机开关或其它合适的手段来完成。

7 自动呼叫数据站呼叫人工数据站

对自动呼叫设备发来的呼叫进行应答的操作人员听到接通时间为 0.5—0.7 秒、断开时间为 1.5—2.0 秒的断续呼叫单音，必须按下数据按钮把 DCE 接至线路。将持续 4 秒的 2100Hz 单音发送给呼叫数据站，使回波抑制器和（或）回波消除器停止工作，并通知呼叫站正在建立接续。根据要求，在完成这程序之后，接着就进行数据传输。

8 在使用人工数据站的场合使回波抑制器不起作用

上面 §6 和 §7 中叙述的关于人工操作数据站的程序，在需要用人工将话音会话转变到数据时（这是优先使用的操作原则），明显地可用来使回波抑制器停止工作。由于考虑到设计的 DCE 类型打算与人工接续装置一起使用，有必要给 DCE 装上一台 2100Hz 单音发生器。为了避免改变数据站接收应答单音的现有设备，下列程序可以取代上述 §6 的操作。人工操作人员在 2100Hz 应答单音结束后操作其数据键。在仍处于话音方式时，在操作人员之间必须就哪个数据站发送应答单音的问题取得一致意见。

在由发送应答单音的数据站开始发送数据的半双工调制解调器的情况下，必须注意防止起始数据残缺不全。

注 — 在半双工调制解调器的情况下，当不需要使回波抑制器停止工作时，就无需发送 2100Hz 应答单音。然而，由于考虑到回波抑制器抑制释放延迟时间，在 CT105 和 CT106“接通”状态之间的延迟必须大于 100ms。

---

⑨ 对于要求延长训练序列的某些 DCE，有关的 V 系列建议可以规定，在信号联络序列期间较后的时间可以使电路 107 处于“接通”状态，这更符合建议 V.24 中电路 107 的规定。

9 普通电话用户的保护

因为在呼叫建立期间自动呼叫和自动应答数据站都往线路上发送单音，所以无意地与某一数据站建立接续的普通电话用户将会收到持续时间足够长的单音信号，这清楚地表明他的线接错了。

10 人工选择自动应答、数据方式和话音方式

大家认为，在数据站应提供各种手段以允许操作人员对呼叫进行自动或人工应答的选择。如果对呼叫进行人工应答，则必须建立话音方式。其后，至数据方式的转变必须按上述第 7 节规定的程序进行。

在进入数据方式之后，应能对后来的呼叫选择人工或自动应答的方式。作为一种选择，对全部后来的入呼叫都可安排自动应答。在这情况下，人工应答仍然可以通过使电路 108/2 处于“断开”状态而使电话设备处出现一个可听信号的办法来取得。

在建立接续时不管使用什么手段，只要电路 108/1 或电路 108/2 处于“断开”状态，就必须使 DCE 与线路断开。

在同一次呼叫中在数据传输之间转变至话音方式的程序，应保证在使用话音方式期间 CT107 处于“断开”状态。

11 2100Hz 单音识别

为了使 2100Hz 单音检测器免受断续呼叫单音产生的干扰影响而发生错误动作，在呼叫单音“接通”期间必须抑制检测器。

另外，在使用自动呼叫设备建立呼叫的情况下，在呼叫建立期间，2100Hz 检测器对于可能由语音或业务信号引起的假单音一定不能响应。我们建议，当 2100Hz 单音伴有 350—1800Hz 和 2500—3400Hz 的可比较电平的任何其它信号时，应阻止应答单音的检测。

注 — 关于 2100Hz 单音检测器的抑制电平，可参看为建议 G. 164 [2] 使回波抑制器停止工作的单音检测器所推荐的有关抑制信号电平。

参 考 文 献

[1] CCITT Definition: *Terminal installation for data transmission*, Vol. X (Terms and Definitions).

[2] CCITT Recommendation *Echo suppressors*, Vol. III, Rec. G.164.

[3] CCITT Recommendation *Echo cancellers*, Vol. III, Rec. G.165.

建　议　V.25（乙）

公用交换电话网中使用100系列接口电路的自动呼叫和（或）应答设备

（1984年定于马拉加-托雷莫里诺斯；
1988年修改于墨尔本）

1　范围

1.1　本建议涉及在公用交换电话网(GSTN)中数据接续的建立，在GSTN中使用的自动呼叫设备通过100系列接口电路与数据终端设备接口。

这程序称作串行自动呼叫。并行自动呼叫在建议V.25中加以规定。

1.2　本建议叙述在规定用于公用交换电话网操作的V系列建议调制解调器的串行自动呼叫数据站① 和自动应答数据站之间建立接续时所涉及的一系列事件。系统结构示于图1/V.25（乙）。

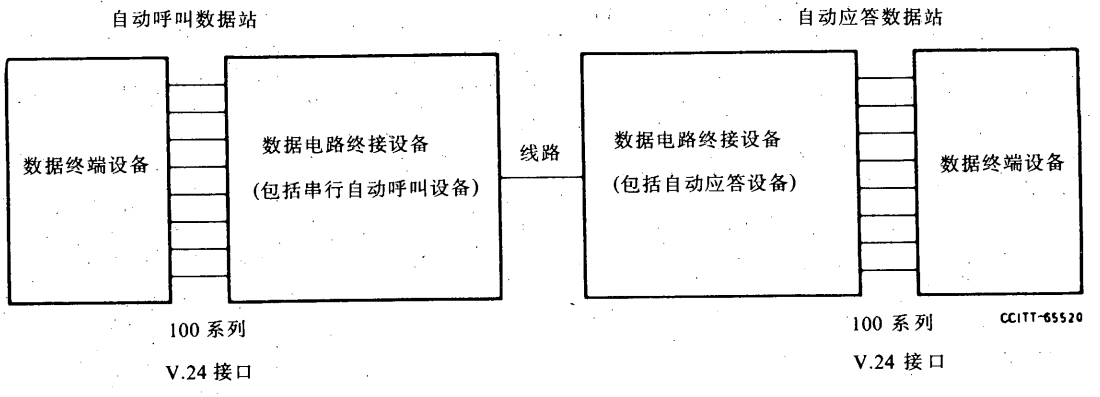


图1/V.25（乙）

1.3　本程序打算用于以下三种类型的呼叫：

a)　串行自动呼叫数据站对自动应答数据站的呼叫；

b)　人工呼叫数据站对自动应答数据站的呼叫；

c)　串行自动呼叫数据站对人工应答数据站的呼叫。

本建议的意图是：设计得能控制符合本建议规定的自动呼叫设备的数据终端设备也将适于同人工控制的数据电路终接设备一起使用，而且装有串行自动呼叫设备的数据电路终接设备在必要时也可以进行人工控制。

1.4　本建议叙述的程序应允许遵照本建议规定的自动呼叫设备与遵照建议V.25规定的自动应答设备互通。同样，本建议叙述的自动应答程序允许与遵照建议V.25规定的自动呼叫设备互通。

1.5　数据终端设备的职责：

---

① 在本建议中术语“数据站”与术语“数据传输终端设备”是同义语。

a) 在呼叫建立期间：

i) 保证数据电路终接设备随时可以工作，

ii) 提供电话号码或选择一个预先编入数据电路终接设备的电话号码，

iii) 如果呼叫未成，决定放弃此呼叫；

b) 在呼叫建立之后：

i) 控制数据传送，

ii) 在呼叫或应答数据站起始拆线。

1.6 本建议处理呼叫建立和拆线。本建议叙述的建议 V.24 接口电路的任何具体应用只适用于这两个阶段。在数据传输阶段接口电路和线路的管理不属于本建议的范围。

在进入数据传输阶段时，电路 107 由“断开”状态跃变至“接通”状态后的接口程序细节可在有关的调制解调器建议中见到。

1.7 附件 A 给出可能与自动呼叫 DCE 有关联的维护设施的指南。该附件还包括测试 DCE 自动呼叫功能的方法。

1.8 在本建议其余部分中自动呼叫的参考可视作串行自动呼叫，除非另有叙述。

2 缩写与定义

在本建议中使用下列缩语：

DCE＝数据电路终接设备

DTE＝数据终端设备

下列定义适用于本建议：

命令：

作为自动呼叫程序的一部分，由 DTE 发给 DCE 的指令。

指示：

作为自动呼叫程序的一部分，由 DCE 发给 DTE 的指令或响应。

注 — 本建议中的术语“指示”和“响应”都不考虑在建议 X.210 中规定的意义。

参数：

可伴随命令或指示的变量。

并行自动呼叫：

DTE 可以使用 200 系列接口电路通知 DCE 完成呼叫建立功能的程序。在接口电路 206—209 上以并行方式完成从 DTE 到 DCE 每个拨号数字的传输。

串行自动呼叫：

DTE 可以使用 100 系列接口电路通知 DCE 完成呼叫建立功能的程序。在接口电路 103 上以串行方式完成从 DTE 到 DCE 每个拨号数字的传输。

3 概述

3.1 根据本建议的规定，自动呼叫和（或）应答数据站能以两种方式进行操作：

— 在呼叫数据站，通过 DTE 和 DCE 在电路 103 和 104 上交换指令，“DTE 授权的寻址呼叫和（或）应

答（电路 108/2）”方式给出大量功能。它给应答数据站“先验地”接受入呼叫的能力。

— 在呼叫数据站，通过 108/1 控制电路，“DTE 控制的直接呼叫和（或）应答（电路 108/1）”方式给出呼叫 DCE 预先记录的某一号码（或一系列号码）的能力。它给应答数据站“按每次呼叫”接受入呼叫的能力。

3.2 虽然自动应答数据站以及自动呼叫和应答数据站都可以实现两种操作方式，但在安装时它们的配置只能按两种方式中的一种方式进行操作。

4 DTE 授权的寻址呼叫和（或）应答（电路 108/2）

4.1 接口程序

4.1.1 所涉及的接口电路

在自动呼叫/应答程序中使用的接口电路列于表 1/V.25（乙）之中。它们在自动呼叫/应答程序中的使用叙述如下。

表 1/V.25（乙）

接口电路		方向	
号码	名称	来自 DCE	至 DCE
103	发送数据		×
104	接收数据	×	
106	准备发送	×	
107	数据设备作好准备	×	
108/2	数据终端作好准备		×
125	呼叫指示器	×	

4.1.1.1 电路 103——发送数据

在自动呼叫程序期间 DTE 发出的指令（称作命令）在这条电路上被送往 DCE。

4.1.1.2 电路 104——接收数据

DCE 对 DTE 命令的响应（称作指示）在这条电路上被送往 DTE。可以选择电路 104 传送在电路 103 上传递的命令的环回（有待进一步研究）。

4.1.1.3 电路 106——准备发送

DCE 应使电路 106 处于“接通”状态以响应 DTE 的电路 108/2 处于“接通”状态。

DCE 在下述情况应使电路 106 处于“断开”状态：

i) 在检测到应答单音后接至线路；

ii) DTE 使电路 108/2 处于“断开”状态，在 DTE 控制下 DCE 中止呼叫建立。

4.1.1.4 电路 107——数据设备作好准备

DCE 应使电路 107 处于“接通”状态：

i) 在自动呼叫建立程序结束后，对 DTE 表示呼叫已经建立，DCE 接至线路；

ii) 在人工呼叫建立程序结束后。

DCE 应使电路 107 处于“断开”状态：

i) 在数据传送阶段，对 DTE 表示已经拆线（在国家规定有此要求时允许这样做）；

ii) 对 DTE 使电路 108/2 处于“断开”状态的拆线请求进行响应。

4.1.1.5 电路 108/2——数据终端作好准备

DTE 使电路 108/2 处于“接通”状态：

i) 使 DCE 人工地或自动地建立接续；

ii) 对 DCE 表示它准备接受入呼叫。

DTE 应使电路 108/2 处于“断开”状态：

i) 在数据传送阶段通知 DCE 拆线；

ii) 通知 DCE 中止呼叫建立程序；

iii) 对 DCE 指示它不准备接受入呼叫。

4.1.1.6 电路 125——呼叫指示器

DCE 应提供电路 125 对 DTE 指示入呼叫。在占有线路之前，这入呼叫将优先于呼叫请求。在 DTE 中电路 125 的使用是选用的。

4.1.1.7 其它接口电路

其它接口电路的状态不属于本规程的范围。然而，为了确保与现有设备的最大兼容性，所提供的其它接口电路在自动呼叫程序期间应保留其正常的功能。

特别是为了确保 DTE 操作正确，电路 109 的状态应跟随电路 106 的状态。

在自动呼叫程序期间，DTE 可以选择地使电路 105 处于“接通”状态，但不要求 DCE 对此状态进行识别。

4.1.2 控制信息格式

通过接口电路 106，107 和 108 的使用以及 DTE 和 DCE 在电路 103 和 104 上的信息交换完成呼叫建立。这些信息由分别来自 DTE 或 DCE 的命令或指示组成，而且在必要时可伴有参数。自动呼叫程序要求的命令/指示及其参数列于表 2/V.25（乙）和表 3/V.25（乙）之中。

在 DTE 和 DCE 中，除呼叫请求命令（CR-1）和无效指示（1NV）之外的命令/指示都是选用的。

命令/指示及其参数叙述如下：

4.1.2.1 呼叫请求命令

这些来自 DTE 的命令通知 DCE 开始呼叫建立程序。这命令应包括一个指出有关呼叫请求类型的后缀（见表 3/V.25（乙））并伴有下列参数中的一个参数：

i) 拨号号码（在要求附加拨号单音的应用中，号码中可以包括分隔符“等待单音”等）；

ii) 数据站识别号；

iii) 含有拨号号码的 DCE 存储器地址，这在以前就已编制程序；

注 — 生产厂商应该注意，对呼叫请求命令的响应时间取决于执行线路程序所要求的时间（见

§ 6.1)。

4.1.2.2 程序命令

这些来自 DTE 的命令通知 DCE 进入编程状态。这命令应伴有下列参数中的一个或多个参数：

i) 存储拨号号码的 DCE 存储器地址和存储的号码；

ii) 要存储的号码；

iii) 数据站的识别号码.

在 DCE 不包括编程能力的场合，该 DCE 应该使用无效指示对程序命令进行响应。

在 DTE 不能对 DCE 编程的场合，它将依然以正常的方式使用“呼叫请求”起始呼叫尝试。

4.1.2.3 列表请求命令

这些来自 DTE 的命令通知 DCE 列出在其存储器中已编程的号码及含有或不含有其状态。这些命令应包括表示有关列举类型的后缀。这命令可以伴有用以选择所列项目的参数。这些参数有待进一步研究。

4.1.2.4 不理睬入呼叫命令

这来自 DTE 的命令通知 DCE 对于由 DCE 发往或已经发往 DTE 的入呼叫不予回答。

4.1.2.5 连接入呼叫命令

来自 DTE 的命令通知 DCE 接续由 DCE 发往或已经发往 DTE 的入呼叫。

4.1.2.6 呼叫失败指示

这指示可由 DCE 发送以响应 DTE 的“呼叫请求”命令，而且可以伴有一个参数，说明呼叫失败的原因。以下参数指出在 GSTN 中产生呼叫失败的可能条件：

i) 忙音；

ii) 未存储号码；

iii) 本地 DCE 占线（例如 DCE 正在进行由面板要求的操作）；

iv) 振铃音（远端在振铃，但呼叫因超时而中止）；

v) 中止呼叫（呼叫因超时而中止）；

vi) 未检测到应答单音（认为另一端已摘机，但是没有检测到 V.25 应答）；

vii) 禁止呼叫（由于国家规定，DCE 已阻止对这号码进行试呼）（见注）；

viii) 取决于国家网络变化的其它参数。

注 — 本建议不包括禁止呼叫号码的批准程序。

在 DCE 中“呼叫失败”指示的规定是选用的。由于这一原因，DTE 使用超时的方法应该也能识别呼叫失败。

4.1.2.7 延迟呼叫指示

这个来自 DCE 的指示可以根据国家的规定实现，它通知 DTE，例如由于重复呼叫尝试均未成功，在伴随的参数给定的一段时间内 DCE 阻止对这号码的试呼。

4.1.2.8 入呼叫指示

这指示可由 DCE 提供，用以通知 DTE 在电话线路上已检测到振铃音。

注 — 如果入呼叫和呼叫请求发生碰撞，入呼叫将具有优先权。

4.1.2.9 有效指示

该指示可由 DCE 提供，用以确认呼叫请求，编程，不理睬入呼叫和校正入呼叫命令，并通知 DTE 命令已被接受。

4.1.2.10 无效指示

在 DCE 接收到无效命令或者接收到它不能执行的命令时，因为 DCE 不能实现该功能或者因为该功能在 V.25（2）规程中的错误时间产生，DCE 应提供此指示。该指示可以伴有一个说明无效原因的参数。

下列参数指出产生无效情况的可能条件：

i） 未知的命令差错，

ii） 信息语法错误，

iii） 参数语法错误，

iv） 参数值差错。

表 2/V.25（乙）

命令和指示集（注 1）

命令/指示	DTE 至 DCE（命令）	DCE 至 DTE（指示）	参　　数
呼叫请求	×		— 拨号号码
			— 拨号号码的存储器地址
			— 识别号
程序	×		— 拨号号码
			— 拨号号码的存储器地址
			— 识别号
列表请求	×		— （注 2）
不理睬入呼叫	×		— 无
连接入呼叫	×		— 无
呼叫失败		×	— 忙音
			— 未存储号码
			— 本地 DCE 占线
			— 振铃音（超时）
			— 中止呼叫（超时）
			— 未检测到 V.25 应答单音
			— 禁止呼叫（取决于国家的参数）
延迟呼叫		×	— 允许呼叫请求的时间（分）
入呼叫		×	— 无
有效		×	— 无
无效		×	— 选用，差错代码
列表		×	— 存储器地址
			— 拨号号码
			— 状态（注 2）
			— 识别号
呼叫连接		×	— （注 2）

注 1 — DTE 生产厂商应该注意，在 DCE 中可能不实现一组指示，应允许使用适当的超时来取代它们。

注 2 — 这项有待进一步研究。

表 3/V.25（乙）

命令和指示的编码

命令/指示	IA5 字符	参 数 格 式
呼叫请求具有：		
提供的号码	CRN	拨号号码 CRN ×××××……××××
具有识别号的号码	CRI	拨号号码　　识别号 CRI ×××××……××××；YY…YY
提供的存储器地址	CRS	存储器地址 CRS ×××××…××
程序：		
正常的	PRN	存储器地址　拨号号码 PRN ×××××…××；×××××…××××
识别	PRI	识别号 PRI ×××××……××
列表请求：		
存储的号码	RLN	有待进一步研究 RLN ZZZ……Z
禁止号码	RLF	有待进一步研究 RLF ZZZ……Z
延迟呼叫号码	RLD	有待进一步研究 RLD ZZZ……Z
识别号	RLI	RLI
不理入呼叫	DIC	DIC
连接入呼叫	CIC	CIC
呼叫失败指示	CFI	失败类型 CFI ××
延迟呼叫	DLC	持续时间（分） DLC ×××…××
入呼叫	INC	INC
有效	VAL	VAL
无效	INV	选用，差错类型 INV ××
列表：		
存储的号码	LSN	存储器地址　拨号号码　状态（有待进一步研究） LSN ××××…××；YYYY…YYY；ZZZZ（注）
禁止号码	LSF	LSF ××××…××；YYYY…YYY；ZZZZ（注）
延迟呼叫号码	LSD	LSD ××××…××；YYYY…YYY；ZZZZ（注）
识别号	LSI	识别号 LSI ××××…××（注）
呼叫连接	CNX	CNX ZZZ……Z（有待进一步研究）

注 — 当列表请求命令要求编辑一个空表时，可以发送没有参数的列表指示。

4.1.2.11　列表指示

一系列这样的指示应由 DCE 提供，用以根据 DTE 以前提出的列表要求列出其存储器中存储的特殊项。这些指示将伴有下列参数中的一个或多个参数：

i) 存储号码的 DCE 存储器地址；
ii) 存储的号码；
iii) 这号码的状态（有待进一步研究）；
iv) 数据站的识别号码。

注 — 当列表请求命令要求编辑一个空表时，可以发送没有参数的列表指示。

4.1.2.12 呼叫连接指示

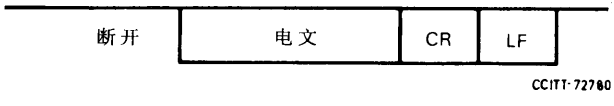
该指示可由 DCE 提供，用以通知 DTE 连接程序将要完成。

4.1.3 命令和指示格式

根据应用，命令和指示可以按以下规定的格式编码。

4.1.3.1 异步操作

异步操作的格式应如图 2/V.25（乙）所示。



注 — 在来自 DTE 的命令中，“换行”功能可能有时按不同于 CR+LF 的方式进行编码（见建议 T.50. § 4.1.2.2）应该允许这样的规定。

图 2/V.25（乙）

在这操作方式中，字符格式应是一个起始码元，后跟 8 个数据单位和一个单位的终止码元。该 8 个数据单位由一个符合建议 T.50 规定的七单位 IA5 字符和一个符合建议 V.4 规定的偶数奇偶校验位组成。

在 DCE 操作速率可变的场合，命令和参数的传输速率应该是调制解调器建议允许的最大数据速率，即 300，600，1200 和 2400bit/s。

注 — 这些比特率是必须提供的最低限度。其它比特率的增加有待进一步研究。

DCE 可以传回字符或不能传回字符，这要视应用而定（有待进一步研究）。

4.1.3.2 面向同步字符的操作

面向同步字符操作的格式应遵照 ISO1745 标准，并应如图 3/V.25（乙）所示。

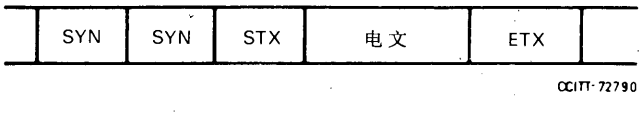


图 3/V.25（乙）

命令/指示通常用 ETX 结尾。但是，在发送一连串指示（例如一连串 LSN 指示）时，对于除了最后一个指示之外的所有指示，应该使用 ETB 来取代 ETX，用以指出其它指示即将到来。

在这操作方式中，使用连续的 8 比特数据单位。这 8 比特数据单位由一个符合建议 T. 50 规定的 7 比特 IA5 字符和一个符合建议 V. 4 规定的奇数奇偶校验位组成。

数据传送用的比特率应是适用的。

4.1.3.3 面向同步比特的操作

HDLC（高级数据链路控制）格式应用于面向同步比特的操作，并应如图 4/V. 25（乙）所示。

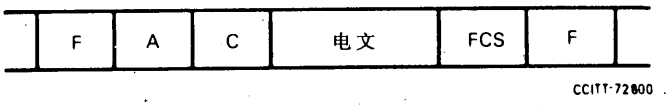


图 4/V. 25（乙）

电文是带有置 1P 比特和全地址的 UI 帧的信息字段。因此，A 和 C 字段如下：

A＝11111111，　　C＝11001000

LSB　MSB

但是，在发送一连串指示（例如一连串 LSN 指示）时，P/F 比特应该置 0，即对于除了最后一个指示之外的所有指示，控制字段改变为：

C＝11000000

LSB　MSB

为了要指出其它指示即将到来。

其它地址的引用有待进一步研究。

置 0 的 P 比特用于说明其它命令/指示将要到来的应用，有待进一步研究。

在电文中使用连续的 8 比特数据单位并遵循 HDLC 帧结构（0 插入）的规定。该 8 比特数据单位由一个符合建议 T. 50 规定的七单位 IA5 字符和一个符合建议 V. 4 规定的奇数奇偶校验位组成。

传输方式和数据传送用的比特率应是适用的。

4.1.4 电文格式和编码

电文格式应含有：

i) 3 个字符的命令/指示（见表 3/V. 25（乙））；

ii) 由“;”字符分隔的一个或多个参数（见表 4/V. 25（乙））。

命令/指示语法的详细说明见表 6/V. 25（乙）。该语法的一般说明在附录 I 中提供。

4.1.5 命令/指示交换协议

在 DTE 和 DCE 之间命令和指示的交换可以认为是异步和平衡的。

4.1.5.1 以下基本规则适用：

— 在呼叫成功的情况下，每个命令之后至少跟有一个指示，或者电路 107 处于“接通”状态。

— DCE 可以相继发送几个同样性质或不同性质的指示。

— 在接收对前一个命令的指示之前，DTE 发送不同于 DIC 的新命令，可能会中止前一个命令的执行，所以应该避免这样做。

表 4/V.25（乙）

参数编码

（拨号号码）

拨　号　号　码	IA5　电　码
0	0
1	1
2	2
3	3
4	4
5	5
6	6
7	7
8	8
9	9
等待单音	:
间歇（注 1）	<
分隔符 3（注 2）	=
分隔符 4（注 2）	>
继续以脉冲方式拨号（注 4）	P
继续以 DTMF 方式拨号（注 4）	T
闪烁（注 3 和 4）	&

注 1 — 该参数的作用和持续时间是国家考虑的问题。

注 2 — 由国家使用。

注 3 — 闪烁持续时间是国家考虑的问题。

注 4 — 按选用方式接受的参数。

表 5/V.25（乙）

参数编码

（失败和差错类型）

参　数	IA5　电　码
忙　音	ET
未存储的号码	NS
本地 DCE 占线	CB
振铃音	RT
中止呼叫	AB
未检测到应答单音	NT
禁止呼叫	FC
命令未知/料想不到的差错	CU
信息语法错误	MS
参数语法错误	PS
参数值差错	PV

表 6/V.25（乙）

V.25（乙）命令/指示语法的详细说明

描述语言：

a|b　表示集（a，b）

ab　表示集（ab）

a*　表示集（e，a，aa，aaa，…）

（e＝空白）

说明：

信息	＝命令|指示
命令	＝CR_命令|PR_命令|RL_命令|DIC_命令|CIC_命令|
指示	＝LS_指示|CFI_指示|DLC_指示|INC_指示|VAL_指示|INV_指示|CNX_指示|
CR_命令	＝CRN_命令|CRI_命令|CRS_命令
PR_命令	＝PRN_命令|PRI_命令
RL_命令	＝RLN_命令|RLF_命令|RLD_命令|RLI_命令
LS_指示	＝LSN_指示|LSF_指示|LSD_指示|LSI_指示
CRN_命令	＝'CRN' 号码
CRI_命令	＝'CRI' 号码分界符标识
CRS_命令	＝'CRS' 地址
PRN_命令	＝'PRN' 地址分界符号码
PRI_命令	＝'PRI' 标识
RLN_命令	＝'RLN' |('RLN' RL_参数)
RLF_命令	＝'RLF' |('RLF' RL_参数)
RLD_命令	＝'RLD' |('RLD' RL_参数)
RLI_命令	＝'RLI'
DIC_命令	＝'DIC'
CIC_命令	＝'CIC'
LSN_指示	＝('LSN' 地址分界符号码)|('LSN' 地址分界符号码分界符状态)|'LSN'
LSF_指示	＝('LSF' 地址分界符号码')|('LSF' 地址分界符号码分界符状态)|'LSF'
LSD_指示	＝('LSD' 地址分界符号码)|('LSD' 地址分界符号码分界符状态)|'LSD'
LSI_指示	＝'LSI' 标识|'LSI'
CFI_指示	＝'CFI' 失败_类型
DLC_指示	＝'DLC' 持续时间
INC_指示	＝'INC'
VAL_指示	＝'VAL'
INV_指示	＝'INV' |('INV' 差错_类型)
CNX_指示	＝'CNX' |('CNX' CNX_参数)
号码	＝表示*(数字|特殊字符)(数字|特殊字符|表示)*
标识	＝表示*数字(数字|表示)*
地址	＝表示*数字(数字|表示)*
失败_类型	＝表示*('ET' |'NS' |'CB' |'RT' |'AB' |'NT' |'FC')
RL_参数	＝待规定*****
持续_时间	＝表示*数字(数字|表示)*
差错_类型	＝表示*('MS' |'CU' |'PS' |'PV')
状态	＝待规定*****
CNX_参数	＝待规定*****
数字	＝'0' |'1' |'2' |'3' |'4' |'5' |'6' |'7' |'8' |'9'
特殊字符	＝'&' |':' |'>' |'<' |'=' |'P' |'T'
表示	＝' ' |'.'
分界符	＝';'

4.1.5.2　有差错的命令/指示

— 每当检测到某一命令/指示具有第2级帧结构差错（帧结构、奇偶校验或FCS有错，见§4.1.3），将这命令/指示置之不理。
— 每当DCE在某一命令的信息中检测到差错或接收到不能执行的命令时，它就发送一个“无效”指示（INV）对这命令进行否认。在命令和指示的操作码中字母应该是大写字母。如果命令的三个字母操作码中所规定的大写字母被相应的小写字母取代，则按选用方式，DCE可以接受出现的小写字母。

4.1.5.3　命令/指示顺序

表7/V.25（乙）为所有规定的命令列出：
— 可以发送命令的接口状态，
— 发送命令后接口进入的状态，
— 与该命令有关的指示，
— 发送该指示后接口进入的状态，
— 该指示对命令所产生行动的影响。

注 — 接口状态图示于图5/V.25（乙）。此外，按照Z.100系列建议，用SDL描述的信息交换在附件B中提供。

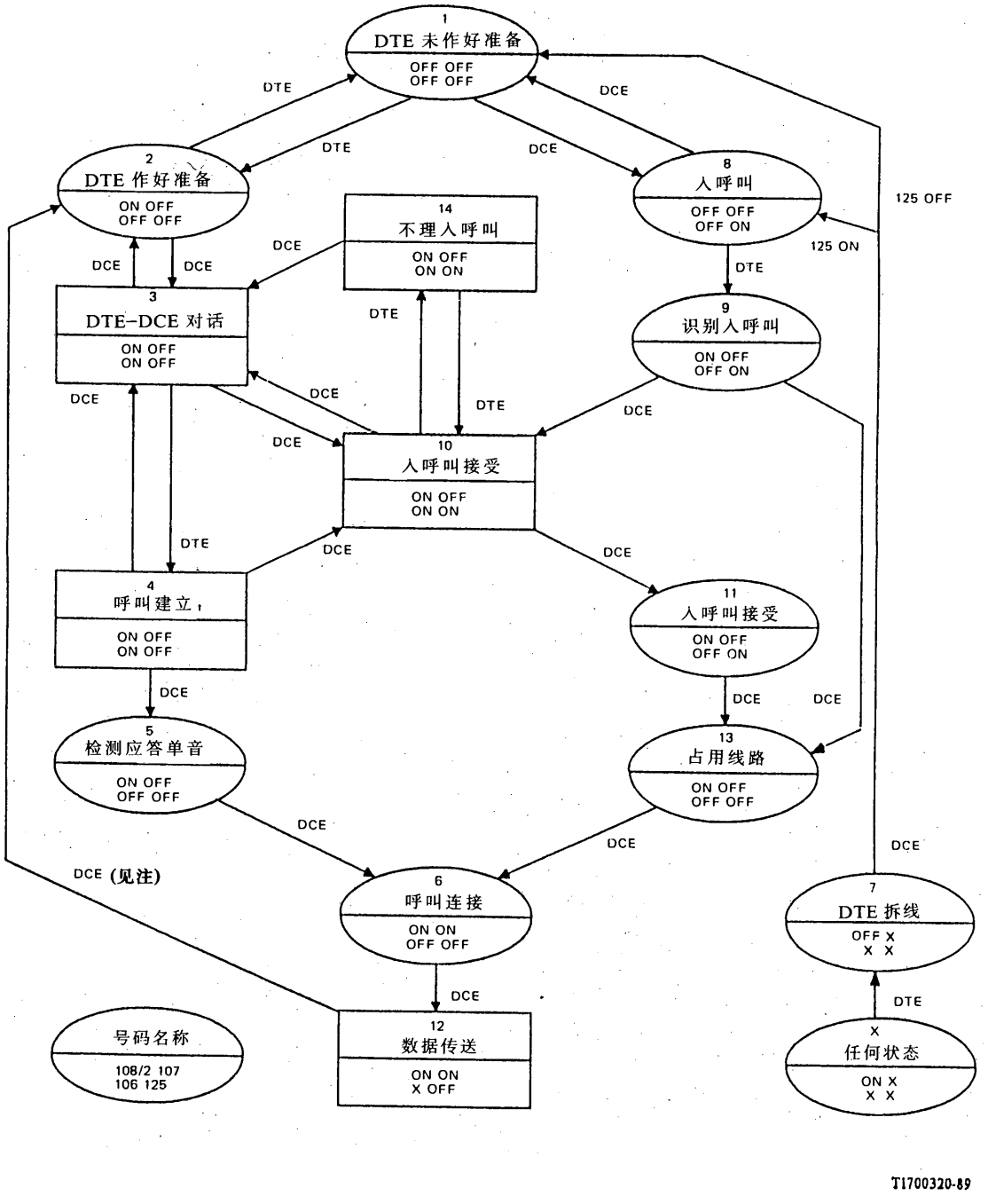
表7/V.25（乙）

命令、指示及其结果

DTE 命 令	起 始 状 态	至 状 态	DCE 响 应	至 状 态	结 果
呼叫请求（CR—）	3	NC	VAL/CFI	4/3	失 败
			VAL/CNX	4/5	接 受
			VAL/INC	4/10	中 止
			VAL—	4/10	中 止
			VAL/DLC	4/3	失 败
程序（PR-）[a]	3/10/14	NC	VAL	NC	接 受
			CNX（10）	11	中 止
列表请求（RL-）[a]	3/10/14	NC	LS—	NC	接 受
			CNX（10）	11	中 止
不理入呼叫（DIC）	10	NC	VAL	14	不接受入呼叫
连接入呼叫（CIC）	14	NC	VAL/CNX	11	接受入呼叫
			VAL	3	不接受入呼叫
任何命令	X	NC	INV	NC	失 败

NC　不变

a）接收INC - 电路125处于接通状态或断开状态和（或）发送DIC - 不会干扰程序和列表命令及其响应。



注 — DCE 拆线后的程序在建议 V.24 § 4.4.3 中叙述。

图 5/V.25（乙）

寻址呼叫 108/2 响应方式

4.2 呼叫数据站的接口程序

用于自动呼叫或应答的 DTE/DCE 接口程序示于图 5/V.25（乙）的状态图中。

呼叫建立程序如下：

— 当 DTE 未准备应答入呼叫或与 DCE 对话时，接口处于状态 1“DTE 未作好准备。”

— 在与 DCE 对话之前，DTE 应发出信号说明 108/2 处于“接通”状态，而接口则处于状态 2“DTE 作好准备”。

— DCE 使电路 106 处于“接通”状态，即状态 3“DTE-DCE 对话”，通知 DTE 它准备与 DTE 对话。在这状态中，DTE 可以发送命令，DCE 可以发送指示。

— 为了起始呼叫建立，DTE 应发送一个呼叫请求命令，DCE 应该用一个无效或有效指示对这命令进行确认。在后一种情况下，接口转移到状态 4“呼叫建立。”如果呼叫请求命令含有一个 PSTN（公用交换电话网）电码，DCE 应进行呼叫建立程序。如果它含有一个 DCE 存储器地址，DCE 应使用其存储的号码。

— DCE 仍处于拨号过程中的状态 4。

— 如果已建立呼叫并检测到应答单音（见 § 6.1），则 DCE 应发送呼叫连接指示，接口转移到状态 5“检测到应答单音”，而且电路 106 处于“断开”状态。

— 如果呼叫失败，DCE 处于状态 4 时，可以发送“呼叫失败”或延迟呼叫指示并返回到状态 3。在发送呼叫站标识和呼叫失败后的拆线期间，当 DCE 不能处理来自 DTE 新的命令时，它可以使电路 106 处于“断开”状态并返回到状态 2。

— 在完成线路程序之后（见 § 6.1）。电路 107 处于“接通”状态，而接口转移到状态 6“呼叫连接”。按正常方式，DTE 可以从此状态进入状态 12“数据传送阶段”。

— 当 DCE 在“摘机”状态之前处于状态 3 或状态 4 时，DCE 应使用电路 125 和（或）使用“入呼叫”指示，通知 DTE 有入呼叫。然后，接口转移到状态 10“入呼叫接受”。如果在这状态 DTE 不愿意应答入呼叫，它可以发送一个“不理入呼叫”命令。在这情况下，接口将转移到状态 14，并允许交换除“呼叫请求”而外的指示和命令。在检测到入呼叫之前某呼叫请求与入呼叫碰撞的情况，有待进一步研究。

— DTE 可以在任何时候使电路 108/2 处于“断开”状态，即状态 7“DTE 拆线”，来拆除呼叫或呼叫尝试。然后，接口将转移到状态 1 或 8，即电路 125 处于“断开”状态或“接通”状态。

4.3 在应答数据站的接口程序

自动呼叫和应答用的 DTE/DCE 接口程序示于图 5/V.25（乙）的状态图中程序如下：

— 当 DTE 未准备应答入呼叫或与 DCE 对话时，接口处于状态 1“DTE 未作好准备”。

— 在与 DCE 对话之前，DTE 应发出信号说明 108/2 处于“接通”状态，而接口则处于状态 2“DTE 作好准备”。

— DTE 使电路 106 处于“接通”状态，即状态 3“DTE-DCE 对话”，通知 DTE 它准备与 DTE 对话。在这状态中，DTE 可以发送命令，DCE 可以发送指示。

— DCE 使用电路 125 和（或）使用“入呼叫”指示，通知 DTE 有入呼叫，通过这一手段接口将从状态 3 或 4 转移到状态 10“入呼叫接受”。（在状态 4 的情况下，只有在 DTE 处于“摘机”状态之前才可能检测到呼叫。）

— 如果在 DTE 处于状态 1“DTE 未作好准备”时发生入呼叫，DCE 则转移到状态 8“入呼叫”。然后，DTE 可以使电路 108/2 处于“接通”状态对这呼叫进行响应或对 DCE 对话。接口便转移到状态 9“识别入呼叫”。DCE 将使电路 106 处于“接通”状态进行响应，而在这情况下接口转移到状态 10。

— 在处于状态 10 时，DTE 可以使电路 108/2 处于“断开”状态或发送一个“不理入呼叫”命令，拒绝入呼叫，DCE 应该用一个无效或有效指示对这命令进行确认。在后一种情况下，接口将继续处

于状态 10 并允许交换除“呼叫请求”而外的指示和命令。如果在国家规定的一段时间内没有发送“不理入呼叫”命令或在该命令被随后的“连接入呼叫”命令清除时，DCE 应该用一个无效或有效指示对这命令进行确认，使电路 106 处于断开状态，接受入呼叫，可以发送呼叫连接指示，并转移到状态 11“接受入呼叫”，再使电路 125 处于断开状态，由状态 11 转移到状态 13“占用线路”。

— 过去提供的没有编程能力的简单的 DCE 不需对 DIC 和 CIC 命令进行响应。

— 在这情况下，DCE 将根据国家规定直接地或在预定的一段时间之后连接入呼叫，这样直接由状态 9“识别入呼叫”转移到状态 13“占用线路”。

— 在完成线路程序之后（见 § 6.1），电路 107 处于“接通”状态，而接口转移到状态 6“呼叫连接”。按正常方式，DTE 可以从此状态进入状态 12“数据传送”阶段。

5 由 DTE 控制的直接呼叫和（或）应答（电路 108/1）

直接呼叫操作方式为 DTE 提供在 PSTN 中对某个预定的数据站建立呼叫的设施，而在 DTE 和 DCE 之间不需交换信息。要呼叫的 PSTN 号码（或 PSTN 序列号）被记录在 DCE 中，本建议不包括在 DCE 中记录号码的方法。

5.1 涉及的接口电路

在这自动呼叫/应答程序中使用的接口电路列于表 8/V.25（乙）中。

表 8/V.25（乙）

接口电路		方向	
号码	名称	来自 DCE	至 DCE
107	数据设备作好准备	×	
108/1	将数据设备接至接路		×
125	呼叫指示器	×	

5.1.1 电路 107——数据设备作好准备

i） 在自动呼叫建立程序结束时，DCE 应使电路 107 处于“接通”状态对 DTE 说明接续已建立而且 DCE 被接至线路；

ii） 在完成人工呼叫建立程序时，DCE 应使电路 107 处于“接通”状态。

在下述情况 DCE 应使电路 107 处于“断开”状态：

i） 对 DTE 说明在数据传送阶段接续已被拆除（在国家规定有此要求时允许这样做）；

ii） 在数据传送阶段对于 DTE 使电路 108/1 变成“断开”状态而提出的拆线请求进行响应。

5.1.2 电路 108/1——将数据设备接至线路

DTE 应使电路 108/1 处于“接通”状态：

i） 通知 DCE 占用线路，拨预先记录的号码并作为主叫一方在 PSTN 中执行连接程序；

ii） 如果电路 125 处于“接通”状态，通知 DCE 占用线路，并作为被叫一方在 PSTN 中执行连接程序。

DCE 应使电路 108/1 处于“断开”状态：

i） 在数据传送时通知 DCE 拆线：

ii） 通知 DCE 中止呼叫建立程序；

iii） 对 DCE 说明它不准备接受入呼叫。

5.1.3 电路 125—呼叫指示器

DCE 应提供电路 125。

5.2 在呼叫数据站的接口程序

图 6/V.25（乙）中的状态图示出不同接口状态之间允许的转变。图 6/V.25（乙）的左侧示出呼叫建立。呼叫建立进行如下：

— 每当 DTE 希望起始呼叫时，它检查电路 125 应处于“断开”状态，然后使电路 108/1 处于“接通”状态。在从状态 1“空闭”转变到状态 2 时启动定时器（T1）。”

— 当 DCE 识别到已成功地建立呼叫时，它使电路 107 处于“接通”状态，而转变到状态 3“数据传送”。

— 如果第一次呼叫尝试不成功，则 DCE 可以根据其程序设计和国家规定再作尝试。在这期间，接口继续保持在状态 2。

— 在处于状态 1 时，每当出现入呼叫，DCE 将使电路 125 处于“接通”状态，而接口转变到状态 5“入呼叫”。当 DTE 使电路 108/1 处于“接通”状态接受入呼叫时，便到达“接受入呼叫”，这导致状态 7“应答站连接”。在处于状态 7 时 DCE 可以使电路 108/1 处于“断开”状态中止入呼叫，并返回到状态 1。

— 在处于状态 2 时，每当在 DCE 占用线路之前检测到入呼叫，DCE 将使电路 125 处于“接通”状态。然后，接口转移到状态 6，因为入呼叫的优先等级比呼叫建立尝试高。在进入状态 7 之前，DCE 应继续处于状态 6 至少达 100ms（此值有待进一步研究），以允许 DTE 识别电路 125 的“接通”状态。

— 在处于状态 2 时，DTE 能够使电路 108/1 处于“断开”状态中止呼叫尝试。如果定时器 T1 到时而电路 107 继续处于“断开”状态，就可以这样做。

注 — 超时 T1 的范围为 1 — 5 分钟，这取决于 DCE 的程序设计和国家规定。

5.3 在应答数据站的接口程序

该方式为 DTE 提供“按每次呼叫”接受入呼叫的设施。

其操作方式示于图 6/V.25（乙）中状态图的右侧，并进行如下：

— 每当 DCE 在线路上检测到振铃信号时，它便使电路 125 处于“接通”状态，并从状态 1“空闲”转变到状态 5“入呼叫”。

— 如果 DTE 不愿接受该呼叫，它可使电路 108/1 保持在“断开”状态。在振铃信号结束后，接口返回到状态 1。

— 如果 DTE 愿意接受该呼叫，它使电路 108/1 处于“接通”状态，并从状态 5“入呼叫”转变到状态 6“接受入呼叫”，然后转移到状态 7 应答站连接”。

— 在状态 7“应答站连接”，DCE 如 § 6 详述的那样接受呼叫。在处于该状态时，DTE 可以使电路 108/1 处于“断开”状态中止接续。

— 在连接程序完成后，DCE 使电路 107 处于“接通”状态，然后从状态 7“应答站连接”转变到状态 3“数据传送”。

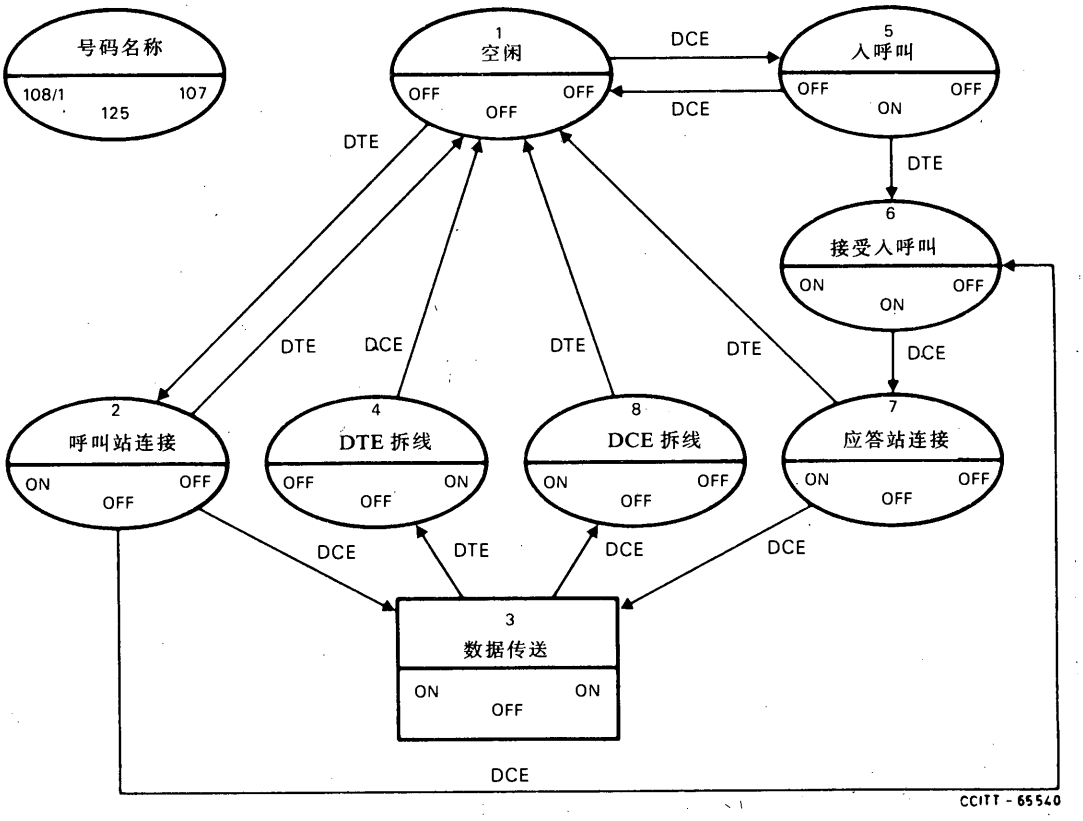


图 6/V.25（乙）

直接呼叫 108/1 应答方式简化程序

6 线路程序

6.1 呼叫 DCE 的线路程序

— 每当 DCE 接收到呼叫请求（见图 5/V.25（乙）和图 6/V.25（乙）），DCE 便处于“摘机”状态，占用线路。

— 当检测到拨号音时，或在国家规定允许的场合下，在一段固定的延迟后，可以进行拨号。延迟值将取决于国内的网络。

— 在完成拨号后，或者如有可能，在识别另一端的“摘机”状态之后，发送如建议 V.25 规定的呼叫单音。

— 在呼叫单音中断期间，DCE 监视线路以检测网络的呼叫进行单音和（或）按建议 V.25 规定由远地 DCE 提供的应答单音。如果在一段超时的时间内没检测到应答单音，则 DCE 可以处于“挂机”状态并发送适宜的“呼叫失败”指示。在识别到网络的特殊信令单音时，它也可以发送“呼叫失败”指示。

— 当 DCE 识别到如建议 V.25 详述的应答单音时，它应发送呼叫连接指示并使电路 106 处于“断开”状态。

— 包括使电路 107 处于“接通”状态和完成连接程序在内的所有其它动作均按建议 V.25 的详细规定。

处理不成功呼叫的政策可能取决于国内的网络。在这方面，呼叫始发数据站的第一级行动不属于本建议的范围，这可能要涉及 DCE 或 DTE 阻止进一步的呼叫尝试。

如果用户有抱怨情绪，第二级行动可以允许主管部门跟踪错误呼叫；若主管部门有此要求，第二级行动应按下述方式实现：

6.1.1 呼叫站识别（在主管部门有此要求时）

为了使主管部门有办法跟踪始发者的错误呼叫，呼叫始发数据站必须在线路上发送识别信息。

6.1.1.1 发送识别信息的准则

在下述情况，发送呼叫单音后，应发送呼叫站识别信息：

— 在最后一个数字拨号结束后的时间间隔 T2 内没有接收到应答单音，或

— 在检测远端 DCE "摘机" 状态后的时间间隔 T3 内没有接收到应答单音。

T2 和 T3 超时及其持续时间的选择取决于国家的规定。

每当 DCE 进入在线路上发送识别信息的状态时，它将推迟执行 DTE 使电路 108 处于"断开"状态的任何拆线请求，直至完成识别信息的发送。

整个识别信息应连续发送三次或更多的次数。

6.1.1.2 调制方法

识别信号应使用 1300Hz（传号）和 2100Hz（空号）的频率进行异步调频，这样就能使用符合建议 V.23 规定的调制解调器接收此信号。

调制速率应为 1200 波特。如果这速率不能实现，则应使用 300 波特的调制速率。

6.1.1.3 识别信息的格式

识别信息应按国际 5 号电码进行编码，并按建议 T.50 和建议 V.4 的规定，带有一个起始比特，一个终止比特和一个偶数奇偶校验位。识别号码头几个数字应含有用户电话号码的国家代码。

6.1.1.4 实现

除了本建议的内容以外，还必须遵照国家主管部门的规定。附加的要求为：

— 使用带有或没有识别号码的 CRI 命令；

— 发生和存储识别号码；

— 识别号码的整个结构和内容（除头两个数字外）；

— 记录和检测识别信息。

6.2 应答 DCE 的线路程序

— 在线路上接收到振铃时，DCE 使电路 125 处于"接通"状态；在能实现的场合，如果电路 108/2 和 106 处于"接通"状态，发送"入呼叫"指示。

— 如果电路 108/1 或电路 108/2 处于"断开"状态，则 DCE 等待电路 108 变成"接通"状态。

— 如果电路 108/2 处于"接通"状态而且在国家规定的一段时间内没有接收到"不理入呼叫"命令，则 DCE 可以发送呼叫连接指示（如能实现），然后"摘机"。

— 当电路 108/1 处于"接通"状态时，在国家规定的一段时间之后 DCE "摘机"。

— 如果电路 108 没有处于“接通”状态，则呼叫不予应答。
— 每当 DCE“摘机”时，如果电路 106 没有处于“断开”状态，则 DCE 使该电路变成“断开”状态。
— 在 DCE 处于“摘机”状态之后，DCE 完成连接程序，并按建议 V.25 的详细规定使电路 107 处于“接通”状态。

7 人工呼叫和应答

人工呼叫自动应答数据站和自动呼叫人工应答数据站的操作程序与建议 V.25 §6 和 §7 两节的详细规定相同。但是，使用“DTE 授权的寻址呼叫和（或）应答”方式时，在使电路 107 处于“接通”状态之前，电路 106 必须处于“断开”状态。

在希望被叫数据站具有人工应答方式的场合，可能要对呼叫 DCE 指出这一点。其实现方法有待进一步研究。

附 件 A

（附于建议 V.25（乙））

测 试 设 施

维护设施指导

本附件含有关于实现建议 V.25（乙）自动呼叫程序所需的测试设施的情况。

本附件不想采用这种程序，特别是不采用主管部门提供的集中的维护设施。

为了能在 DTE 或 DCE 中确定故障，DTE 不应牵连到测试中去。例如按一下 DCE 的按钮，可以开始测试，而且通过可视指示器可以把测试结果指示呈现出来。

实际的测试有两个阶段组成：DCE 自测和同维护中心协同进行的测试。本建议没有规定这两个阶段的启动次序。DCE 调制解调器部分的测试不属于本建议的范围，而应根据建议 V.54 的规定单独完成。

A.1 DCE 自测阶段

在这阶段，DCE 将尽量测试更多的功能和硬件。

测试应包括在 DTE-DCE 接口处的一个环路，它与建议 V.54 的环路 2 相似，应包括呼叫建立和拆线阶段正常运用的所有电路。其它的测试部分取决于 DCE 的实现，例如在以微机为基础的设计的情况下，CPU，RAM 和 ROM 的功能测试将是适宜的。

A.2 与维护中心协同进行的 DCE 测试

在这阶段，程序如下：

A.2.1 用户人工地与维护中心（MC）建立呼叫。

A.2.2 在应答该呼叫时，MC 将发送一个长度适宜的应答单音，以保证 DCE 的检测。

A.2.3　一旦检测到应答单音，DCE 应与线路连接。

A.2.4　在检测到应答单音结束时，DCE 根据有关主管部门的规定，开始发送拨号数字 1，2，3，4，5，6，7，8，9，0。

注 — 这些拨号数字应具有与自动呼叫建立期间同样的间隔。

A.2.5　如果检测的数字不是都正确，MC 将发送 2100Hz 单音达 0.4±0.1 秒，表示“负”的测试结果并拆线。

A.2.6　在检测到 2100Hz 单音时，DCE 将结束测试程序并表示“负”的测试结果。

A.2.7　如果所有数字均接收无误，则 MC 将发送 1300Hz 单音达 0.4±0.1 秒，并对 DCE 开始发送按有关主管部门规定的信令单音。

A.2.8　在此序列结束时，MC 将发送 2100Hz 单音达 0.4±0.1 秒并拆线。

A.2.9　接收 2100Hz 单音的 DCE 将根据测试结果给出一个正的或负的指示，并结束这程序。

注 — 对于脉冲拨号，开路接点应该由 2100Hz 单音表示，闭合接点由无信号表示。

附　件　B

（附于建议 V.25（乙））

寻址呼叫 — 108/2 响应方式的 SDL 描述

本附件按照 Z.100 系列的建议对于本建议规定的寻址呼叫 — 108/2 响应方式的信息交换提供 SDL 描述。有关自动呼叫程序部分在 § 4 和图 5/V.22（乙）中予以规定，如果有什么模糊不清之处，应以上述规定作为标准。

在 DCE 进入状态 3“DTE-DCE 对话”或状态 10“入呼叫接受”时，便产生图 B - 2/V.25（乙）所述的过程，该图的图解见图 B-1/V.22（乙）。在 DCE 进入状态 5“检测应答单音或状音 11”或“接受入呼叫”时该过程结束。

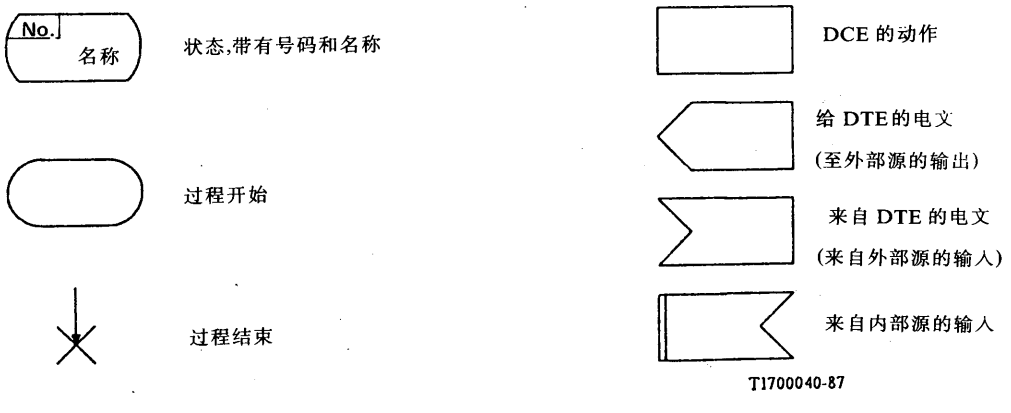
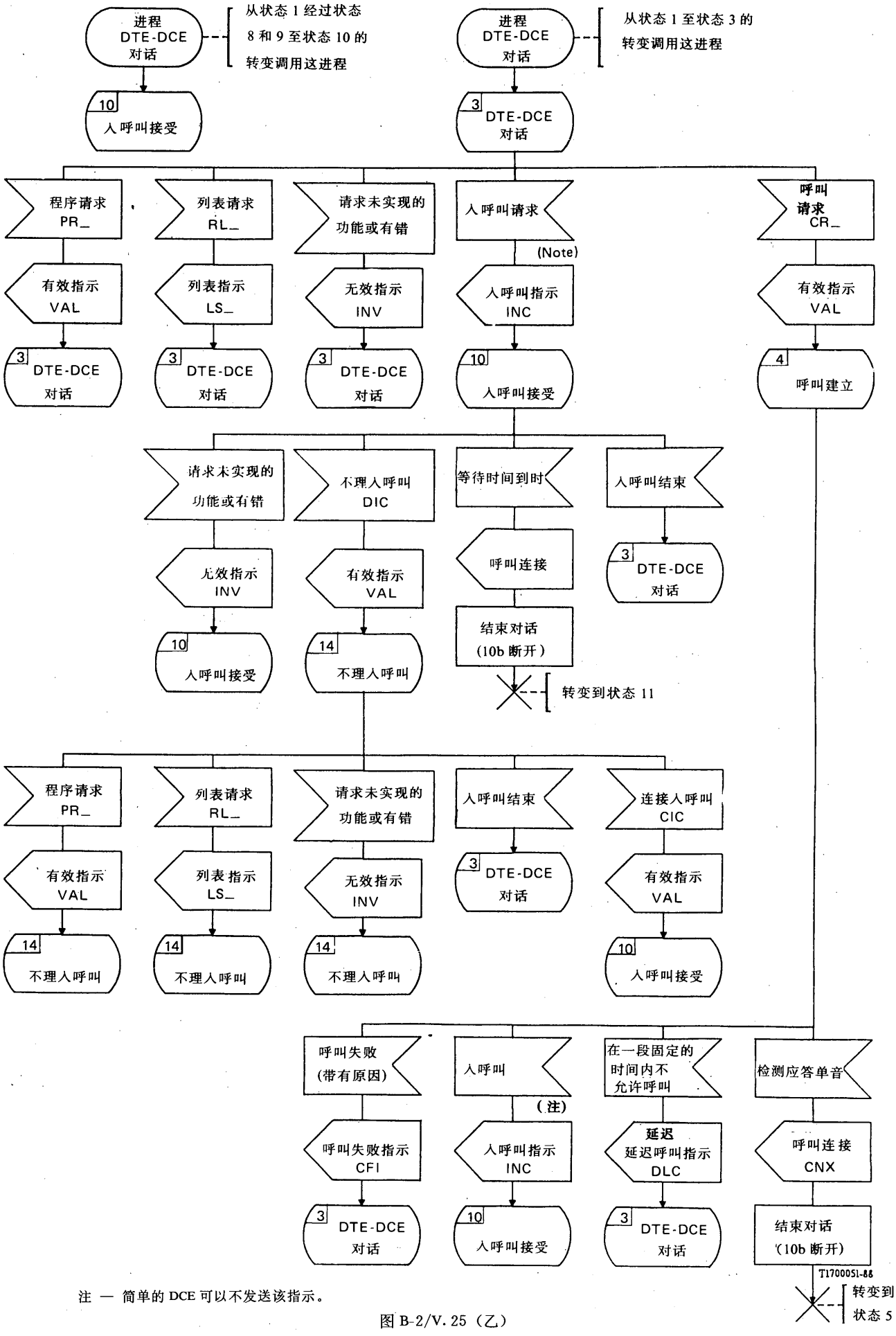


图 B - 2/V.25（乙）

图 B - 2/V.25（乙）中 SDL 图的图解

ARCHIVES U.I.T. GENÈVE



注 — 简单的 DCE 可以不发送该指示。

图 B-2/V.25（乙）

详细的 SDL 图，在 DCE 一侧

附 录 I

（附于建议 V.25（乙））

关于 V.25（乙）命令/指示语法的一般描述

下表一般地说明了 V.25（乙）的信息语法，这在开发任何与建议 V.25（乙）一致的应用时可作为指导（V.25（乙）语法的详细说明示于表 6/V.25（乙））。

表 I - 1/V.25（乙）

V.25（乙）信息语法的一般说明

描述语言	
a|b　表示集(a,b)	
ab　表示(ab)	
a* 表示集(e,a,aa,aaa,…)(e=空白)	
说明：	
信息	=(操作码)|(操作码参数_表)
操作码	=字母字母字母
参数表	=参数(分界符参数)*
参数	=(字母|数字|特殊字符|表示)(字母|数字|特殊字符|表示)*
字母	='A'|'B'|'C'|'D'|'E'|'F'|'G'|'H'|'I'|'J'|'K'|'L'|'M'|'N'|'O'|
	'P'|'Q'|'R'|'S'|'T'|'U'|'V'|'W'|'X'|'Y'|'Z'
数字	='0'|'1'|'2'|'3'|'4'|'5'|'6'|'7'|'8'|'9'
特殊字符	='&'|':'|'>'|'<'|'='|'P'|'T'
表示	=''|'.'
分界符	=';'

注 — 参数的语法取决于信息，应该在信息描述中予以规定。

建　议　V.26

四线租用电话型电路上使用的标准化 2400bit/s 调制解调器

（1968 年订于马德普拉塔；1972、1976 和 1980 年修改于日内瓦；
1984 年修改于马拉加-托雷莫里诺斯）

由于考虑到目前已有的和即将问世的各种特性的调制解调器能够满足主管部门和用户要求，本建议决不限制在租用电路上使用任何其它调制解调器。

1　建议在符合建议 M.1020 的四线租用点对点电路和多点电路上以 2400bit/s 的速率传输数据的调制调

解器的主要特性如下：

a） 它能以全双工方式工作；

b） 四相调制，同步工作方式；

c） 在每个传输方向上都有一个反向（监控）信道，其调制速率可高达 75 波特，这些信道供选用。

2 线路信号

2.1 载频为 1800±1Hz。不另外提供导频。所用的功率电平将符合建议 V.2 的规定。

2.2 正向和反向信道之间的功率分配

如果在同一方向上出现正向和反向信道同时传输的情况，则反向信道的功率电平必须比数据信道的功率电平低 6dB。

2.3 要传输的数据流被分成成对的连续比特（双比特）。每个双比特相对于前一个信号码元的相位进行相位变化编码。在接收端，这些双比特被译码，所有的比特按正确的次序重新加以组合。表 1/V.26 列出两种编码安排供选用。双比特左边的数字是在数据流中首先出现的数字。

表 1/V.26

双比特	相位变化（见注）	
	选择 A	选择 B
00	0°	+45°
01	90°	+135°
11	+180°	+250°
10	+270°	+315°

注 — 相位变化是指从一个信号码元中心到下一个信号码元中心的跃变区内的实际在线相移。

选择 A 和选择 B 的相位变化的含义，由图 1/V.26 中给出的线路信号图加以说明。

2.4 同步信号

在电路 105 从“断开”至“接通”的跃变和电路 106 从“断开”至“接通”的跃变之间整个间隔持续时间内，线路信号应是与连续传输的双比特 11 相对应的那个信号。这就是通常所说的同步信号。

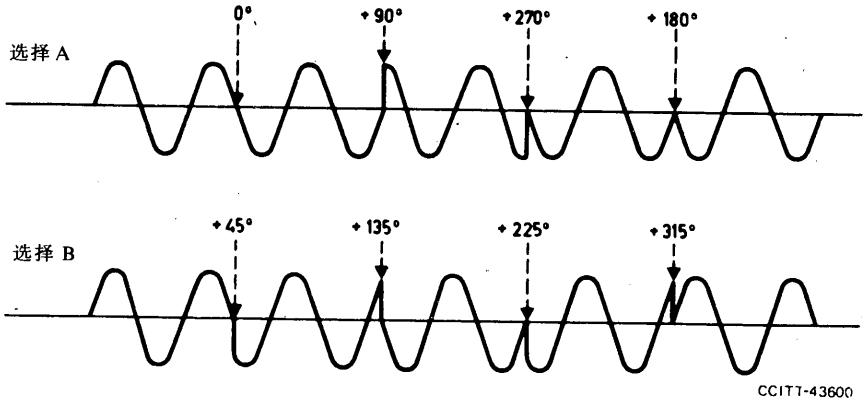


图 1/V.26

表 2/V.26

接口电路		正向（数据）信道 半双工或全双工（见注）	
编号	名称	不带反向信道	带反向信道
102	信号地线或公共回线	×	×
103	发送数据	×	×
104	接收数据	×	×
105	请求发送	×	×
106	准备发送	×	×
107	数据设备作好准备	×	×
108/1	把数据设备接至线路	×	×
109	数据信道接收线路信号检测器	×	×
113	发送机信号码元定时（源于 DTE）	×	×
114	发送机信号码元定时（源于 DCE）	×	×
115	接收机信号码元定时（源于 DCE）	×	×
118	反向信道发送数据	—	×
119	反向信道接收数据	—	×
120	发送反向信道线路信号	—	×
121	反向信道作好准备	—	×
122	反向信道接收线路信号检测器	—	×

注 — 全部基本接口电路和提供的任何其它接口电路都应符合建议 V.24 的功能和操作要求。标有×的所有接口电路都应符合有关建议电特性的规定（见§8）在数据终端设备和数据电路终接设备中恰当地予以终接。

注 — 由于某些原因，接收端定时恢复的稳定性容易对数据码型敏感。尽管存在着缺乏稳定性的理由，双比特 11 的出现仍提供了一种稳定的作用。我们建议用户在数据中要有足够的二进制 1，以保证双比特 11 能经常出现。在某些情况下，使用扰码方法也可能有助于解决定时恢复问题。然而，需要在使用一条电路的两个用户之间事先达成协议。

3 数据传信速率和调制速率

数据传信速率应为 2400bit/s±0.01%，即调制速率为 1200 波特±0.01%。

4 接收信号的频率容限

由于注意到在发送端允许的载频容限是±1Hz，而且假定在调制解调器之间的接续中最大的频率漂移为±6Hz，接收机必须能够接受在接收频率中至少为±7Hz 的误差。

5 反向信道

调制速率、特征频率、容限等等与建议 V.23 中有关反向信道的内容相同。

6 接口电路

6.1 有关的接口电路表（见表 2/V.26）

6.2 电路 109 的门限和响应时间

当输入线路信号的电平下降至－31dBm 或者更低一些而其持续时间超过 10±5ms 时，将使电路 109 处于“断开”状态。当电平增加到－26dBm 或者更高一些时，将在 10±5ms 的时间范围内使这个电路处于“接通”状态。电平在－26dBm 和－31dBm 之间时电路 109 的状态未加规定，但是信号电平检测器应显示滞后作用，使得从“断开”跃变至“接通”时的电平比从“接通”跃变至“断开”时的电平至少大 2dB。当发送§2.4 中规定的同步信号时，应该要测量这些数值。要注意前面所提到的时间只与电路 109 规定的功能有关，而不必包括调制解调器取得位同步的时间。

注 — 应当使用上面规定的信号电平，除非最后完成的建议 M.1020[1]另有规定。

6.3 电路 106，121 和 122 的响应时间

电路 106 断开→接通 接通→断开	65—100ms（见注 1） （暂时的）	25—45ms（见注 2） （暂时的）
	≤2ms	
电路 121 断开→接通 接通→断开	80—160ms	
	≤2ms	
电路 122 断开→接通 接通→断开	<80ms	
	15—80ms	

注 1 — 当不需要经常操作电路 105 时，如在点对点应用的许多场合，应使用这些时间。要进一步研究证实所列范围。

注 2 — 当需要经常操作电路 105 时，如在多点应用的许多场合，应使用这些时间。要进一步研究来减少这些时间。

6.4 电路 122 的门限

— 大于－34dBm，电路 122 接通；

— 小于－39dBm，电路 122 断开

电平介于－34dBm 和－39dBm 之间的电路 122 的状态未予以规定，但是信号检测器应显示滞后作用，使得从“断开”跃变至“接通”时的电平比从“接通”跃变至“断开”时的电平至少大 2dB。

6.5 接口电路的故障状态

（见建议 V.28§7 有关接收器故障检测类型）

6.5.1 DTE 应使用故障检测类型 1，把电路 107 的故障状态视为“断开”状态。

6.5.2 DCE 应使用故障检测类型 1，把电路 105 和 108 上的故障状态视为“断开”状态。

6.5.3 上面未提到的所有其它电路可以使用故障检测类型 0 或 1。

7 定时安排

在调制解调器中应装有时钟，以便给数据终端设备提供发送机信号码元定时（电路 114）和接收机信号

码元定时（电路 115）。发送机信号码元定时也可在数据终端设备中而不在数据电路终接设备中始发，并通过电路 113 传送至调制解调器。

8 接口电路的电特性

建议把符合建议 V. 28 的电特性与 ISO2110 规定的连接器及插针分配方案一起使用。

注 — 制造厂家可能希望说明，长期的目标是要取代建议 V. 28 规定的电特性，而第十七研究组已经同意此项工作应继续进行下去。为了能研制出适于 V 系列建议应用的更有效的全平衡型的接口电路数减至最小的接口。

9 为帮助设备制造厂家提供下述资料

在操作人员的控制下，数据调制解调器对发送电平或接收灵敏度不应有任何调整。

参 考 文 献

[1] CCITT Recommendation *Characteristics of special quality international leased circuits, with special bandwidth conditioning*, Vol. IV, Rec. M.1020.

建 议 V. 26（乙）

公用交换电话网中使用的标准化 2400/1200bit/s 调制解调器

（1972 年订于日内瓦；1976 年和 1980 年修改于日内瓦；1984 年修改于马拉加 - 托雷莫里诺斯）

CCITT，

鉴于

(a) 需要在公用交换电话网上以 2400bit/s 的速率进行数据传输；

(b) 在某些国家内公用交换电话网上的大部分电路都能进行速率为 2400bit/s 的数据传输；

(c) 在公用交换电话业务中，只有很少一部分国际电路能进行速率为 2400bit/s 的数据传输。

发表下列意见

(1) 应当允许在公用交换电话网上进行速率为 2400bit/s 的数据传输。由于不可能保证在每次接续或每个路由中的传输都可靠，因此在提供业务之前应在最有可能的终点之间进行测试。

CCITT 预期，在今后几年中现代技术的发展将会产生设计更先进的调制解调器，使得可靠的传输能在更大比例的接续上进行。

注 — 本建议的条款应视为暂时的规定，其目的是给急需这种业务的地方以及在预期开设令人满意的业务的两地之间提供业务。在公用交换电话网上以 2400bit/s 或更高速率传输的改进方法，急需继续进行研究，其目的是要提出一种传输方法，使它可以在正常业务中的大部分接续中提供更加可靠的业务。

(2) 此种业务使用的调制解调器特性暂时规定如下：

1 主要特性

a) 在通信信道上使用载频、调制和编码都符合建议 V.26 选择 B 规定（见下面的注解）的 2400bit/s 数据传信速率。主管部门和用户应当注意，在国际接续中，这种调制解调器的性能，如果不预先进行测试并在必要时加以调整，就可能不总是那么适合于这种业务。

b) 1200bit/s 的减速能力。

c) 包含一条调制速率可达 75 波特的反向信道，此信道可以选用。

注 — 要注意到目前有一些老式的调制解调器在工作，这些调制解调器使用符合建议 V.26 选择 A 规定的编码方法。

2 速率为 2400 和 1200bit/s 的线路信号

2.1 载频应为 1800±1Hz。不另外提供导频。所用的功率电平将符合建议 V.2 的规定。

2.2 相位失真极限

发送线路信号的频谱应具有（通过滤波器、均衡器或数字手段获得的）线性相位特性。相位失真特性的偏差不应超过图 1/V.26（乙）中规定的极限。

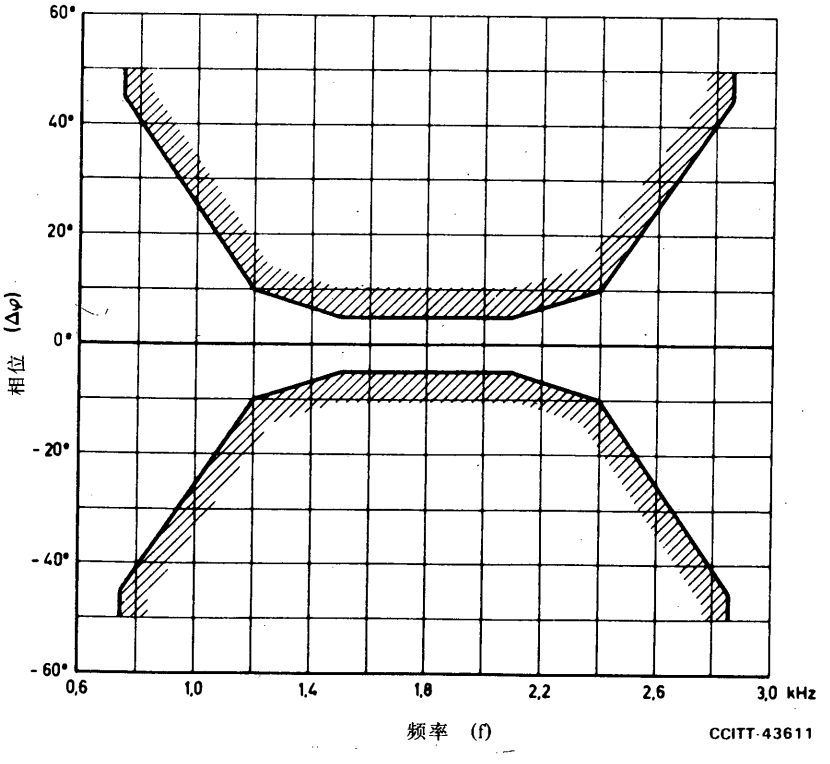


图 1/V.26（乙）

发送至线路的信号的相位失真容限

2.3 正向信道和反向信道之间的功率分配

暂时建议正向信道和反向信道之间的功率平均分配。

2.4　以 2400bit/s 进行操作

2.4.1　要发送的数据流被分成成对的连续比特(双比特)。每个双比特相对于前一个信号码元的相位进行相位变化编码（见表 1/V.26（乙））。在接收端这些双比特被译码，并按正确的次序把这些比特重新加以组合。双比特左边的数字是在数据流中首先出现的数字。

相位变化的含义由图 2/V.26（乙）中给出的线路信号图加以说明。

表 1/V.26（乙）

双　比　特	相　位　变　化　（见注）
0　0	+45°
0　1	+135°
1　1	+225°
1　0	+315°

注 — 相位变化是指从一个信号码元中心至下一个信号码元中心的跃变区内的实际在线相移。

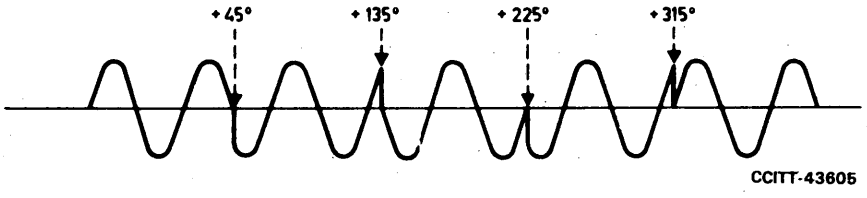


图 2/V.26（乙）

2.4.2　同步信号

在电路 105 或 107 从“断开”跃变至“接通”和电路 106 从“断开”跃变至“接通”之间的整个间隔持续时间内，线路信号应是与连续传输的双比特 11 相对应的那个信号。这就是通常所说的同步信号（见下面 § 5.2.2）。

注 — 由于某些原因，接收端定时恢复的稳定性容易对数据码型敏感。尽管存在着缺乏稳定性的理由，双比特 11 的出现仍提供了一种稳定的作用。我们建议用户在数据中要有足够的二进制 1，这将保证双比特 11 能经常出现。

2.4.3　数据传信速率和调制速率

数据传信速率应为 2400bit/s±0.01%，即调制速率为 1200 波特±0.01%。

2.5　以 1200bit/s 进行操作

2.5.1　所用的编码和调制是二相差动调制，二进制 0 代表+90°，二进制 1 代表+270°。

2.5.2　数据传信速率应为 1200bit/s±0.01%，调制速率仍为 1200 波特±0.01%。

3 接收信号的频率容限

由于注意到在发送端允许的载频容限是±1Hz，而且假定在调制解调器之间的接续中最大的频漂为±6Hz，所以接收机必须能够接受在接收频率中至少为±7Hz 的误差。

4 反向信道

4.1 反向信道的调制速率和特征频率

反向信道的调制速率和特征频率如下：

	Fz （符号 1，传号）	F_A （符号 0，空号）
调制速率高达 75 波特	390Hz	450Hz

在反向信道接口上没有任何信号时，将发送状态 Z 信号。

4.2 反向信道特征频率的容限

因为反向信道是个音频电报式的信道，频率容限应当与建议 R.35[1]中移频音频电报的频率容限一样。

上面§3 中所要求的在调制解调器之间的接续中±6Hz 的频漂会在反向信道中产生额外的失真。这点在设计时应当考虑进去。

5 接口电路

5.1 基本的接口电路表

表 2/V.26（乙）列出在公用交换电话网上使用的调制解调器，其中包括为进行人工呼叫或应答，或自动呼叫或应答而装备的终端设备所用的基本接口电路表。

5.2 电路 106，109，121 和 122 的响应时间（见表 3/V.26（乙））

5.2.1 电路 109 的响应时间，是指把测试同步信号接至调制解调器接收线路端子，或把该信号从调制解调器接收线路端子上去掉，和在电路 109 上出现相应的“接通”和“断开”状态之间所经过的时间。

测试同步信号的电平应当在比接收线路信号检测器从“断开”至“接通”的实际门限高 3dB 的电平和接收信号的最大允许电平之间的电平范围之内。在这范围内的所有电平测得的响应时间，应在规定的极限之内。

5.2.2 电路 106 的响应时间是：

— 电路 105 上从“接通”或“断开”状态开始，到电路 106 上出现相应的“接通”或“断开”状态这一段时间；或者

— 电路 107（在不需要使用电路 105 来始发同步信号的场合）上从“接通”或“断开”状态开始到电路 106 上出现相应的“接通”或“断开”状态这一段时间。

表 2/V.26（乙）

接口电路		正向（数据）信道 单工系统（见注 1）				正向（数据）信道 半双工系统（见注 1）	
编号	名称	无反向信道		有反向信道		无反向信道	有反向信道
		发送端	接收端	发送端	接收端		
102	信号地线或公共回线	×	×	×	×	×	×
103	发送数据	×		×		×	×
104	接收数据		×		×	×	×
105	请求发送	×		×		×	×
106	准备发送	×		×		×	×
107	数据设备作好准备	×	×	×	×	×	×
108/1 或 108/2（见注 2）	把数据设备接至线路 数据终端作好准备	×	×	×	×	×	×
109	数据信道接收线路信号检测器		×		×	×	×
111	数据传信速率选择器（源于 DTE）	×	×	×	×	×	×
113	发送机信号码元定时（源于 DTE）	×		×		×	×
114	发送机信号码元定时（源于 DCE）	×		×		×	×
115	接收机信号码元定时（源于 DCE）		×		×	×	×
118	反向信道发送数据				×		×
119	反向信道接收数据			×			×
120	发送反向信道线路信号						×
121	反向信道作好准备				×		×
122	反向信道接收线路信号检测器			×			×
125	呼叫指示器	×	×	×	×	×	×

注 1 — 全部基本接口电路和所提供的任何其它电路都应符合建议 V.24 的功能和操作要求。标有×的全部接口电路均应按照有关建议电特性的规定，在数据终端设备和数据电路终接设备中恰当地予以终接（见 § 7）。

注 2 — 此电路根据其用途应能用作电路 108/1 或电路 108/2。

5.3 数据信道和反向信道接收线路信号检测器的门限

对于各种类型的接续（即公用交换电话网或非交换的租用电话电路），在调制解调器接收线路端子的接收线路信号的电平：

— 大于－43dBm，电路 109/122 接通；

— 小于－48dBm，电路 109/122 断开。

电平介于－43dBm 和－48dBm 之间时电路 109 和 122 的状态未加规定。但是信号检测器应显示滞后作用，使得从“断开”跃变至“接通”时的电平至少比从“接通”跃变至“断开”时的信号电平大 2dB。

在传输状态已知和允许的地方，可以在调制解调器安装时，把接收线路信号检测器的这些响应电平改变为灵敏度较小的数值（即分别为－33dBm 和－38dBm）。

5.4　使用半双工方式时的箝位

在二线电路上以半双工方式工作时，

a）在电路 105 处于“接通”状态时，DCE 应使电路 104 保持二进制 1 状态，并使电路 109 保持“断开”状态，而在需要防止电路 104 上出现假信号时，DCE 应在电路 105 从“接通”跃变至“断开”之后，使上述电路 104 的二进制 1 状态以及电路 109 的“断开”状态持续保持 150±25ms。附加的延迟可根据系统的考虑加以选用。

b）当电路 120 处于“接通”状态时，DCE 应使电路 119 保持二进制 1 状态，并使电路 122 处于“断开”状态，而在需要防止电路 119 上出现假信号时，DCE 应在电路 120 从“接通”跃变至“断开”之后，使上述电路 119 的二进制 1 状态及电路 122 的“断开”状态保持一段间隔时间。这间隔具体的持续时间有待进一步研究。这附加的延迟可根据系统的考虑加以选用。

表 3/V.26（乙）

响应时间

电路 106 断开→接通 接通→断开	750-1400ms （见注 1）	a）65-100ms　（见注 2） b）200-275ms　（见注 2）
	≤2ms	
电路 109 断开→接通 接通→断开	300-700ms（见注 1）	5-15ms　（见注 1）
	5-15ms	
电路 121 断开→接通 接通→断开	80-160ms	
	≤2ms	
电路 122 断开→接通 接通→断开	<80ms	
	15-80ms	

注 1 — 对于自动呼叫和应答，电路 106 和 109 较长的响应时间只应在呼叫建立期间使用。

注 2 — 响应时间的选择取决于系统的应用：a）为防止线路回波而提供有限的保护；b）为防止线路回波而提供保护。

注 3 — 上述参数和程序，尤其在进行自动呼叫和应答时，是临时性的，有待进一步研究。特别是电路 109 较短的响应时间可能需要修改，以防同步信号的残余部分在电路 104 上出现。

5.5　接口电路的故障状态

（见建议 V.28 § 7 有关接收机故障检测类型）

5.5.1　DTE 在使用故障检测类型 1 时，应把电路 107 上的故障状态看作为“断开”状态。

5.5.2　DCE 在使用故障检测类型 1 时，应把电路 105 和 108 上的故障状态看作为“断开”状态。

5.5.3　上面未提到的所有其它电路，可以使用故障检测类型 0 或 1。

6　定时安排

在调制解调器内应装有时钟，以便给数据终端设备提供发送机信号码元定时（电路 114）和接收机信号码元定时（电路 115）。发送机信号码元定时也可以在数据终端设备中，而不在数据电路终接设备中始发，并通过电路 113 传送至调制解调器。

7 接口电路的电特性

建议把符合建议 V.28 规定的电特性与 ISO2110 规定的连接器及插针分配方案一起选用。

注 — 制造厂家可能希望说明，长期目标是要取代建议 V.28 中规定的那些电特性，而第十七研究组已经同意此项工作应继续进行下去。为了能研制出适于 V 系列应用的更有效的全平衡型的并使接口电路数减至最小的接口。

8 为帮助设备制造厂家而提供下述资料

在操作人员的控制下，数据调制解调器对发送电平和接收灵敏度不应有任何调整。

9 当要求回波控制装置停止工作时，建议遵照建议 V.25 规定的程序。

10 固定的折衷均衡器

固定的折衷均衡器应装在接收机内。这均衡器的特性可由主管部门选择，但这点还有待进一步研究。

参 考 文 献

[1] CCITT Recommendation *Standardization of FMVFT systems for a modulation rate of 50 bauds*, Vol. VII, Rec. R.35.

建 议 V.26（丙）

公用交换电话网和点对点两线租用电话型电路上使用的标准化 2400bit/s 使用回波消除技术的双工调制解调器

（1984 年订于马拉加-托雷莫里诺斯；1988 年修改于墨尔本）

CCITT，

鉴于

a） 需要在公用交换电话网（GSTN）和点对点两线租用话路上以 2400bit/s 速率、双工方式进行数据传输；

b） 将需要与以减速方式工作的更高数据传信速率双工调制解调器相兼容；

c） 在这种情况下预见到需要使用回波消除技术（ECT）；

一致同意宣布下列意见：

适用于这种业务的调制解调器的特性应暂时规定如下：

1 引言

这种调制解调器打算用于 GSTN 和点对点两线租用话路的接续（见注 1）。调制解调器的主要特性如下：

a） 在 GSTN 和点对点租用电路上以双工方式工作；

b） 在 GSTN 和点对点租用电路上以半双工方式工作（选用）；

c） 通过回波消除分隔信道；

d） 对各信道进行差动移相调制，以 1200 波特的速率（标称）进行同步线路传输；

e） 包含一个扰码器；

f） 包含一个折衷或自适应均衡器；

g） 包含测试设施；

h） 以下列方式与数据终端设备（DTE）一起工作：

2400bit/s 同步，

1200bit/s 同步（减速），

2400bit/s 起止（选用），

1200bit/s 起止（选用）（减速），

i） 包含一个操作序列，打算与两线双工 4800bit/s 调制解调器互通（调制解调器有待进一步研究）。

注 1 — 在某些国家可能不允许在 GSTN 上使用这种调制解调器。

注 2 — 当使用选用的半双工方式操作时，在 § 7 中的规定应取代本建议其它章节的规定。

2 线路信号

2.1 载频

载频应为 1800±1Hz。不另外提供导频。

2.2 数据线路信号电平

使用的功率电平将遵照建议 V. 2。

2.3 均衡器

如果使用固定的折衷均衡器，它应包括在接收机中。这种均衡器的特性可以由主管部门选择。

产生适用于国际接续的折衷均衡器特性的可能性有待进一步研究。

如果使用自适应均衡器，则它应能在不使用训练序列的条件下对 2400bit/s 的数据信号收敛。

2.4 频谱和群迟延特性

在接收机和发送机之间等分 100%升余弦振幅频谱成形。在 1200 和 2400Hz 处的能量密度相对于 1200 和 2400Hz 之间的最大能量密度应衰减 3. 0dB±2. 0dB

在 1200 至 2400Hz 的频率上传输滤波器的群时延将在±100μs 之间。

2.5 调制

2.5.1 数据传信速率

发送至线路的数据传信速率应为 2400bit/s 或 1200bit/s±0. 01%，调制速率为 1200 波特±0. 01%。

2.5.2　数据比特编码

2.5.2.1　2400bit/s

在 2400bit/s 时，数据流应分成两个比特（双比特）的比特组。每个双比特相对于前一个信号码元的相位进行相位变化编码（见表 1/V.26（丙））。在接收端，这些双比特被译码并按正确的次序重新加以组合。当双比特进入在扰码器后面的调制解调器的调制器部分时，双比特左边的数字是在数据流中首先出现的数字。

表 1/V.26（丙）

2400bit/s 的线路编码

双　比　特　值	相　位　变　化　（见注）
00	0°
01	90°
11	180°
10	270°

注 — 相位变化是指从一个信号码元中心至下一个信号码元中心的跃变区内的实际在线相移。

2.5.2.2　1200bit/s

在 1200bit/s 时，每个比特相对于前一个信号码元的相位进行相位变化编码（见表 2/V.26（丙））。

表 2/V.26（丙）

1200bit/s 的线路编码

比　特　值	相　位　变　化　（见注）
1	0°
0	180°

注 — 相位变化是指从一个信号码元的中心至下一个信号码元中心的跃变区内的实际在线相移。

2.6　接收的信号频率容限

在从另一个调制解调器接收的信号中频偏高达±7Hz 时，接收机应能工作。

2.7　同步信号

在操作序列和半双工方式中使用同步信号（见 § 6.3 和 § 7）。两种数据传信速率的同步信号均被分成如下两个部分：

2.7.1　第 1 部分的组成是连续的 180°倒相，持续 32 个符号间隔时间。

2.7.2　第 2 部分是由 § 5 中规定的扰码器对二进制 1 进行扰码而取得的码型。2400bit/s 速率的码型长度为 64 比特（32 个符号间隔），1200bit/s 速率的码型长度为 64 比特（64 个符号间隔）。表 3/V.26（丙）规定了这些码型。见附录 I。

表 3/V.26（丙）

数据传信速率	扰码器（见§5）	第2部分相位变化（度）
2400bit/s	GPC	0, 180, 180, 180, 180, 0, 0, 0, 0, 180, 180, 270, 90, 180, 0, 0, 90, 180, 0…
2400bit/s	GPA	0, 180, 180, 180, 180, 0, 0, 0, 0, 180, 180, 270, 90, 180, 0, 180, 180, 270, 0, …
1200bit/s	GPC	0, 0, 180, 180, 180, 180, 180, 180, 180, 180, 0, 0, 0, 0, 0, 0, 0, 0, 180, 180, 180, 180, 180, 0, 0, 180, 180, 180, 0, 0, 0, 0, 0, 180, 180, 180, …
1200bit/s	GPA	0, 0, 180, 180, 180, 180, 180, 180, 180, 180, 0, 0, 0, 0, 0, 0, 0, 0, 180, 180, 180, 180, 180, 0, 0, 180, 180, 180, 0, 0, 180, 180, 180, 0, 180, 0. …

3 接口电路

3.1 基本和选用接口电路

这些电路列于表 4/V.26（丙）之中。

表 4/V.26（丙）

接口电路（见注1）		注
编号	接口电路名称	
102	信号地线或公共回线	
103	发送的数据	
104	接收的数据	
105	请求发送	
106	准备发送	
107	数据设备作好准备	
108/1 或	把数据设备接至线路	注 2
108/2	数据终端作好准备	注 2
109	数据信道接收线路信号检测器	
111	数据传信速率选择器（源于 DTE）	
112	数据传信速率选择器（源于 DCE）	注 3
113	发送机信号码元定时（源于 DTE）	注 4
114	发送机信号码元定时（源于 DCE）	注 5
115	接收机信号码元定时（源于 DCE）	注 5
125	呼叫指示器	注 6
140	环回/维护测试	
141	本地环回	
142	测试指示器	

注 1 — 全部基本的接口电路和所提供的任何其它电路都应符合建议 V.24 的功能和操作要求。提供的全部接口电路都应按照有关的电特性建议在数据终端设备和数据电路终接设备中恰当地予以终接（见§3.5）。

注 2 — 此电路根据其用途应能用作电路 108/1 或电路 108/2。

注 3 — 这条电路是选用的.

注 4 — 当该调制解调器在接口处不以同步方式工作时，这条电路上的任何信号都可置之不理。许多用异步方式工作的 DTE 没有把发生器与此电路连接。

注 5 — 当该调制解调器在接口处不以同步方式工作时，这条电路应被箝位至“断开”状态。许多用异步方式工作的 DTE 没有终接这条电路。
注 6 — 这条电路只能与公用交换电话网一起使用。

3.2 电路 106 响应时间（见表 5/V.26（丙））

电路 106 响应时间是从在电路 105 上施加“接通”或“断开”状态开始的。有关在操作序列期间电路 106 的状态还需参看 § 6.3。

表 5/V.26（丙）

	固 定 载 频
电 路 106	
“断开”至“接通”	≤2ms
“接通”至“断开”	≤2ms

3.3 电路 109 的门限和响应时间

3.3.1 门限

对于各类接续，即公用交换电话网或非交换的两线租用话路，在调制解调器接收线路端子的接收线路信号电平：

大于 − 43dBm：电路 109 处于“接通”状态

小于 − 48dBm：电路 109 处于“断开”状态

在传输条件已知和允许的场合，在安装调制解调器时可以把接收线路信号检测器的这些响应电平改变成不太灵敏的数值（例如分别为 − 33dBm 和 − 38dBm）。

此外，在优质租用电路上使用时（见建议 M.1020），接收线路信号检测的响应电平应为：

大于 − 26dBm：电路 109 处于“接通”状态

小于 − 31dBm：电路 109 处于“断开”状态

介于“接通”和“断开”状态的电平之间的电路 109 的状态未作规定，但是信号检测器应呈现一种磁滞作用，使得从“断开”跃变至“接通”时的电平比从“接通”跃变至“断开”时的电平至少大 2dB。

3.3.2 响应时间

在完成同步之后以及在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态。

电路 109 由“接通”至“断开”的响应时间为 5ms 至 15ms。关于在操作序列期间电路 109 的状态还需参看 § 6.3。

在起始的信号联络后发生丢失信息之后，在调制解调器的线路端子上出现的接收机信号电平超过 § 3.3.1 规定的有关门限电平后，电路 109 应处于“接通”状态达 40 至 50ms。

3.4 定时安排

在调制解调器内应装有时钟，以便给数据终端设备提供发送机信号码元定时（电路 114）和接收机信号码元定时（电路 115）。发送机码元定时可以由数据终端设备始发，并经由适宜的接口电路（电路 113）传送至调制解调器。

3.5 接口电路的电特性

建议把符合建议 V.28 规定的电特性与 ISO2110 规定的连接器及插针分配方案一起使用。

注 — 制造厂家可能希望说明长期目标是要取代建议 V.28 中规定的那些电特性，而第十七研究组已经同意此项工作应继续下去，以便研制出适于 V 系列应用的更为有效的全平衡的并且接口电路的数目最小的接口。

3.6 接口电路的故障状态

（见建议 V.28 § 7 有关接收机故障检测类型）

3.6.1 DTE 在使用故障检测类型 1 时应把电路 107 上的故障状态视为“断开”状态。

3.6.2 DCE 在使用故障检测类型 1 时应把电路 105 和 108 上的故障状态视为“断开”状态。

3.6.3 上面未提到的全部其它电路可以使用故障检测类型 0 或 1。

4 工作方式

调制解调器可按下列工作方式构成：

方式 i） 2400bit/s±0.01%，同步

方式 ii） 2400bit/s 起止式 8，9，10 或 11 比特/字符（选用）

方式 iii） 1200bit/s±0.01%，同步

方式 iv） 1200bit/s 起止式 8，9，10 或 11 比特/字符（选用）。

4.1 发送机

4.1.1 在以同步方式工作时，调制解调器应能在电路 113 或电路 114 的控制下，通过电路 103 接受 DTE 发来的同步数据。然后，应按照 § 5 的规定将这些数据进行扰码，再送到调制器按照 § 2.5 的规定进行编码。

在使用电路 114 时，调制解调器应从内部时钟源或从接受信号码元定时提取其线路信号时钟。

4.1.2 使用起止方式时，调制解调器应以 2400 或 1200bit/s 的标称速率接受 DTE 发来的起止字符的数据流。这要发送的起止式数据应按照建议 V.14 的规定变换成同步数据流，以便按 § 4.1.1 的规定进行传输。

4.2 接收机

4.2.1 在以同步方式工作时，调制解调器应能在电路 115 的控制下通过电路 104 向 DTE 发送同步数据。

4.2.2 在以起止方式工作时，应该把解调的同步数据传送到变换器，按建议 V.14 的规定重新获取起止式字符的数据流。

在按基本的或扩展的传信速率范围工作时，通过电路 104 提供给 DTE 的字符内部的传信速率应该在表 6/V.26（丙）列出的范围之内。

表 6/V.26（丙）

字符内部的传信速率范围

数据速率	传信速率范围	
	基本的	扩展的
2400bit/s 1200bit/s	2400-2424bit/s 1200-1212bit/s	2400-2455bit/s 1200-1227bit/s

5 扰码器和解扰器

每个传输方向使用一个不同的扰码器。§6.1.1 叙述了扰码器/解扰器的分配方式。

在调制解调器中应包括一个自同步扰码器/解扰器。根据传输方向（见§6.1），生成多项式为：GPC＝$1+x^{-18}+x^{-23}$或 GPA＝$1+x^{-5}+x^{-23}$。

在发送端，扰码器应使用扰码器生成多项式有效地去除信息多项式（在此信息多项式中，输入数据序列代表按递降次序排列的系数），以便产生发送的序列，而在接收端所接收的多项式（在此多项式中，被接收的数据序列代表按递降次序排列的系数），应当用扰码器多项式来乘，以便恢复信息序列。

扰码和解扰的具体过程见本建议的附录 I。

6 操作序列

6.1 扰码器/解扰器的分配和传信速率选择

6.1.1 公用交换电话网（GSTN）

在公用交换电话网中，在呼叫站的调制解调器应使用具有 GPC 生成多项式的扰码器和具有 GPA 生成多项式的解扰器（呼叫方式）。在接收数据站的调制解调器应使用具有 GPA 生成多项式的扰码器和具有 CPC 生成多项式的解扰器（应答方式）。

但是，在某些情况下，如在 GSTN 中由操作人员建立呼叫时，将需要就呼叫方式/应答方式的分配达成双边协定。

如§6.3.1 所规定的，在操作序列期间，呼叫和应答调制解调器以 1200bit/s 的比特率交换速率码型，自动地对本身进行调节，以便按正确的数据传信速率进行操作。

6.1.2 点对点租用电路

在点对点租用电路上扰码器/解扰器的分配，数据传信速率的选择以及呼叫方式和应答方式的规定将通过主管部门或用户间的双边协定解决。

6.1.3 速率码型

速率码型是一个发送 32 次的重复字节的扰码序列。

从可能的 256 个二进制数中选用以下 34 个 16 进制数：

01—03—05—07—09—0B—0D—0F—11—13—15—17—19—1B—1D—1F —25—27—2B—2D—2F—33—35—37—3B—3D—3F—55—57—5B—5F—6F—77—7F

各二进制字节（上面所列的数）可以由其一个旋转替代

一个字节的发送由最低位开始。

表 6/V.26（丙）示出字节值和调制解调器中可以实现的一个或两个（见该表注 2）比特率之间的关系。

表 7/V.26（丙）

速率码型字节编码

八位字节（见注 1）		比特率（bit/s）		
16 进制	二进制	1200	2400	4800（见注 2）
	LSB			
01	00000001	×		
03	00000011		×	
05	00000101			×
07	00000111	×	×	
09	00001001		×	×

注 1 — 在使用符合建议 V.24 的接口的情况下，电路 111 和 112 只能选择两种速率。正在研究中的一种新接口可能增加选择速率。

注 2 — 这些字节的分配是暂定的。

6.2 建议 V.25 自动应答序列

在国际的 GSTN 接续中，建议 V.25 的自动应答序列应由应答方式的调制解调器发送。在点对点租用电路或 GSTN 的国内接续中，如果主管 部门允许，可以不发送这个序列。

6.3 操作协议

在国际 GSTN 接续和租用电路中，在呼叫方式和应答方式调制解调器之间取得自动比特率选择，起始回波消除和同步的方法示于图 1/V.26（丙）之中。

自动比特率选择，起始回波消除和同步信号均以半双工程序为基础。按照这程序，两个调制解调器在双工数据传输期间应能继续完成自适应回波消除。

操作序列分成三个子序列 A，B 和 C（见注）。

序列 A 是按建议 V.25 规定的应答序列。

序列 B 是以 1200bit/s 速率操作的数据比特率选择序列。

序列 C 是以选择的比特率操作的回波消除序列。

在这三个序列结束时，调制解调器处于发送和接收数据的状态。

注 — 制造厂商应注意，在整个接续期间电话线路所检查到的调制解调器的阻抗应该不变。

6.3.1 说明

6.3.1.1 序列 A（应答序列）

6.3.1.1.1 呼叫方式调制解调器

a) 一旦呼叫调制解调器接至线路，它应根据 § 6.1.1 的规定调节扰码器和解扰器。

b) 根据建议 V.25，在检测到 2100Hz 单音和 75±20ms 无声期之后，调制解调器应对电路 107 施加一个“接通”状态。

6.3.1.1.2 应答方式调制解调器

a) 一旦应答方式调制解调器接至线路，它应根据 § 6.1.1 的规定调节扰码器和解扰器。

b) 根据建议 V.25 的规定，调制解调器保持无声达 2.15±35 秒，发送 2100±15Hz 单音达 3.3±7 秒，然后保持无声 75±20ms。

c) 根据建议 V.25 的规定，在无声期之后，调制解调器应对电路 107 施加一个“接通”状态。

6.3.1.2 序列 B（数据比特率选择序列）

呼叫和应答方式调制解调器被调节到按半双工方式以 1200bit/s 的速率发送和接收数据。

6.3.1.2.1 呼叫方式调制解调器

a) 调制解调器一直等待到它检测到至少 4 个连续的无差错的速率码型字节（见注 1）。
呼叫调制解调器选择与应答调制解调器兼容的最大速率或它能传输的最大速率。

b) 然后它保持无声 250±5ms。

c) 然后它发送同步序列，接着跟有相当于§6.1.3 规定的选用比特率的 256 比特的速率码型。

d) 然后它对电路 112 施加适宜的状态（如果使用电路 112）。

6.3.1.2.2 应答方式调制解调器

a) 调制解调器发送在§2.7 中规定的接收机同步信号，随后跟有 256 比特的速率码型，这速率码型表示按照§6.2 规定应答调制解调器可以使用的一组速率。

b) 调制解调器保持无声直到它检测到至少 4 个连续的无差错的速率码型字节。
如果在应答调制解调器发送的速率码型结束后 2 秒钟之内没有检测到该速率码型，则调制解调器应恢复在序列 B 开始时的操作序列。
如果速率码型表示的速率不能取得，则调制解调器应拆线。
如果速率码型表示的速率可以取得，则调制解调器对电路 112 施加适宜的状态（如果使用电路 112）。

c) 然后它保持无声 250±5ms。

d) 根据建议 G.164 的规定，调制解调器发送 2100±15Hz 单音达 500±50ms，使回波抑制器失效，然后保持无声 75±10ms。

6.3.1.3 序列 C（回波消除序列）

呼叫和应答方式调制解调器被调节到以选择的数据比特率发送、接收和消除回波。

6.3.1.3.1 呼叫方式调制解调器

a) 调制解调器保持无声直至检测到 64 个连续的被接收、扰码的二进制。然后，调制解调器应发送回波消除序列（见注 2 和 3）直至本地可取得足够程度回波消除才止。

b) 在该序列结束时，调制解调器应保持无声达 25±3ms，然后发送接收机同步信号，随后跟有扰码的二进制 0。

c) 在检测扰码的二进制 0，改进回波消除以及在 64 比特的时间内检测连续的被接收、扰码的二进制 0（注 4）之后，呼叫调制解调器应对电路 109 施加“接通”状态并在 128 比特固定的时间内发送扰码的二进制 1。

d) 然后，使电路 106 对电路 105 的状态进行响应（见注 5 和 6）。

6.3.1.3.2　应答方式调制解调器

a）调制解调器发送回波消除序列（见注 2）直至本地可取得足够程度回波消除为止（见注 3）。
b）在此序列结束时，调制解调器应保持无声达 25±3ms，然后发送接收机同步信号，随后跟有扰码的二进制 0。
c）在检测到由呼叫调制解调器发送的信号达 50±5ms 之后，应答调制解调器保持无声。
d）在检测到 64 个连续的被接收、扰码的二进制 0 之后，调制解调器发送接收机同步信号，随后跟有扰码的二进制 0。
e）在以双工方式操作的同时，改进回波消除并检测到另外 64 个连续的扰码的二进制 0 之后，调制解调器发送扰码的二进制 1。
f）在检测到 64 个连续的被接收、扰码的二进制 1 后，调制解调器对电路 109 施加一个“接通”状态，并使电路 106 对电路 105 的状态进行响应（见注 5 和 6）。

注 1 — 如果没有检测到 4 个连续的无差错的速率码型字节，则调制解调器保持无声。
注 2 — 回波消除序列一定不能含有多于 32 个连续的未经扰码或扰码的二进制 0。
注 3 — 制造厂商注意，根据建议 G.165，在与网络的回波抑制器一起工作时，回波消除序列的持续时间必须至少为 650ms。
注 4 — 只有在完成接收机同步信号之后才能开始检测扰码的二进制 1 或 0。
注 5 — 当电路 106 处于“断开”状态时，电路 103 应改变成二进制 1 状态。
注 6 — 用户可能希望表明，如果在 DTE 中在电路 107 和电路 106 的“接通”状态之间存在超时，则这超时应大于 15 秒。

7　半双工方式操作

这操作方式是选用的。

7.1　同步信号

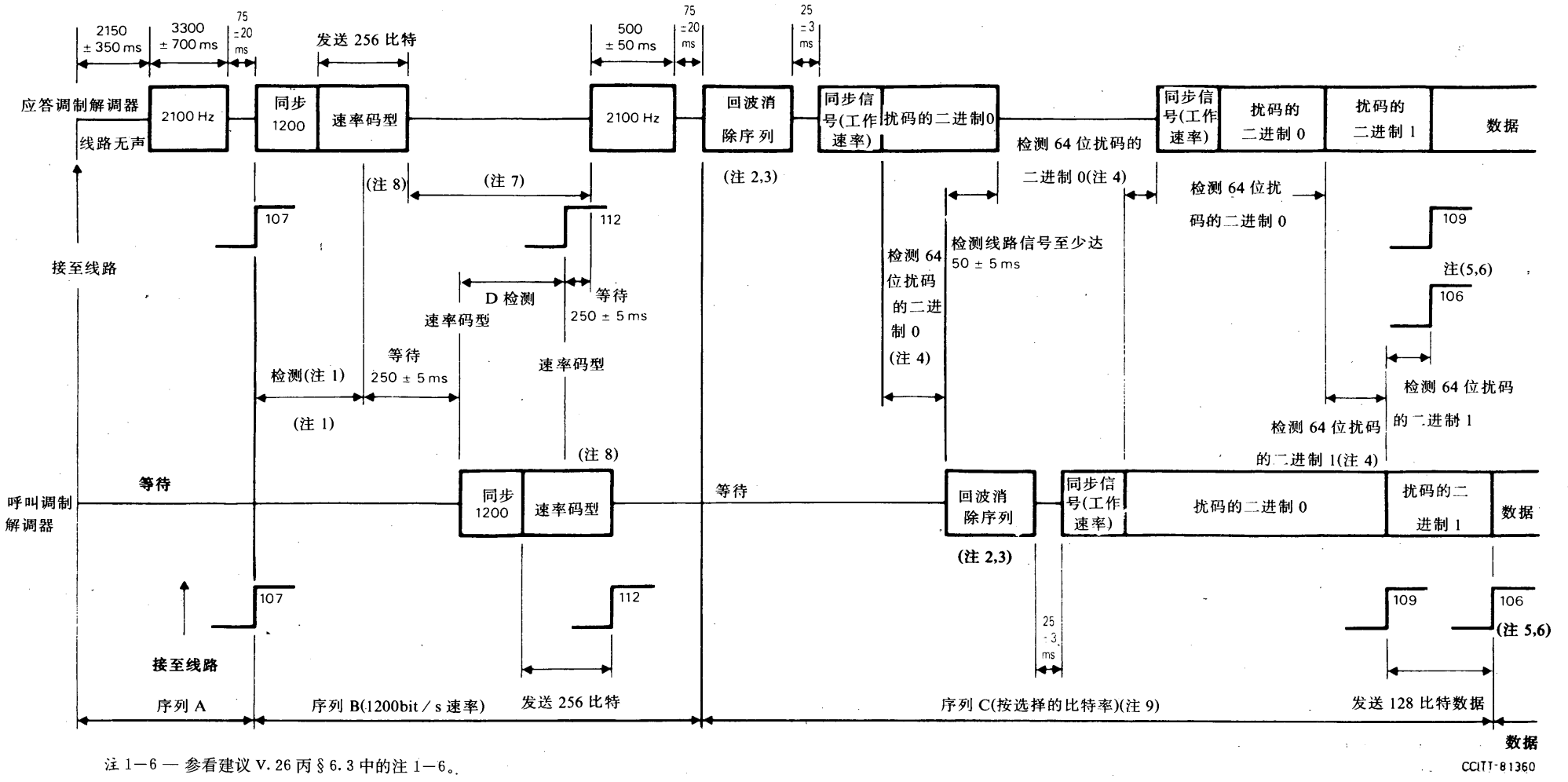
两种数据传信速率的同步信号均分为两个部分。

7.1.1　第一部分

第一部分的组成是连续的 180°倒相，在不防止送话者回波时为 32 个符号间隔，在防止送话者回波时为 250 个符号间隔。

7.1.2　第二部分

按 § 2.7.2 的规定。



注 1—6 — 参看建议 V. 26 丙 § 6. 3 中的注 1—6。

注 7 — 如果在 2 秒内没有检测到 4 个连续的速率码型字节，则调制解调器恢复序列 B。

注 8 — 速率码型的规定在建议 V. 20 § 6. 1. 3 中。

注 9 — 序列 C 规定用于 2400 和 1200bit/s 的操作，对于 4800bit/s 的更高比特率的操作还在研究之中。

图 1/V. 26(丙)

操作序列

7.2　电路 106 和 109 的响应时间

见表 8/V.26（丙）。

表 8/V.26（丙）

响　应　时　间				
电路 106	防止送话者回波		不防止送话者回波	
	2400bit/s	1200bit/s	2400bit/s	1200bit/s
“断开”至“接通”	240±10ms	267±10ms	55±2ms	82±2ms
“接通”至“断开”	≤2ms			
电路 109				
“断开”至“接通”	见§7.2.1			
“接通”至“断开”	5—15ms			

7.2.1　电路 109

在完成同步之后并在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态。在使用选用的防止送话者回波的方式时，在接收未调制的载频期间，电路 109 不能处于“接通”状态。

7.2.2　电路 106

电路 106 的响应时间是：

—从电路 105 上出现接通或断开状态起，到电路 106 上出现相应的接通或断开状态所经过的时间；或

—按§7.4 中操作序列的规定，从电路 107 上出现接通或断开状态起（在电路 105 已经处于接通状态时），到电路 106 上出现相应的接通或断开状态所经过的时间。

7.3　电路 104 和 109 的箝位

在二线电路上以半双工方式操作时，DCE 在电路 105 处于“接通”状态时应使电路 104 保持二进制 1 状态，并使电路 109 保持“断开”状态，而在需要保护电路 104 免受假信号干扰的场合，DCE 应在电路 105 从“接通”跃变至“断开”之后使上述电路 104 所保持的二进制 1 状态以及电路 109 的“断开”状态持续保持 150±25ms。这附加的延迟根据系统的考虑加以选用。

7.4　操作序列

在国际 GSTN 接续和租用电路中，在呼叫方式和应答方式调制解调器之间取得自动比特率选择和同步的办法示于图 2/V.26（丙）。

操作序列被分为两个序列 A 和 B1。

序列 A 是在§6.3.1.1 中规定的符合建议 V.25 的应答序列。

序列 B1 是以 1200bit/s 速率操作的数据比特率选择序列。

在这两个序列结束时，调制解调器可以发送和接收数据。

7.4.1　序列 B1 的说明

在序列 B1 期间，电路 106 和 109 被箝位于“断开”状态。

呼叫和应答调制解调器被调节到按半双工方式以 1200bit/s 的速率进行发送和接收。

7.4.1.1　呼叫方式调制解调器

a）调制解调器一直等待到它检测到至少 4 个连续的无差错的速率码型字节为止（见注 1，图 2/V.26（丙））。呼叫调制解调器选择与应答调制解调器相兼容的最大速率或它能传输的最大速率。

b）然后，它保持无声达 250±5ms。

c）在它发送定义于§7.1 中的同步序列之后，接着跟有相当于§6.1.3 规定的选用比特率的 256 比特的速率码型。（见注 1，图 2/V.26 丙）

d）然后它对电路 112 施加适宜的状态（如果使用电路 112）。

e）调制解调器保持无声达 250±5ms，然后使电路 106 对电路 105 进行响应，并使电路 109 按§7.2.1 的规定进行工作。

7.4.1.2　应答方式调制解调器

a）调制解调器发送在第 7.1 节中规定的接收机同步信号，随后跟有 256 比特的速率码型，这速率码型表示按照§6.1.3 规定应答调制解调器可以使用的一组速率。

b）调制解调器保持无声直到它检测到至少 4 个连续的无差错的速率码型字节。

如果在应答调制解调器发送的速率码型结束后 2 秒钟之内没有检测到该速率码型，则调制解调器应恢复在序列 B 开始时的操作序列。

如果速率码型表示的速率不能取得，则调制解调器应拆线。

如果速率码型表示的速率可以取得，则调制解调器对电路 112 施加适宜的状态（如果使用电路 112）。

c）然后它保持无声 250±5ms。

d）在这无声期以后，调制解调器使电路 109 按§7.2.1 的规定操作。

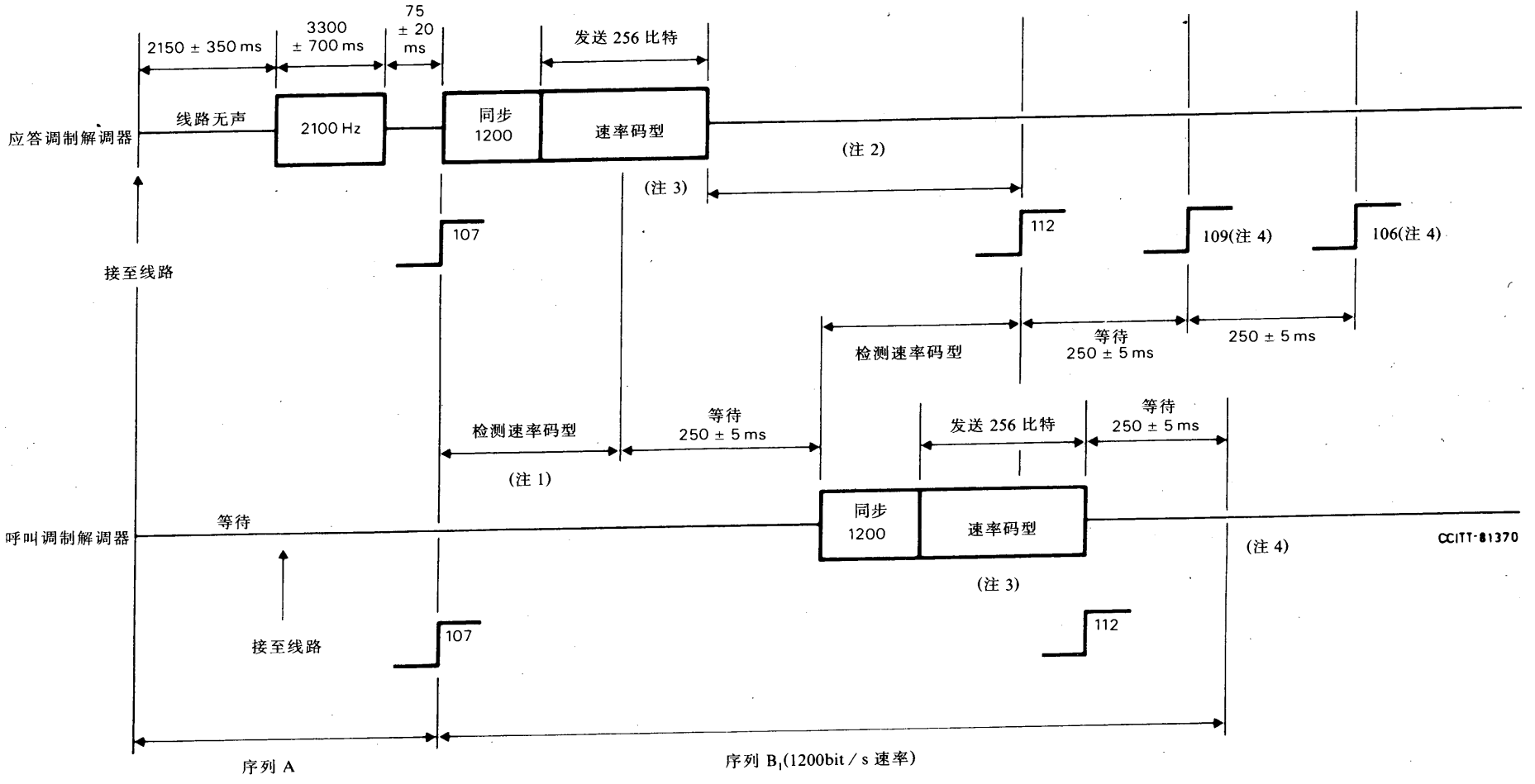
e）调制解调器在使电路 106 对电路 105 进行响应之前等待 250±5ms。

8　测试设施

应当提供如建议 V.54 规定的测试环路 2 和 3。接口操作应按建议 V.54 的规定。

8.1　远端环路 2

远端环路 2 的启动和终止应按建议 V.54 的规定。



注 1 — 如果没有检测到 4 个连续的无差错的速率码型字节，则调制解调器保持无声。

注 2 — 如果在两秒钟内没有检测到 4 个连续的无差错速率码型字节，则调制解调器恢复序列 B_1。

注 3 — 速率码型在 § 6.1.2 中予以规定。

注 4 — 电路 106 的状态应对电路 105 进行响应，而且电路 109 应按 § 7.2.1 的规定进行操作。

图 2/V.26(丙)

半双工方式的操作序列

附 录 1

（附于建议 V.26（丙））

详细的扰码和解扰过程

I.1 扰码

根据传输方向，信息多项式除以生成多项式 $GPC=1+x^{-18}+x^{-23}$ 或 $GPA=1+x^{-5}+x^{-23}$（分别见图 I — 1/V.26（丙）和 I — 2/V.26（丙）。按递降次序取得的这除法的商的系数形成要发送的数据序列 D_s。序列的表示式为：

$D_s=D_i \oplus D_s x^{-18} \oplus D_s x^{-23}$ 在使用生成多项式 GPC 时，

$D_s=D_i \oplus D_s x^{-5} \oplus D_s x^{-23}$ 在使用 GPA 时。

D_i 是对扰码器施加的数据序列。

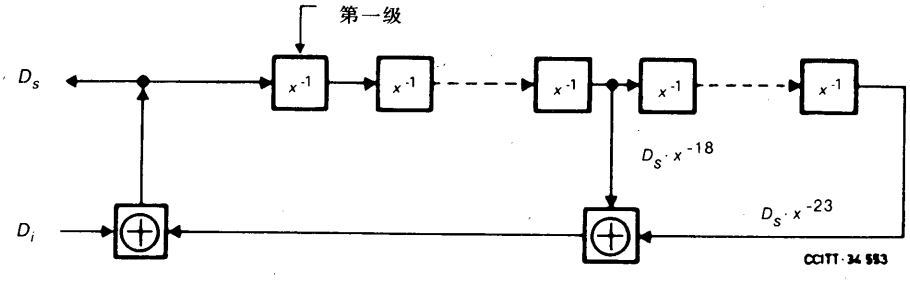


图 I-1/V.26（丙）

使用 GPC 生成多项式的扰码器

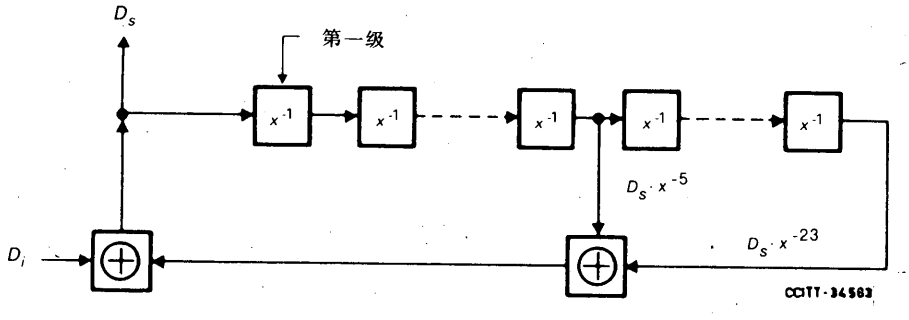


图 I-2/V.26（丙）

使用 GPA 生成多项式的扰码器

I.2 解扰

由接收的序列表示的恢复的多项式乘以生成多项式 GPC 或 GPA（分别见图 I-3/V.26 丙和 I-4/V.26 丙）以形成恢复的信息多项式。按递降次序取得的恢复的多项式的系数形成输出数据序列 D_o，其表示式为：

$$D_o = D_s\ (1 \oplus x^{-18} \oplus x^{-23})\ \text{（对于 GPC 多项式）},$$

$$\text{或}\quad D_o = D_s\ (1 \oplus x^{-5} \oplus x^{-23})\ \text{（对于 GPA 多项式）}。$$

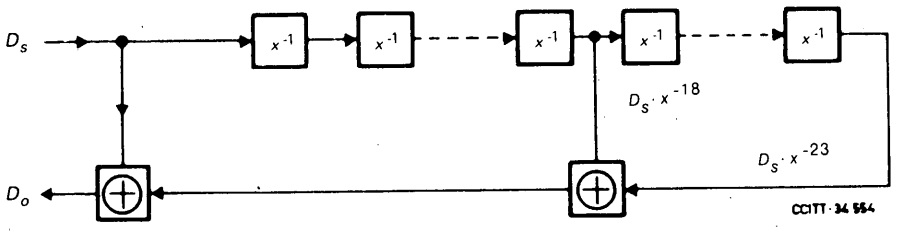


图 I-3/V.26（丙）

使用 GPC 多项式的解扰器

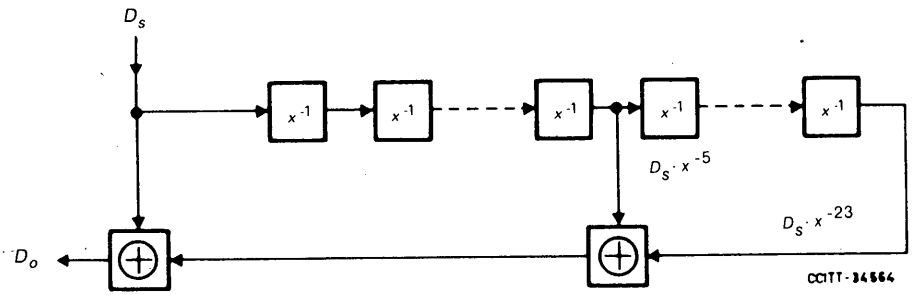


图 I-4/V.26（丙）

使用 GPA 多项式的解扰器

注 — 关于两种数据速率产生同步信号部分所要求的扰码器输出码型如下：

GPC：00 11 11 11 11 00 00 00 00 11 11 10 01 11 00 00 01 11 00

↑第一个比特

GPA：00 11 11 11 11 00 00 00 00 11 11 10 01 11 00 11 11 10 00

↑第一个比特

位于上述输出码型前面的扰码器信息内容如下：

GPC：10 01 11 11 11 11 11 11 00 00 01 1

↑

GPA：01 10 00 00 11 10 00 00 11 10 00 0

扰码器第一级 ↑

建　议　V.27

租用电话型电路上使用的标准化
4800bit/s 带人工均衡器的调制解调器

（1972 年订于日内瓦；1976 和 1980 年修改于日内瓦；1984 年修改于马拉加-托雷莫里诺斯）

1　引言

此调制解调器打算主要在建议 M.1020［1］的电路上使用，但这并不妨碍根据有关主管部门的决定，把此调制解调器用在质量较低的电路上。

由于考虑到现有的以及将要问世的许多调制解调器特性能够满足各主管部门和用户的要求，本建议不限制在租用电路上使用任何其它调制解调器。

建议在租用电路上以 4800bit/s 传送数据的调制解调器的主要特性如下：

a）能以全双工或半双工方式工作；

b）差动八相调制同步工作方式；

c）在每个传输方向上都有一个反向（监控）信道，其调制速率可达 75 波特，这些信道供选用；

d）包括一个人工调节的均衡器。

2　线路信号

2.1　载频应为 1800±1Hz。不另外提供导频。所用的功率电平将符合建议 V.2 的规定。

2.2　正向信道和反向信道之间的功率分配

如果正向信道和反向信道在同一方向上同时进行传输，则反向信道的功率电平应比正向（数据）信道的功率电平低 6dB。

2.3　要发送的数据流被分成三个连续比特（3 比特）为一组的比特组。每个比特组相对于前一个 3 比特信号码元的相位进行相位变化编码（见表 1/V.27）。在接收端，对 3 比特码组进行译码，并按正确的次序重新组合。当该 3 比特码组经过扰码后进入调制解调器的调制器部分时，3 比特码组左边那个数字是数据流中首先出现的数字。

3　数据传信速率和调制速率

数据传信速率应当是 4800bit/s±0.01%，即调制速率为 1600 波特±0.01%。

4　接收信号的频率容限

发送端允许的载频容限为±1Hz。如果在调制解调器之间的接续中最大频漂假定为±6Hz，则接收机就

必须能够接受在接收频率中至少为±7Hz 的误差。

5 反向信道

调制速率、特征频率、容限等等都与建议 V.23 中有关反向信道的内容相同。这并不排除使用操作能力等于或高于 75 波特的、特征频率与建议 V.23 规定相同的更高速率的反向信道。

6 接口电路

6.1 基本的接口电路一览表（见表 2/V.27）

表 1/V.27

3 比特的值			相位变化（见注）
0	0	1	0°
0	0	0	45°
0	1	0	90°
0	1	1	135°
1	1	1	180°
1	1	0	225°
1	0	0	270°
1	0	1	315°

注：相位变化是指从一个信号码元中心至下一个信号码元中心的跃变区内的实际在线相移。

表 2/V.27

接口电路		正向（数据）信道 半双工或全双工 （见注 1）	
编号	名称	一带反向信道	带反向信道
102	信号地线或公共回线	×	×
103	发送数据	×	×
104	接收数据	×	×
105	请求发送	×	×
（见注 2）			×
106	准备发送	×	×
107	数据设备作好准备	×	×
108/1	把数据设备接至线路	×	×
109	数据信道接收线路信号检测器	×	×
113	发送机信号码元定时（源于 DTE）	×	×
114	发送机信号码元定时（源于 DCE）	×	×
115	接收机信号码元定时（源于 DCE）	×	×
118	反向信道发送数据		×
119	反向信道接收数据		×
120	发送反向信道线路信号		×
121	反向信道作好准备		×
122	反向信道接收线路信号检测器		×

注 1 — 全部基本接口电路和所提供的任何其它电路都应符合建议 V.24 的功能和操作要求。标有×的所有接口电路都应按照有关建议电特性的规定，在数据终端设备和数据电路终接设备中恰当地予以终接（见§6.6）。

注 2 — 对于四线全双工连续载频的操作不需使用此电路。

6.2 电路 109 的门限和响应时间

输入线路信号的电平下降至—31dBm 或低于—31dBm 的时间超过 10±5ms，将使电路 109 处于“断开”

状态。当电平增至—26±1dBm 或高于－26±1dBm 时，

a） 在延迟 13±3ms 之后（快速操作），

b） 在延迟 100 至 1200ms 之后（慢速操作），

在进行慢速操作时延迟的选择取决于应用。对于四线全双工连续载频操作可以提供 100 至 1200ms 范围内的延迟。

6.3 电路 106 的响应时间

电路 105 从“断开”跃变至“接通”和电路 106 从“断开”跃变至“接通”之间的时间应为 20±3ms 或 50±20ms。

6.4 采用半双工方式时的箝位

在二线线路上以半双工方式操作时：

a） 在电路 105 处于“接通”状态时，DCE 应使电路 104 保持二进制 1 状态，并使电路 109 保持“断开”状态，而在需要保护电路 104 免受假信号干扰的场合，DCE 应在电路 105 从“接通”跃变至“断开”之后，使上述电路 104 的二进制 1 状态以及电路 109 的“断开”状态持续保持 150±25ms。这附加的延迟可根据系统的考虑加以选用；

b） 在电路 120 处于“接通”状态时，DCE 应使电路 119 保持二进制 1 状态，并使电路 122 保持“断开”状态，而在需要保护电路 119 免受假信号干扰的场合，DCE 应在电路 120 从“接通”跃变至“断开”之后，使上述电路 119 的二进制 1 状态及电路 122 的“断开”状态保持一段间隔时间。这间隔具体的持续时间有待进一步研究。这附加的延迟可根据系统的考虑加以选用。

6.5 接口电路的故障状态

（见建议 V.28 § 7 有关接收机故障检测类型）

6.5.1 DTE 在使用故障检测类型 1 时应把电路 107 上的故障状态视为“断开”状态。

6.5.2 DCE 在使用故障检测类型 1 时应把电路 105 和 108 上的故障状态视为“断开”状态。

6.5.3 上面未提到的全部其它电路可以使用故障检测类型 0 或 1。

6.6 接口电路的电特性

建议把符合建议 V.28 规定的电特性与 ISO2110 规定的连接器及插针分配方案一起使用。

注 — 制造厂家可能希望说明，长期目标是要取代建议 V.28 中规定的那些电特性，而第十七研究组已经同意此项工作应继续进行下去。为了能研制出适于 V 系列应用的更有效的全平衡型的，并使接口电路数最小的接口。

7 定时安排

在调制解调器内应装有时钟，以便给数据终端设备提供发送机信号码元定时（电路 114）和接收机信号码元定时（电路 115）。发送机信号码元定时也可以由数据终端设备始发，并经由电路 113 传送至调制解调器。

8 同步信号

在电路 105 从“断开”跃变至“接通”和电路 106 从“断开”跃变至“接通”之间的间隔时间内，必须由发送调制解调器产生同步信号对接收调制解调器进行恰当的调节。这些信号被规定为：

a) 建立基本的解调器要求的信号；

b) 建立扰码器同步的信号。

同步信号的实际组成是在线路上出现 9±1ms 的连续的 180°倒相，接着是在发送扰码器的输入端出现连续的 1，作为建立扰码器同步的信号。在电路 106 从“断开”跃变至“接通”之前，应保持状态 b)。

9 线路信号特性

50%升余弦能量谱的成形在接收机与发送机之间进行平均分配。

10 扰码器

调制解调器应包括具有生成多项式：

$$1+x^{-6}+x^{-7}$$

并带有额外保护设施，即防止 1，2，3，4，6，9 和 12 比特的码型重复的自同步扰码器/解扰器。恰当的逻辑安排见附录 I 。

在发送端，扰码器应使用扰码器生成多项式有效地去除信息多项式（在此信息多项式中，输入数据序列代表按递降次序排列的系数），以产生发送的序列。在接收端接收的多项式（在此多项式中，接收的数据序列代表按递降次序排列的系数），应被扰码器生成多项式乘，以恢复信息序列。

扰码和解扰的具体过程见本建议的附录 I ，

11 均衡器

在接收机内应提供一个人工调节的均衡器，它能补偿在建议 M. 1020 [1] 的极限范围内的幅度和群时延失真。发送机应能发送一种均衡码型，而接收机应装有能指示均衡器控制进行正确调节的装置。把连续的 1 加到按上面规定的发送机扰码器的输入端，以产生均衡器的码型。

12 可选用的均衡和扰码器技术

本建议并不妨碍采取其他可选用的均衡技术，例如用于多点轮询网络和具有无人值守站的点对点网络的人工调节的发送均衡器。

这些技术及其在调制解调器中的具体使用，以及新的扰码器都有待进一步研究。

注 — 关于带有自适应均衡器的调制解调器，见建议 V. 27（乙）。

13 为帮助设备制造厂家而提供下述资料

— 在操作人员的控制下，数据调制解调器对发送电平或接收灵敏度不应有任何调节；

— 不规定减速速率，因为 3200bit/s 是个合适的速率，但不是允许使用的速率。

— 在接口电路表中不包括电路 108/2，因为我们认为在建议使用自动均衡器之前，此调制解调器对于交换网并不适用。

附 录 I

（附于建议 V.27）

扰码和解扰的具体过程

I.1 扰码

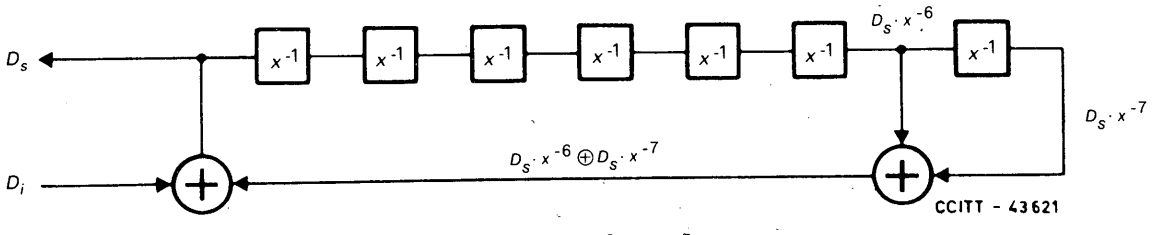
用生成多项式 $1+x^{-6}+x^{-7}$ 去除信息多项式（见图 I —1/V.27）。除得商数的系数按递降次序排列组成要发送的数据序列。

在 45 个比特的间距内，连续地对发送的比特序列进行搜索，以获得下述形式的序列：

$$p(x) = \sum_{i=0}^{32} a_i x^i$$

式中 $a_i=1$ 或 0，而且 $a_i=a_{i+9}$ 或 a_{i+12}。

如果出现这样的序列，则紧跟在这个序列后边的那个比特在传输之前就被倒置。



$$D_s = D_i \oplus D_s x^{-6} \oplus D_s x^{-7}$$
$$D_i = D_s (1 \oplus x^{-6} \oplus x^{-7})$$

图 I —1/V.27

I.2 解扰

在接收端，在 45 个比特的间距内连续对输入的比特序列进行搜索，以获得 p（x）形式的序列。如果出现这样的序列，则紧跟在此序列后的那个比特被倒置。然后，由所得序列代表的多项式与生成多项式 $1+x^{-6}+x^{-7}$ 相乘，形成复原的信息多项式。以递降次序排列的复原的多项式的系数组成输出数据序列。

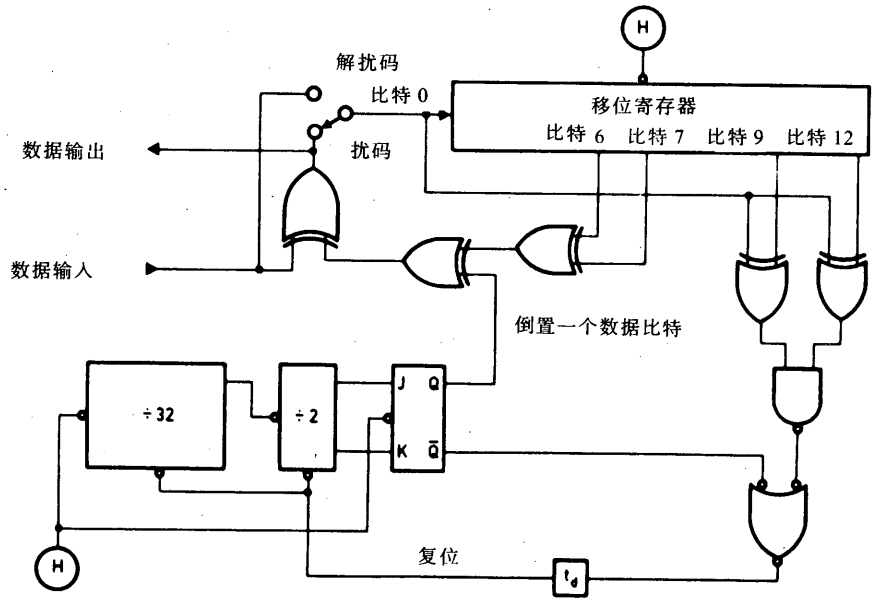
I.3 扰码过程的要素

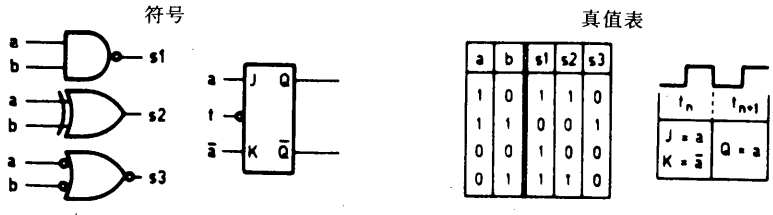
因式 $1+x^{-6}+x^{-7}$ 使发送的数据在 127 个比特的序列长度范围内随机化。

在保护多项式 p（x）中的等式 $a_i=a_{i+9}$ 防止在多于 42 个连续比特的范围内出现 1，3 和 9 比特的重复码型。

p（x）中的等式 $a_i=a_{i+12}$ 防止在多于 45 个连续比特的范围内出现 2，4，6 和 12 比特的重复码型。

I.4 图 I —2/V.27 只是个示意图。如果采用另一种技术，这种逻辑安排可能要采取另外一种形式。





CCITT-43630

注 1 — Ⓗ代表时钟信号。负的跃变是有效跃变。

注 2 — 由于实际电路之故，在Ⓗ的负跃变和非复位（non—RESET）线上由 t_d 代表的“0”状态结束之间有一段延迟时间，计数器没有考虑在比特 0 和比特 9 或比特 12 之间的第一次重合。

注 3 — 图中的数据信号和逻辑电路使用相同的电压规定。

图 I — 2/V. 27

扰码器和解扰器电路实例

参 考 文 献

[1] CCITT Recommendation *Characteristics of special quality international leased circuits, with special bandwidth conditioning*, Vol. IV, Rec. M.1020.

建　议　V.27（乙）

租用电话型电路上使用的标准化
4800/2400bit/s 带自动均衡器的调制解调器

（1976 年订于日内瓦；1980 年修改于日内瓦；
1984 年修改于马拉加-托雷莫里诺斯）

引言

这种调制解调器打算用于不必遵循建议 M.1020[1]规定的任何普通的租用电路。如果所用的电路符合 M.1020 的规定，则提供一个快速启动序列就能把这种调制解调器用于对 DTE 多点轮询。

由于考虑现有的以及将要问世的许多调制解调器的特性能够满足各主管部门和用户的要求，本建议决不限制在租用电路上使用任何其它调制解调器。本建议不排除符合建议 V.27 规定的人工均衡的调制解调器的需要，或其它自动均衡的 4800bit/s 调制解调器的应用。

本建议的条款应视为暂时使用的条款，其目的是给急需的地方以及在期望能提供令人满意的业务的两地之间提供业务。

1　主要特性

本建议的调制解调器的主要特性，除所用的均衡器以外，都非常类似于建议 V.27 规定的调制解调器的特性。这些特性如下：

a）在四线租用电路上以全双工或半双工方式工作，或者在二线租用电路上以半双工方式工作：
b）如建议 V.27 所述，工作速率为 4800bit/s，调制为八相差动编码调制；
c）如建议 V.26 的选择 A 所述，采用四相差动编码调制方式后，速率能降到 2400bit/s；
d）在每个传输方向上都有一个反方向（监控）信道，其调制速率可达 75 波特，这些信道供选用；
e）包括有一个自适应均衡器，该均衡器有一个适用于建议 M.1020[1]线路的特殊启动序列，而且还有一个适用于较低等级线路的选用启动序列。

2　以 4800 和 2400bit/s 的速率工作的线路信号

2.1　载频

载频为 1800±1Hz。不另外提供导频单音。所用的功率电平符合建议 V.2 的规定。

2.1.1　速率为 4800bit/s 时的频谱

50%升余弦能量谱的成形在接收机和发送机之间作平均分配。在 1000Hz 和 2600Hz 的能量密度，相对于 1000Hz 和 2600Hz 之间的最大能量密度应衰减 3.0dB±2.0dB。

2.1.2　速率为 2400bit/s 的频谱

50%升余弦能量谱成形的最小值在接收机和发送机之间作平均分配。在 1200Hz 和 2400Hz 处的能量密

度，相对于 1200Hz 和 2400Hz 之间的最大能量密度，应衰减 3.0dB±2.0dB。

2.2 正向信道和反向信道之间的功率分配

如果在同一方向上正向信道和反向信道同时进行传输，则反向信道的功率电平应比正向（数据）信道的功率电平低 6dB。

2.3 速率为 4800bit/s 时的操作

2.3.1 数据传信速率和调制速率

数据传信速率应为 4800bit/s±0.01%，即调制速率为 1600 波特±0.01%。

2.3.2 数据比特的编码

要发送的数据流被分成三个连续比特（3 比特）为一组的比特组。每一个比特组相对于前一个 3 比特信号码元的相位进行相位变化编码（见表 1/V.27（乙））。在接收端，对 3 比特码组进行译码，并按正确的次序重新组合，当这 3 比特码组经过扰码器后进入调制解调器的调制器部分时，3 比特组左边那个数字是数据流中首先出现的数字。

表 1/V.27（乙）

3 比 特 值			相位变化（见注）
0	0	1	0°
0	0	0	45°
0	1	0	90°
0	1	1	135°
1	1	1	180°
1	1	0	225°
1	0	0	270°
1	0	1	315°

注 — 相位变化是指从一个信号码元中心到下一个信号码元中心的跃变区内的实际在线相移。

2.4 速率为 2400bit/s 时的操作

2.4.1 数据传信速率和调制速率

数据传信速率应为 2400bit/s±0.01%，即调制速率为 1200 波特±0.01%。

2.4.2 数据比特的编码

速率为 2400bit/s 时，数据流被分成两个比特（双比特）为一组的比特组。每个双比特相对于前一个信号码元的相位进行相位变化编码（见表 2/V.27（乙））。在接收端，对这些双比特进行译码，并按正确次序重新组合。当这双比特经过扰码器之后进入调制解调器的调制器部分时，该双比特左边的数字是数据流中首先出现的数据。

表 2/V.27（乙）

双 比 特 值	相位变化（见注）
00	0°
01	90°
11	180°
10	270°

注 — 相位变化是指从一个信号码元中心至下一个信号码元中心的跃变区内的实际在线相移。

2.5 操作序列

2.5.1 “接通”序列

在电路 105 从“断开”跃变至“接通”和电路 106 从“断开”跃变至“接通”之间的间隔期间，必须由发送调制解调器产生同步信号，以便对接收调制解调器进行恰当的调节。这些同步信号是建立载频检测、自动增益控制（如有需要）、定时同步、均衡器收敛及解扰器同步的信号。

规定了两个序列，即

a） 短序列，它适用于符合建议 M.1020[1]操作的四线电路；

b） 长序列，它适用于比 M.1020[1]规定差得多的四线电路，并适用于二线电路。

这些可用于两种数据速率的序列如表 3/V.27（乙）所示被分成三个部分。

表 3/V.27（乙）

	第 1 部分	第 2 部分	第 3 部分	整个 1，2，3 部分	
线路信号类型	连续 180°倒相	0°－180°二相均衡器调节码型	连续扰码的 1	总的“接通”序列时间	
				4800bit/s	2400bit/s
符号间隔数 (SI)[a]	a）14SI b）50SI	a）58SI b）1074SI	8SI	a）50ms b）708ms	a）67ms b）943ms

a） SI＝符号间隔。第 1，2，3 部分的持续时间用符号间隔来表示。这些数字在减速操作时保持不变。

2.5.1.1 第 1 部分的组成是在线的连续 180°倒相，其持续时间在序列 a）时为 14 个符号间隔，在序列 b）时为 50 个符号间隔。

2.5.1.2 第 2 部分由均衡器的调节码型组成，该码型是从多项式 $1+x^{-6}+x^{-7}$产生的伪随机序列获得的。

2.5.1.2.1 对于速率为 4800bit/s 的操作，均衡器的调节码型是使用§2.5.1.2 规定的伪随机序列每第三个比特而取得的。当这样获得的码型含有 0 时，发送 0°相位变化；当这样获得的码型含有 1 时，发送 180°相位变化。根据这样获得的码型，第 2 部分以 0°，180°，180°，180°，180°，180°，0°，……开始，在序列 a）的情况下持续 58 个符号间隔；在序列 b）的情况下，持续 1074 个符号间隔。此序列的具体产生过程在本建议附录的实例中予以介绍。

2.5.1.2.2 在租用电路上，由于考虑到存在着这样的调制解调器，它们在 4800bit/s 速率时符合§2.5.1.2.1 规定，而在 2400bit/s 速率时，它们的“接通”序列却不相同。因此，规定下述均衡器码型：

i） 第一种选择是：均衡器调节码型与第 2.5.1.2.1 节中规定的码型一样。

ii） 第二种选择是：均衡器调节码型通过使用§2.5.1.2 中规定的伪随机码型每第二个比特获得。当获得的序列含 0 时，发送 0°相位变化；当获得的序列含 1 时，发送 180°的相位变化。根据这个获得的码型，第 2 部分以 0°，180°，0°，180°，180°，0°，180°，……开始，在序列 a）的情况下持续 58 个符号间隔，而在序列 b）的情况下，持续 1074 个符号间隔。

2.5.1.3　第3部分根据上面§2.3和§2.4介绍的编码开始传输，把连续的数据1加到数据扰码器的输入端。第3部分为8个符号间隔；在第3部分结束时，电路106处于“接通”状态，而用户数据被加到数据扰码器的输入端。

2.5.1.4　4800及2400bit/s时第2和第3部分的相位变化序列示于表4/V.27（乙）。

表 4/V.27（乙）[a)]

数据速率 bit/s		第 2 部 分	第 3 部 分
4800	相位变化 PRS[b)]	0°180°180°180°180°180°0°…180°180°0°0° 011101101100100101001…110100010001	270°225°315°90°45°45°180°180° 100 110 101 010 000 000 111 111
2400 选择 i)	相位变化 PRS[b)]	0°180°180°180°180°180°0°…180°180°0°0° 011101101100100101001…110100010001	270°90°270°270°270°270°0°0° 10 01 10 10 10 10 00 00
2400 选择 ii)	相位变化 PRS[b)]	0°180°0°180°180°0°180°…180°0°180°180°180°0° 01 11 01 10 11 00 10…10 00 10 10 11 00	0°90°90°180°270°0°180°270° 00 01 01 11 10 00 11 10
	持续时间	58个或1074个符号间隔 （起始和结束的PRS和符号序列对两种持续时间都一样）	8个符号间隔

a) 要了解产生第2部分和第3部分选用序列的具体介绍，参看本建议附录I结束时的注解。

b) PRS为§2.5.1.2规定的伪随机序列。在下面划线的那些比特决定相位变化。

2.5.2　“断开”序列

在电路105从“接通”跃变至“断开”之后所发送的线路信号分成两个部分，如表5/V.27（乙）所示。

表 5/V.27（乙）

	A 部 分	B 部 分	整个A和B部分
线路信号类型	剩余数据，后跟有连续的已扰码的1	无发送能量	整个“断开”时间
持续时间	5 — 10ms	20ms	25 — 30ms

如果在“断开”序列期间发生电路105由“断开”至“接通”的跃变，则在“断开”序列结束之前将不考虑这种状态变化。

另外，在两条线路上进行半双工操作时，如果在接收“断开”序列的A部分期间电路105转变为“接通”状态，则以选用的形式在A部分接收结束后不到20ms的时间内，开始发送“接通”序列。

3　接收信号的频率容限

由于注意到发送机允许的载频容限是±1Hz，并假定在调制解调器之间的接续中最大频漂为±6Hz，接收机必须能够接受在接收频率中至少为±7Hz的误差。

4　反向信道

反向信道的调制速率、特征频率、容限等等均按建议V.23中反向信道的规定，这并不排除使用操作能力等于或大于75波特的、特征频率与建议V.23规定相同的更高速的反向信道。

5　接口电路

5.1　基本接口电路一览表（表 6/V.27（乙））

5.2　电路 106，109，121 和 122 的响应时间（表 7/V.27（乙））

5.2.1　电路 109

在完成同步之后并在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态。

5.2.2　电路 106

电路 106 的响应时间是从电路 105 的“接通”或“断开”状态开始到电路 106 上出现相应的“接通”或“断开”状态所经过的时间。

表 6/V.27（乙）

接口电路		正向（数据）信道半双工或全双工（见注）	
编号	名称	不带反向信道	带反向信道
102	信号地线或公共回线	×	×
103	发送数据	×	×
104	接收数据	×	×
105	请求数据	×	×
106	准备发送	×	×
107	数据设备作好准备	×	×
108/1	把数据设备接至线路	×	×
109	数据信道接收线路信号检测器	×	×
111	数据传信速率选择器（源于 DTE）	×	×
113	发送机信号码元定时（源于 DTE）	×	×
114	发送机信号码元定时（源于 DCE）	×	×
115	接收机信号码元定时（源于 DCE）	×	×
118	反向信道发送数据		×
119	反向信道接收数据		×
120	发送反向信道线路信号		×
121	反向信道作好准备		×
122	反向信道接收线路信号选择器		×

注 — 全部基本接口电路及所提供的任何其它电路都应当符合建议 V.24 的功能和操作要求。标有×的所有接口电路都应按照有关建议电特性的规定。在数据终端设备和数据电路终接设备中恰当地予以终接（见§6）。

表 7/V.27（乙）

响应时间

	4800bit/s	2400bit/s
电路 106 断开→接通 接通→断开	a）25ms b）708ms	a）67ms b）944ms
	≤2ms	
电路 109 断开→接通 接通→断开	见§5.2.1	
	5 — 15ms	
电路 121 断开→接通 接通→断开	8 — 160ms	
	≤2ms	
电路 122 断开→接通 接通→断开	<80ms	
	15 — 80ms	

注 — a）和 b）是指§2.5.1 中规定的序列 a）和序列 b）。

5.3　数据信道和反向信道接收线路信号检测器的门限

接收机线路端子上的接收线路信号的电平：

— 在一般质量的租用电路上使用时（参考建议 M.1040[2]）

电路 109/122 的门限：

— 大于—43dBm：从“断开”至“接通”

— 小于—49dBm：从“接通”至“断开”

在优质租用电路上使用时（参考建议 M.1020〔1〕）

电路 109 的门限

— 大于—26dBm：“断开”至“接通”

— 小于—31dBm：“接通”至“断开”

电路 122 的门限：

— 大于—34dBm：从“断开”至“接通”

— 小于—39dBm：从“接通”至“断开”

电平介于上述电平之间的电路 109 和 122 的状态未作规定，但是信号检测器应呈现滞后作用，使得从“断开”跃变至“接通”时的信号电平至少比从“接通”跃变至“断开”时的信号电平大 2dB。

5.4　使用半双工方式时的箝位

在二线电路上以半双工方式操作时，

a) 在电路 105 处于“接通”状态时，DCE 应使电路 104 保持二进制 1 状态，并使电路 109 保持“断开”状态，而在需要防止电路 104 上出现假信号时，DCE 应在电路 105 从“接通”跃变至“断开”之后，使上述电路 104 的二进制 1 状态以及电路 109 的“断开”状态持续保持 150±25ms。该附加的延迟可根据系统的考虑加以选用。

b) 当电路 120 处于“接通”状态时，DCE 应使电路 119 保持二进制 1 状态，并使电路 122 保持“断开”状态，而在需要防止电路 119 上出现假信号时，DCE 应在电路 120 从“接通”跃变至“断开”之后，使上述电路 119 的二进制 1 状态及电路 122 的“断开”状态保持一段间隔时间。该间隔具体的持续时间有待进一步研究。附加的延迟可根据系统的考虑加以选用。

5.5　接口电路的故障状态

（见建议 V.28 § 7 有关接收机故障检测类型）

5.5.1　在使用故障检测类型 1 时，DTE 应把电路 107 的故障状态视为“断开”状态。

5.5.2　在使用故障检测类型 1 时，DCE 应把电路 105 和 108 的故障状态视为“断开”状态。

5.5.3　上面未提到的全部其它电路可以使用故障检测类型 0 或 1。

6　接口电路的电特性

建议把符合建议 V.28 规定的电特性与 ISO2110 规定的连接器及插针分配方案一起使用。

注 — 制造厂家可能希望说明，长期目标是要取代建议 V.28 中规定的那些电特性，而第十七研究组已经同意此项工作应继续进行下去，为了能研制出适于 V 系列应用的更有效的全平衡型的，并使接口电路数最小的接口。

7 定时安排

在调制解调器内应装有时钟，以便给数据终端设备提供发送机信号码元定时（电路 114）和接收机信号码元定时（电路 115）。发送机的信号码元定时可以由数据终端设备始发，并经由电路 113 传送至调制解调器。

8 扰码器

调制解调器应包括具有生成多项式

$$1+x^{-6}+x^{-7}$$

并带有额外保护设施以防 1，2，3，4，6，8，9 和 12 比特的码型重复的自同步扰码器/解扰器。恰当的逻辑安排示于附录 I 的图 I - 2/V.27（乙）中（见注）。扰码器/解扰器与建议 V.27 的扰码器/解扰器相同，但增加了电路，以防止 8 比特的码型重复。

注 — 附录中的图 I —1/V.27（乙）和 I —2/V.27（乙）只是个示意图。如果使用另一种技术，这些逻辑安排就可能要采取另一种形式。

在发送端，扰码器应使用扰码器生成多项式有效地去除信息多项式，以产生发送的序列。在此信息多项式中，输入数据序列代表按递降次序排列的系数。在接收端所接收的多项式应由扰码器生成多项式相乘，以恢复信息序列。在此多项式中，接收的数据序列代表按递降次序排列的系数。

9 均衡器

在接收机内应提供自适应均衡器。接收机应具有检测均衡丢失的手段，而且应当能够从正常的、经过数据调制的接收线路信号中恢复均衡，而不必从远端发送机起始一个新的同步信号。

10 选用方式

由于该调制解调器配备有一个自动均衡器，而且能够在二线线路上工作，因此可以在公用交换网中使用。这样，在租用电路出故障时，公用交换网就可用作备用设施。

可以对本调制解调器增加选用方式，为了在租用线路出故障时可以使用公用交换网。还可增加在要求有回波保护的二线租用线路上使用的选用方式。

关于这些选用方式更加详细的情况，参看建议 V.27（丙）。

11 为帮助设备制造厂家而提供下述资料

在操作人员的控制下，数据调制解调器对发送电平或接收灵敏度不应有任何调节。

在以 4800bit/s 速率操作时，发送机能量谱应当以这样一种方式成形，即把连续的数据 1 加到扰码器的输入端时，所产生的发送频谱在 1100 — 2500Hz 的频带范围内，应具有基本上是线性的相位特性。

在以 2400bit/s 速率操作时，发送机能量谱应当以这样一种方式成形，即把连续的数据 1 加到扰码器的输入端时，所产生的发送频谱在 1300 — 2300Hz 的频带范围内，应具有基本上是线性的相位特性。

附 录 I

（附于建议 V.27（乙））

4800bit/s 速率的二相均衡器训练序列发生器

在训练期间，只需要发送一个同相或反相的载频，便可较快地完成具有最少数量电路的均衡器的快速收敛。这意味着，向调制器发送的 3 比特码组，将只是 001（0°相位）或 111（180°相位）。参看图 I—1/V.27（乙）有关发生此序列的电路以及图 I—3/V.27（乙）有关此序列的定时。

设 T1 是等于 1600Hz（符号时钟）的定时信号，它具有一个 4800Hz 周期的高电位，并有二个 4800Hz 周期的低电位。T2 是 T1 的反相。

在 T1 期间，选择对扰码器的输入，在 T2 期间，选择扰码器的第一级。在 T2 为高电位的周期内，C 就强迫输出为高电位。这可以由图 I—2/V.27（乙）所示的电路来完成。

如果连续地迫使 T1 保持高电位，并连续地迫使 T2 保持低电位，则恢复正常操作。

为了保证训练一致，应当始终发送同样的码型。为达此目的，在训练期间输入到扰码器的数据应保持处于传号状态，并且在 T1 第一次重合时，扰码器的前七级应为 0011110（最右边的数字先发），而且应当把会引起无声的信号从发送机的输出端去掉〔一般说来，这信号将是“请求发送”（RTS）信号〕。

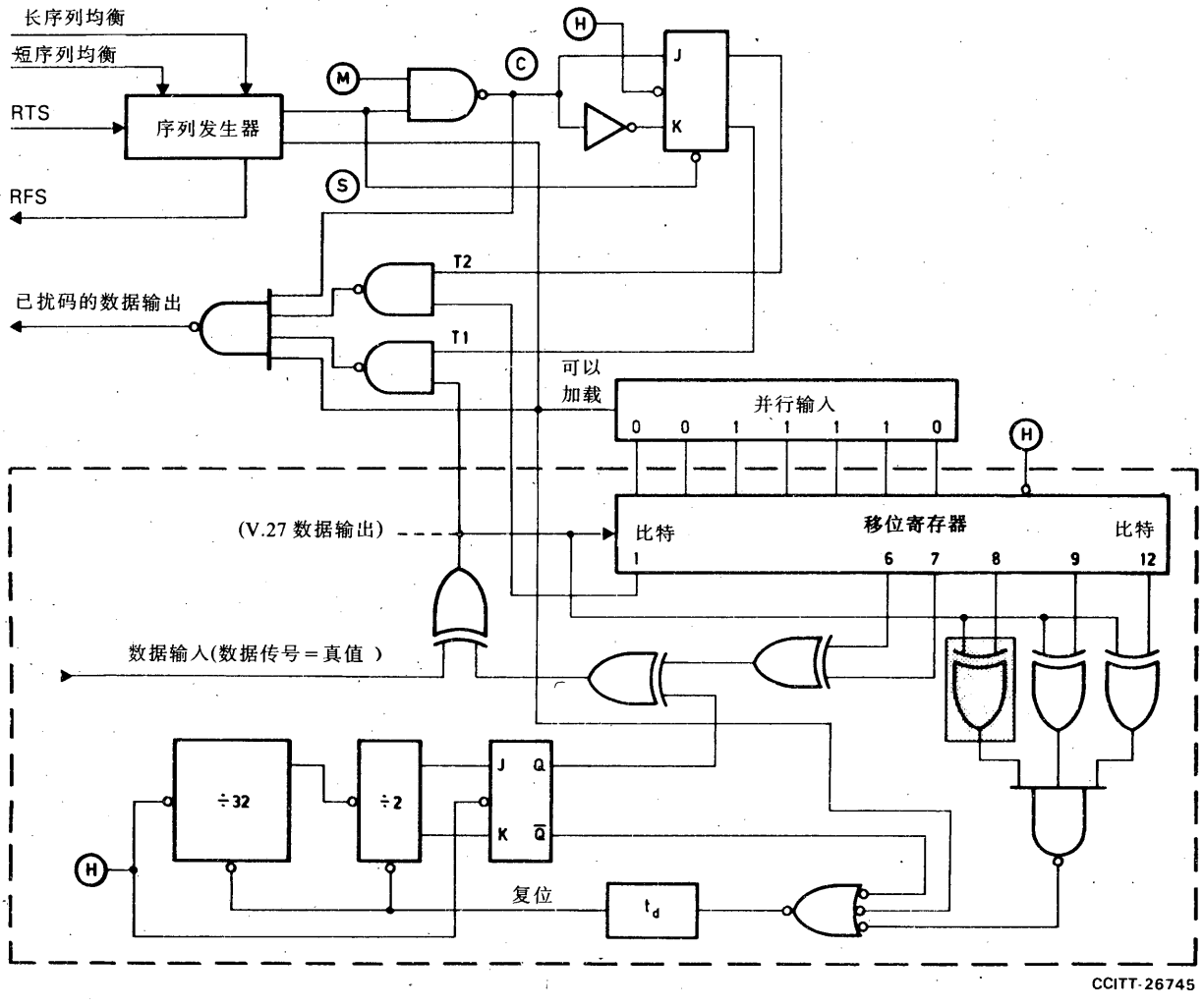
选择该特殊的出发点是为了保证取得一种码型，该码型在开始时便具有连续的 180°倒相，以保证快速取得时钟，随后跟着的码型将保证均衡器快速收敛。

在“准备发送”（RFS）“接通”状态之前的 8 个符号间隔时间内，应把扰码器变换到正常操作状态，使扰码器处于传号状态直到“准备发送”为止，以达到使解扰器同步的目的。

注 — 在 2400bit/s 速率时，可以使用类似的技术，仅对时钟作适当的改变，如表 I—1/V.27（乙）所示。

表 I—1/V.27（乙）

		第 2 部 分	第 3 部 分
时 钟 H	i)	3600Hz	2400Hz
	ii)	2400Hz	2400Hz
时 钟 M	i)	1200Hz	1200Hz
	ii)	1200Hz	1200Hz



注 1 — 虚线框内为 V.27 扰码器

注 2 — 阴影矩形用于防止 8 比特码型重复出现

注 3 — Ⓗ是三倍波特速率的时钟

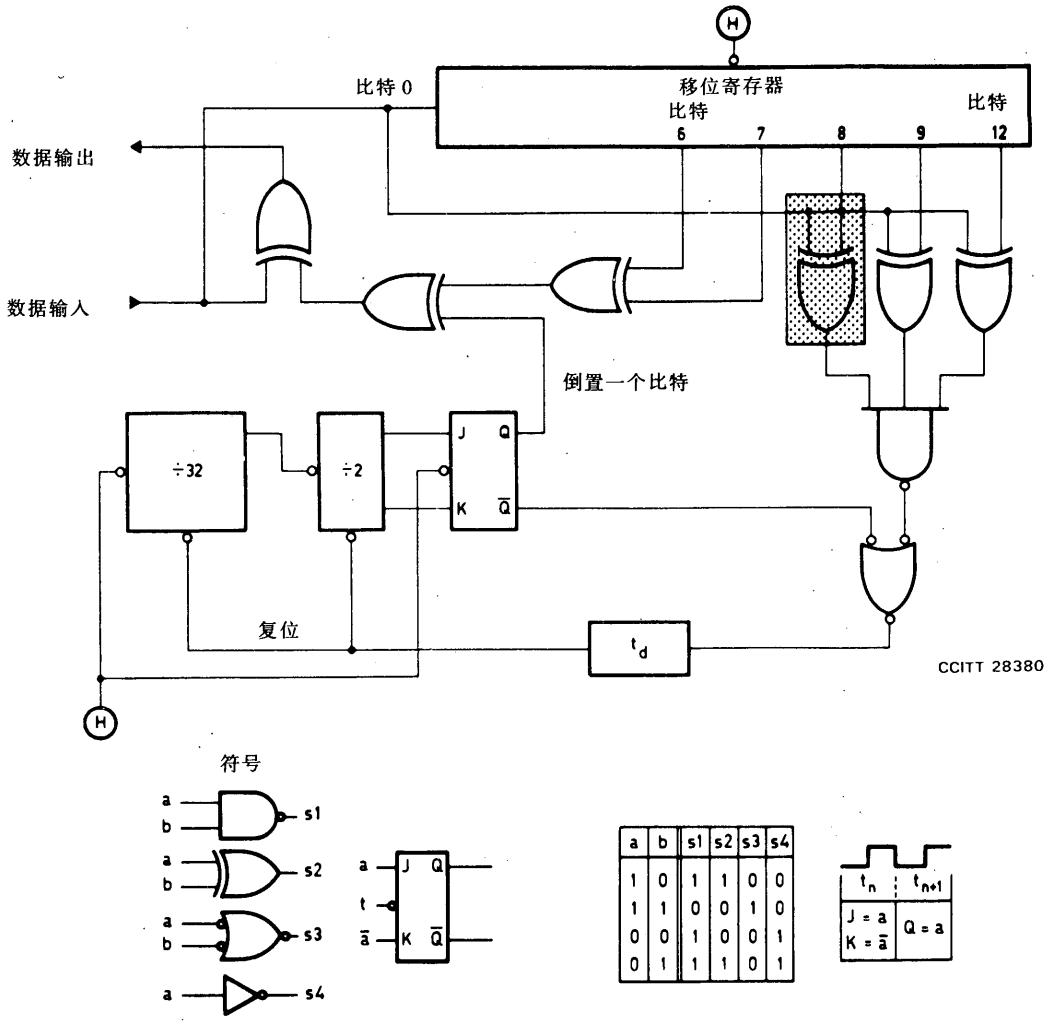
注 4 — Ⓜ是波特速率时钟（1600Hz）

注 5 — 各图均用正逻辑表示

注 6 — 信号Ⓒ与Ⓢ只与图 I—3/V.27（乙）有关

图 I—1/V.27（乙）

4800bit/s 速率的序列发生器和扰码器电路实例



注 1 — 阴影矩形用于防止 8 比特码型重复出现。

注 2 — Ⓗ代表时钟信号。负跃变是有效的跃变。

注 3 — 由于实际电路之故，在Ⓗ的负跃变和非复位线上由 t_d 代表的“0”状态的结束之间有一段延迟时间，计数器没有考虑比特 0 和比特 8，比特 9 或比特 12 之间的第一次重合。

图 I—2/V.27（乙）

解扰器电路实例

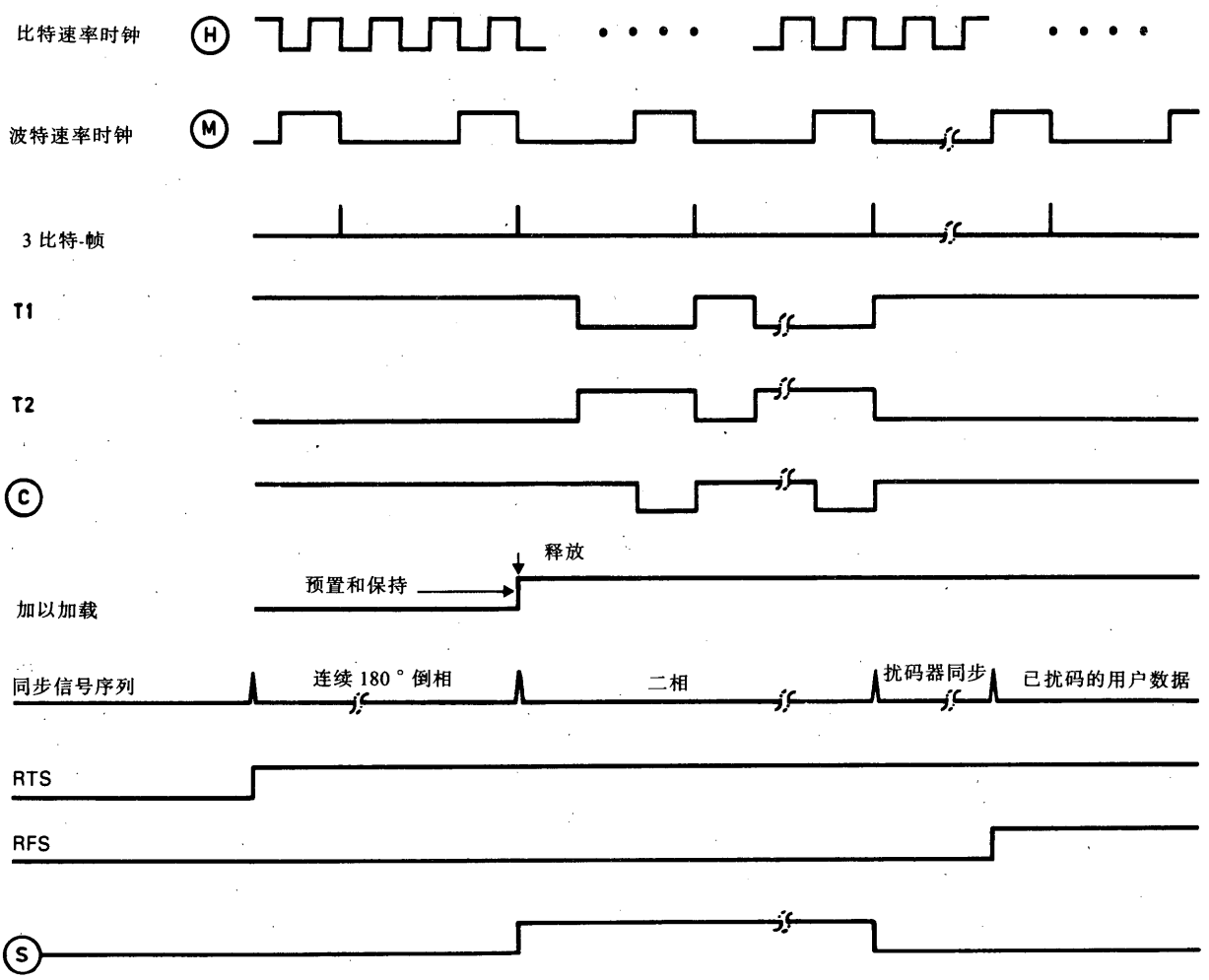


图 I—3/V.27（乙）

4800bit/s 速率时的同步信号序列（见图 I—1/V.27（乙））

参 考 文 献

[1] CCITT Recommendation *Characteristics of special quality international leased circuits with special bandwidth conditioning*, Vol. IV, Rec. M.1020.

[2] CCITT Recommendation *Characteristics of ordinary quality international leased circuits*, Vol. IV, Rec. M.1040.

建　议　V.27（丙）

公用交换电话网中使用的标准化 4800/2400bit/s 调制解调器

（1976 年订于日内瓦；1980 年修改于日内瓦；
1984 年修改于马拉加-托雷莫里诺斯）

CCITT，

鉴于

(a) 需要在公用交换电话网上以 4800bit/s 的速率进行数据传输；
(b) 在某些国家内，公用交换电话网的大部分电路能够以 4800bit/s 的速率传送数据；
(c) 在公用交换电话网内有一小部分国际接续能够以 4800bit/s 的速率传输数据；
(d) 在公用交换电话网内的其它国际接续，仍然可以利用调制解调器内的减速能力以 2400bit/s 的速率进行操作。

一致同意发表下列意见

应该允许在公用交换电话网上以 4800bit/s 的速率传输数据，不可能保证在每次接续或每个路由中的传输都可靠，因此在提供业务之前，应当在最有可能的终端点之间进行测试。CCITT 预期在今后几年中，现代技术的发展将会产生设计更先进的调制解调器，使得可靠的传输能在更大比例的电路上进行。本建议的条款可以视为暂时的规定，其目的是在迫切需要这种业务的地方，以及在预期能开设令人满意的业务的两地之间提供业务。

公用交换电话网上传输速率为 4800bit/s 的调制解调器的特性应暂时规定如下：

1　主要特性

a) 如建议 V.27 所述，使用八相差动编码调制，4800bit/s 的数据传输速率。
b) 如建议 V.26 选择 A 所述，使用四相差动编码调制，速率能减至 2400bit/s。
c) 提供一个调制速率可达 75 波特的反向信道，此信道供选用。
d) 包括一个自适应均衡器。

2　以 4800 和 2400bit/s 速率进行操作的线路信号

2.1　载频

载频为 1800±1Hz。不另外提供单独的导频单音。所用的功率电平符合建议 V.2 的规定。

2.1.1　4800bit/s 速率的频谱

50%升余弦能量谱的成形在接收机和发送机之间作平均分配。在 1000Hz 和 2600Hz 处的能量密度，相对于 1000Hz 和 2600Hz 之间的最大能量密度应衰减 3.0dB±2.0dB。

2.1.2　2400bit/s 速率的频谱

50%升余弦能量谱成形的最小值在接收机和发送机之间作平均分配。在 1200Hz 和 2400Hz 处的能量密度，相当于 1200Hz 和 2400Hz 之间的最大能量密度应衰减 3.0dB±2.0dB。

2.2　正向信道和反向信道之间的功率分配

建议在正向信道和反向信道之间平均分配功率（如提供这些信道）。

2.3　速率为 4800bit/s 时的操作

2.3.1　数据传信速率和调制速率

数据传信速率应为 4800bit/s±0.01%，即调制速率为 1600 波特±0.01%。

2.3.2　数据比特的编码

要发送的数据流被分成三个连续比特（3 比特）为一组的比特组。每一个比特组相对于前一个 3 比特信号码元的相位进行相位变化编码（见表 1/V.27（丙））。在接收端，对 3 比特码组进行译码，并按正确的次序重新组合。当这 3 比特码组经过扰码器后，进入调制解调器的调制器部分时，3 比特码组左边那个数字是数据流中首先出现的数字。

表 1/V.27（丙）

3 比特值			相位变化（见注）
0	0	1	0°
0	0	0	45°
0	1	0	90°
0	1	1	135°
1	1	1	180°
1	1	0	225°
1	0	0	270°
1	0	1	315°

注 — 相位变化是指从一个信号码元中心至下一个信号码元中心的跃变区内的实际在线相移。

2.4　速率为 2400bit/s 时的操作

2.4.1　数据传信速率和调制速率

数据传信速率应为 2400bit/s±0.01%，即调制速率为 1200 波特±0.01%。

2.4.2　数据比特的编码

在速率为 2400bit/s 时，数据流被分成两个比特（双比特）为一组的比特组。每个双比特相对于前一个信号码元的相位进行相位变化编码（见表 2/V.27（丙））。在接收端，对这些双比特进行译码，并按正确的次序重新组合。当这个双比特经过扰码器之后，进入调制解调器的调制器部分时，该双比特左边的数字是数据流中首先出现的数字。

表 2/V.27（丙）

双比特值	相位变化（见注）
00	0°
01	90°
11	180°
10	270°

注 — 相位变化是指从一个信号码元中心至下一个信号码元中心的跃变区内的实际在线相移。

2.5 操作序列

2.5.1 “接通”序列

在电路 105 从“断开”跃变至“接通”和电路 106 从“断开”跃变至“接通”之间的间隔期内，必须由发送调制解调器产生同步信号，以便对接收调制解调器进行恰当的调节。这些同步信号是建立载频检测，自动增益控制（如有需要）、定时同步、均衡器收敛及解扰器同步的信号。

同步信号规定为两个独立的序列，长序列在建立接续的开始使用一次，而短序列则用于其后的换向，在换向中，训练码型用来调节和改善均衡器的收敛。

规定的两个序列如下：

a） 短序列，用于换向操作；

b） 长序列，用于开始建立接续。

序列 b）只在电路 107 从“断开”跃变至“接通”之后，电路 105 第一次从“断开”跃变至“接通”时使用，或者如果电路 105 已处于“接通”状态，在电路 107 从“断开”跃变至“接通”时使用。以后每当电路 105 从“断开”跃变至“接通”时，使用序列 a）。

两种数据速率用的“接通”序列被分成五个部分，如表 3/V.27（丙）所示。

2.5.1.1 第 3 部分的组成是在线的连续 180°倒相，在序列 a）的情况下持续时间为 14 个符号间隔，而在序列 b）的情况下持续时间为 50 个符号间隔。

2.5.1.2 第 4 部分由均衡器的调节码型组成，该码型从多项式 $1+x^{-6}+x^{-7}$产生的伪随机序列获得。

对于速率为 4800bit/s 和 2400bit/s 的操作，均衡器的调节码型是使用上述多项式规定的伪随机序列每第三个比特而取得的。当获得的码型含有 0 时，发送 0°相位变化；当获得的码型含有 1 时，发送 180°相位变化。根据这样获得的码型，第 4 部分以 0°，180°，180°，180°，180°，180°，0°，……开始，而且在序列 a）的情况下持续 58 个符号间隔，在序列 b）的情况下持续 1074 个符号间隔，此序列具体产生过程在本建议附录 I 的实例中予以介绍。

2.5.1.3 第 5 部分，按照 § 2.3 和 § 2.4 介绍的编码开始传输，把连续的数据 1 加到数据扰码器的输入端。第 5 部分为 8 个符号间隔。在第 5 部分结束时，电路 106 转变为“接通”状态，而用户数据被加到数据扰码器的输入端。

2.5.1.4 表 4/V.27（丙）所示为 4800bit/s 和 2400bit/s 时第 4 部分和第 5 部分的相位变化列。

表 3/V.27（丙）

	第 1 部分	第 2 部分	第 3 部分	第 4 部分	第 5 部分	1，2，3，4，5 部分的总和	
线路信号类型	未调制的载波	无发送能量	连续 180°倒相	0°～180°二相均衡器调节码型	连续的已扰码的 1	标称的总的“接通”序列时间	
						4800bit/s	2400bit/s
防止讲话人的回声	185—200ms	20—25ms	a）14SI b）50SI	a）58 SI b）1074SI	8SI	a）265ms b）923ms	a）281 ms b）1158ms
无任何保护措施	0ms	0ms	a）14SI b）50SI	a）58 SI b）1074SI	8SI	a）50 ms b）708ms	a）66 ms b）943ms

SI＝符号间隔。第 3，4，5 部分的持续时间用符号间隔数表示，这些数字在减速操作时保持不变。

表 4/V.27（丙）[a)]

数据速率		第 4 部分	第 5 部分
4800 bit/s	相位变化 PRS[b)]	0°180°180°180°180°180°0°…180°180°0°0° 011 101 100 100 100 101 001…110100010001	270°225°315°90°45°45°180°180° 1001101010100000000111111
2400 bit/s	相位变化 PRS[b)]	0°180°180°180°180°180°0°…180°180°0°0° 011 101 101 100 100 101 001…110100010001	270°90°270°270°270°270°0°0° 10 01 10 10 10 10 00 00
	持续时间	——58 个或 1074 个符号间隔—— （起始和结束的 PRS 和符号序列对两种长度都一样）	——8 个符号间隔——

a） 要了解产生第 4 部分和第 5 部分选用序列的具体介绍，参看本建议附录 I 结束时的注解。

b） PRS 为 § 2.5.1.2 中规定的伪随机序列。在下面划线的那些比特决定相位变化。

2.5.2 “断开”序列

在电路 105 从“接通”跃变至“断开”之后所发送的线路信号被分成两个部分，如表 5/V.27（丙）所示。

表 5/V.27（丙）

	A 部分	B 部分	总“断开”时间
线路信号的类型	剩余数据，后跟有连续的已扰码的 1	无发送能量	整个 A 和 B 部分
有或没有防止讲话人回声的措施	5—10ms	20ms	25—30ms

如果在“断开”序列期间发生电路 105 从“断开”至“接通”的跃变，则在“断开”序列结束之前将不考虑这种状态变化。

另外，如果在接收“断开”序列的 A 部分期间电路 105 转变为“接通”状态，则以选用的方式在 A 部分接收结束之后，在不到 20ms 的时间内开始发送“接通”序列。

3 接收信号的频率容限

由于注意到发送机允许的载频容限是±1Hz，并假定在调制解调器之间的接续中最大频漂为±6Hz，接收机必须能够接受在接收频率中至少为±7Hz 的误差。

4 反向信道

反向信道的调制速率、特征频率、容限等等均符合建议 V.23 中反向信道的规定。这并不排除使用操作

能力等于或大于 75 波特的、特征频率与建议 V.23 规定相同的更高速的反向信道。

5 接口电路

5.1 接口电路表

在公用交换电话网上使用时，调制解调器（包括为进行人工呼叫或自动呼叫或应答而装备的终端）所用的基本接口电路如表 6/V.27ter 所示。

5.2 电路 106，109，121 和 122 的响应时间（见表 7/V.27（丙）和表 8/V.27（丙））

5.2.1 电路 109

在完成同步之后以及在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态。当使用选用的防止讲话人回声的措施时，在接收未调制的载波期间，阻止电路 109 转变为“接通”状态。

表 6/V.27（丙）

接口电路		正向（数据）信道 单向系统（见注 1）				反向（数据）信道 双向系统（见注 1）	
编号	名称	不带反向信道		带反向信道		不带反向信道	带反向信道
		发送端	接收端	发送端	接收端		
102	信号地线或公共回线	×	×	×	×	×	×
103	发送数据	×		×		×	×
104	接收数据		×		×	×	×
105	请求发送	×		×		×	×
106	准备发送	×		×		×	×
107	数据设备作好准备	×	×	×	×	×	×
108/1 或	把数据设备接至线路						
108/2	数据终端作好准备	×	×	×	×	×	×
（见注 2）							
109	数据信道接收线路信号检测器		×		×	×	×
111	数据传信速率选择器（源于 DTE）	×	×	×	×	×	×
113	发送机信号码元定时（源于 DTE）	×		×		×	×
114	发送机信号码元定时（源于 DCE）	×		×		×	×
115	接收机信号码元定时（源于 DCE）		×		×	×	×
118	反向信道发送数据				×		×
119	反向信道接收数据			×			×
120	发送反向信道线路信号						×
121	反向信道作好准备				×		×
122	反向信道接收线路信号检测器			×			×
125	呼叫指示器	×	×	×	×	×	×

注 1 — 全部基本接口电路和所提供的任何其它电路都应符合建议 V.24 的功能和操作要求。标有×的所有接口电路都应按照有关建议电特性的规定。在数据终端设备和数据电路终接设备中恰当地加以终接（见 § 6）。

注 2 — 该电路根据其用途应能用作电路 108/1（把数据设备接至线路）或电路 108/2（数据终端作好准备）。

表 7/V.27（丙）

以 4800bit/s 速率操作时的响应时间		
电路 106 断开→接通 接通→开断	有防止讲话人回声的措施	没有防止讲话人回声的措施
	a）215±10ms+50ms b）215±10ms+708ms	a）50ms b）708ms
	≤2ms	≤2ms
电路 109 断开→接通 接通→断开	见§5.2.1	见§5.2.1
	5—15ms	5—15ms
电路 121 断开→接通 接通→断开	80—160ms	80—160ms
	≤2ms	≤2ms
电路 122 断开→接通 接通→断开	<80ms	<80ms
	15—80ms	15—80ms

表 8/V.27（丙）

以 2400bit/s 速率操作时的响应时间		
电路 106 断开→接通 接通→断开	有防止讲话人回声的措施	没有防止讲话人回声的措施
	a）215±10ms+67ms b）215±10ms+944ms	a）67ms b）944ms
	≤2ms	≤2ms
电路 109 断开→接通 接通→断开	见§5.2.1	见§5.2.1
	5—15ms	5—15ms

注 1 — a）和 b）指§2.5.1 中规定的序列 a）和序列 b）。

注 2 — 这些参数和程序（特别是在自动呼叫和应答的情况下）是暂定的，有待进一步研究。

5.2.2 电路 106

电路 106 的响应时间是

— 从电路 105 上的“接通”或“断开”状态开始到电路 106 上出现相应的“接通”或“断开”状态所经过的时间：或

— 从电路 107（电路 105 已处于“接通”状态）上的“接通”或“断开”状态开始到电路 106 上出现相应的“接通”或“断开”状态所经过的时间。

5.3 数据信道和反向信道接收线路信号检测器的门限

对于各类接续（即公用交换电话网或非交换的二线租用话路），调制解调器的接收线路端子上的接收线路信号电平为：

— 大于—43dBm：电路 109/122 处于“接通”状态

— 小于—48dBm：电路 109/122 处于“断开”状态

电平介于—43dBm 和—48dBm 之间的电路 109 和 122 的状态未作规定，但是信号检测器必须呈现滞后作用，使得从“断开”跃变至“接通”时的电平至少比从“接通”跃变至“断开”时的电平大 2dB。

在传输情况已知并允许的场合，可以期望在安装调制解调器时，所接收线路信号检测器的这些响应电

ARCHIVES U.I.T. GENÈVE

平改变为灵敏度较小的数值（即分别为—33dBm 和—38dBm）。

5.4　使用半双工方式时的箝位

在二线电路上以半双工方式操作时，

a）在电路 105 处于“接通”状态时，DCE 应使电路 104 保持二进制 1 状态，并使电路 109 保持“断开”状态，而在需要防止电路 104 上出现假信号时，DCE 应在电路 105 从“接通”跃变至“断开”之后使上述电路 104 的二进制 1 状态以及电路 109 的“断开”状态持续保持 150±25ms。这附加的延迟根据系统的考虑加以选用；

b）当电路 120 处于“接通”状态时，DCE 应使电路 119 保持二进制 1 状态，并使电路 122 保持“断开”状态，而在需要防止电路 119 上出现假信号时，DCE 应在电路 120 从“接通”跃变至“断开”之后，使上述电路 119 的二进制 1 状态及电路 122 的“断开”状态保持一段间隔时间。这间隔具体的持续时间有待进一步研究。这附加的延迟根据系统的考虑加以选用。

5.5　接口电路的故障状态

（见建议 V.28 § 7 有关接收机故障检测类型）

5.5.1　在使用故障检测类型 1 时，DTE 应把电路 107 的故障状态视为“断开”状态。

5.5.2　在使用故障检测类型 1 时，DCE 应把电路 105 的故障状态视为“断开”状态。

5.5.3　上面未提到的全部其它电路可以使用故障检测类型 0 或 1。

6　接口电路的电特性

建议把符合建议 V.28 规定的电特性与 ISO2110〔1〕规定的连接器及插针分配方案一起使用。

注 — 制造厂家可能希望说明，长期目标是要取代建议 V.28 规定的电特性，而第十七研制组已经同意此项工作应继续进行下去，为了能研制出适于 V 系列应用的有效的全平衡型的，并使接口电路数最小的接口。

7　定时安排

在调制解调器内应装有时钟，以便给数据终端设备提供发送机信号码元定时（电路 114）和接收机信号码元定时（电路 115）。发送机的码元定时也可以由数据终端设备始发，并经由电路 113 传送至调制解调器。

8　均衡器

接收机内应当提供自适应均衡器。

9　扰码器

调制解调器应包括具有生成多项式：

$$1+x^{-6}+x^{-7}$$

并带有额外保护设施以防 1，2，3，4，6，8，9 和 12 比特的码型重复的自同步扰码器/解扰器。恰当的逻

辑安排见图 I—2/V.27（丙）（见注）。扰码器/解扰器与建议 V.27 的扰码器/解扰器相同，但增加了电路，以防止 8 比特的码型重复。

注 — 图 I—1/V.27（丙）和图 I—2/V.27（丙）只是个示意图。如果使用另一种技术，这些逻辑安排就可能采取另一种形式。

在发送端，扰码器应使用扰码器生成多项式有效地去除信息多项式，以产生发送的序列。在此信息多项式中，输入数据序列代表按递降次序排列的多项式系数。而在接收端，所接收的多项式应与扰码器生成多项式相乘，以恢复信息序列。在此多项式中，已接收的数据序列代表按递降次序排列的多项式系数。

10 当要求回波控制装置停止工作时，建议遵照建议 **V.25** 规定的程序。

11 为帮助设备制造厂家而提供下述资料

在操作人员的控制下，数据调制解调器对发送电平和接收灵敏度不应有任何调节。

在以 4800bit/s 速率操作时，发送机的能量谱应当以这样一种方式成形，即把连续的数据 1 加到扰码器的输入端时，所产生的发送频谱在 1100—2500Hz 频带范围内应具有基本上是线性的相位特性。

在以 2400bit/s 速率操作时，发送机的能量谱应当以这样一种方式成形，即把连续的数据 1 加到扰码器的输入端时，所产生的发送频谱在 1300—2300Hz 频带范围内应具有基本上是线性的相位特性。

附 录 I

（附于建议 V.27（丙））

4800bit/s 速率的二相均衡器训练序列发生器

在训练期间，只需要发送一个同相或反相的载频，便可较快地完成具有最少数量电路的均衡器的快速收敛。这意味着，向调制器发送的 3 比特码组将只是 001（0°相位）或 111（180°相位）。参看图 I—1/V.27（丙）有关发生这个序列的电路以及图 I—3/V.27（丙）有关此序列的定时。

假定 T1 是等于 1600Hz（符号时钟）的定时信号，它具有一个 4800Hz 周期的高电位，并有两个 4800Hz 周期的低电位。T2 是 T1 的反相。

在 T1 期间，选择对扰码器的输入，在 T2 期间，选择扰码器的第一级。在 T2 为高电位的周期内，C 就强迫输出为高电位。这可以由图 I—2/V.27（丙）的电路来完成。

如果连续地迫使 T1 保持高电位，并连续地迫使 T2 保持低电位，则恢复正常的操作。

为了保证训练一致，应当始终发送同样的码型。为达此目的，在训练期间输入到扰码器的数据应保持处于传号状态，并且在 T1 第一次重合时，扰码器的前七级应为 0011110（最右边的数字先发），而且应当把会引起无声的信号从发送机的输出端去掉〔一般说来，这信号将是“请求发送”（RTS）信号〕。

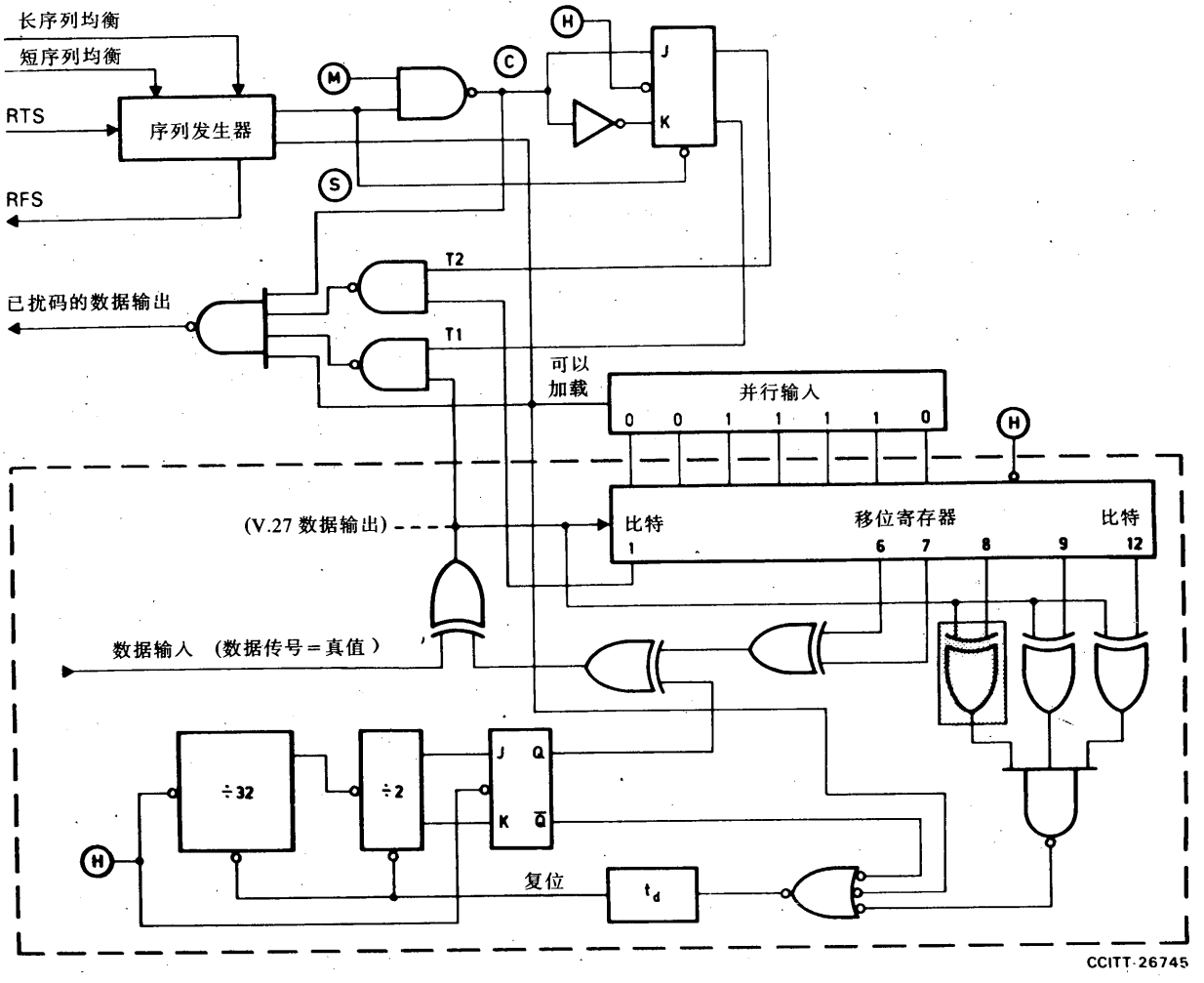
选择这特殊的出发点是为了取得一种码型，该码型在开始时便具有连续 180°倒相，以保证快速取得时钟，随后跟着的码型将保证均衡器快速收敛。

在“准备发送”（RFS）“接通”状态之前的 8 个符号间隔时间内，应把扰码器变换到正常的操作状态，使扰码器处于传号状态直到“准备发送”为止，以达到使解扰器同步的目的。

注 — 在 2400bit/s 速率时，可以使用类似的技术，仅对时钟作些适当的改变，如表 I—1/V.27（丙）所示。

表 I—1/V.27（丙）

	第 4 部分	第 5 部分
时钟 Ⓗ	3600Hz	2400Hz
时钟 Ⓜ	1200Hz	1200Hz



注 1 — 虚线框内为 V.27 扰码器

注 2 — 阴影矩形用于防止 8 比特码型重复出现

注 3 — Ⓗ是三倍波特速率时钟

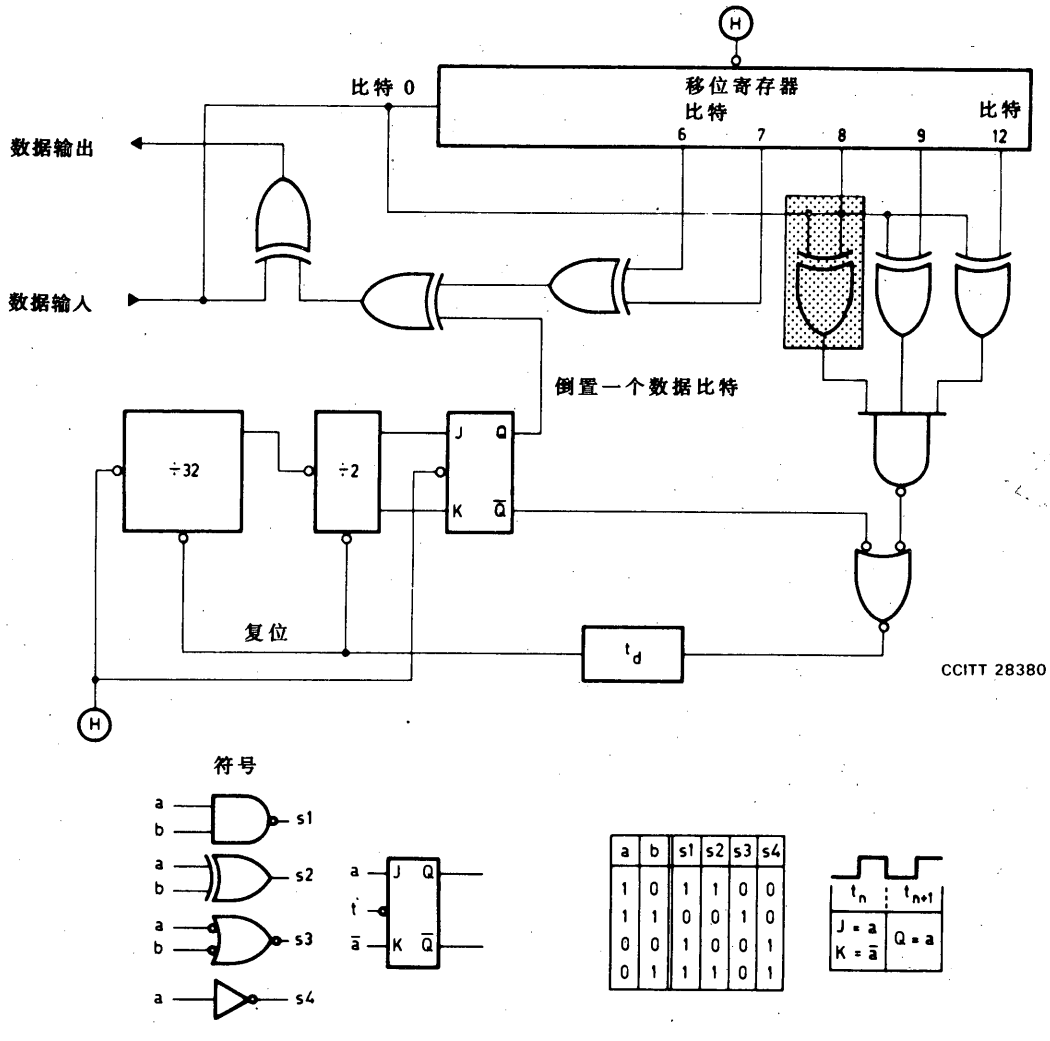
注 4 — Ⓜ是波特速率时钟（1600Hz）

注 5 — 各图均用正逻辑表示

注 6 — 信号Ⓒ和Ⓢ只与图 I—3/V.27（丙）有关

图 I—1/V.27（丙）

4800bit/s 速率的序列发生器和扰码器电路实例



a	b	s1	s2	s3	s4
1	0	1	1	0	0
1	1	0	0	1	0
0	0	1	0	0	1
0	1	1	1	0	1

t_n	t_{n+1}
J = a K = ā	Q = a

注 1 — 阴影矩形用于防止 8 比特码型重复出现。

注 2 — Ⓗ代表时钟信号。负跃变是有效的跃变。

注 3 — 由于实际电路在Ⓗ的负跃变和非复位线上由 t_d 代表的“0”状态结束之间，有一段延迟时间，所以计数器没有考虑比特 0 和比特 8，比特 9 或比特 12 之间的第一次重合。

图 I—2/V.27（丙）

解扰器电路实例

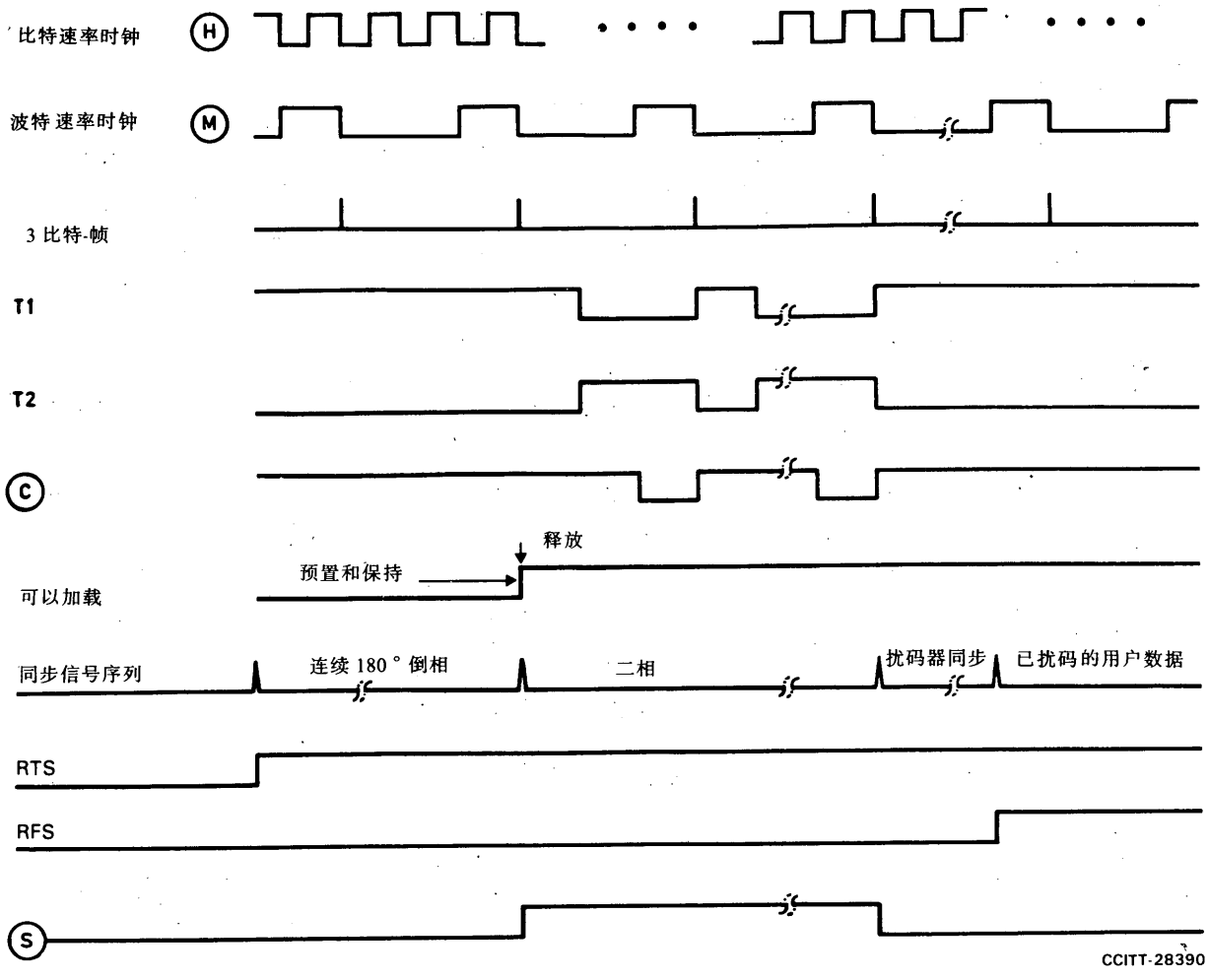


图 I—3/V.27（丙）

4800bit/s 速率时的同步信号序列（见图 I—1/V.27（丙））

建　议　V.28

非平衡双流接口电路的电特性

（1972 年订于日内瓦；1980 年修改于日内瓦；
1984 年修改于马拉加-托雷莫里诺斯；
1988 年修改于墨尔本）

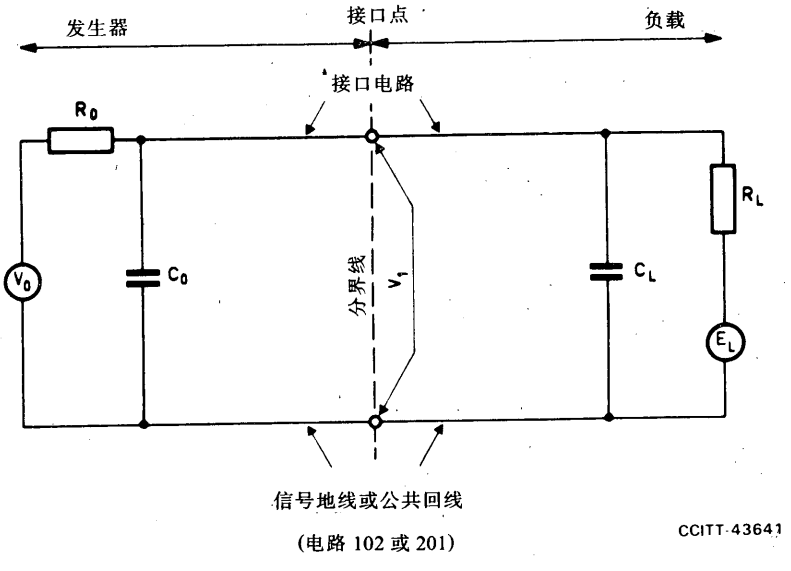
1　范围

本建议规定的电特性一般适用于以低于 20000bit/s 极限的数据传信速率操作的接口电路。

2　接口等效电路

图 1/V.28 所示为带有各电参数的接口等效电路，这些电参数规定如下。

不管发生器在数据电路终接设备内、负载在数据终端设备内，还是发生器在数据终端设备内、负载在数据电路终接设备内，均与本等效电路无关。



V_0 — 发生器开路电压
R_0 — 在接口点测得的与发生器有关的总有效直流电阻
C_0 — 在接口点测得的与发生器有关的总有效电容
V_1 — 在接口点对信号地线或公共回线的电压
C_L — 在接口点测得的与负载有关的总有效电容
R_L — 在接口点测得的与负载有关的总有效直流电阻
E_L — 开路负载电压（偏压）

图 1/V.28
接口等效电路

与发生器（负载）有关的阻抗包括接口点发生器（负载）侧的任何电缆阻抗。

在接口两侧的设备可以实现任何组合形式的发生器和接收器。

用于数据传输时，一般认为接口电缆应由 DTE 提供。这样 DTE 加电缆与 DCE 之间就有了一条分界线。这条线也称之为接口点，而且以连接器的形式具体实现。这类应用也要求在两个方向上都有接口电路。这就导致图 2/V. 28 中所示的情况。

3 负载

测量负载阻抗的测试条件如图 3/V. 28 所示。

接口电路负载一侧的阻抗应具有既不小于 3000Ω 也不大于 7000Ω 的直流电阻（R_L）。在外加 3—15V 的电压（Em）时，所测得的输入电流（I）应在下列范围内：

$$I_{min.,max.} = \left| \frac{E_m \pm E_{Lmax.}}{R_{Lmax.,min.}} \right|$$

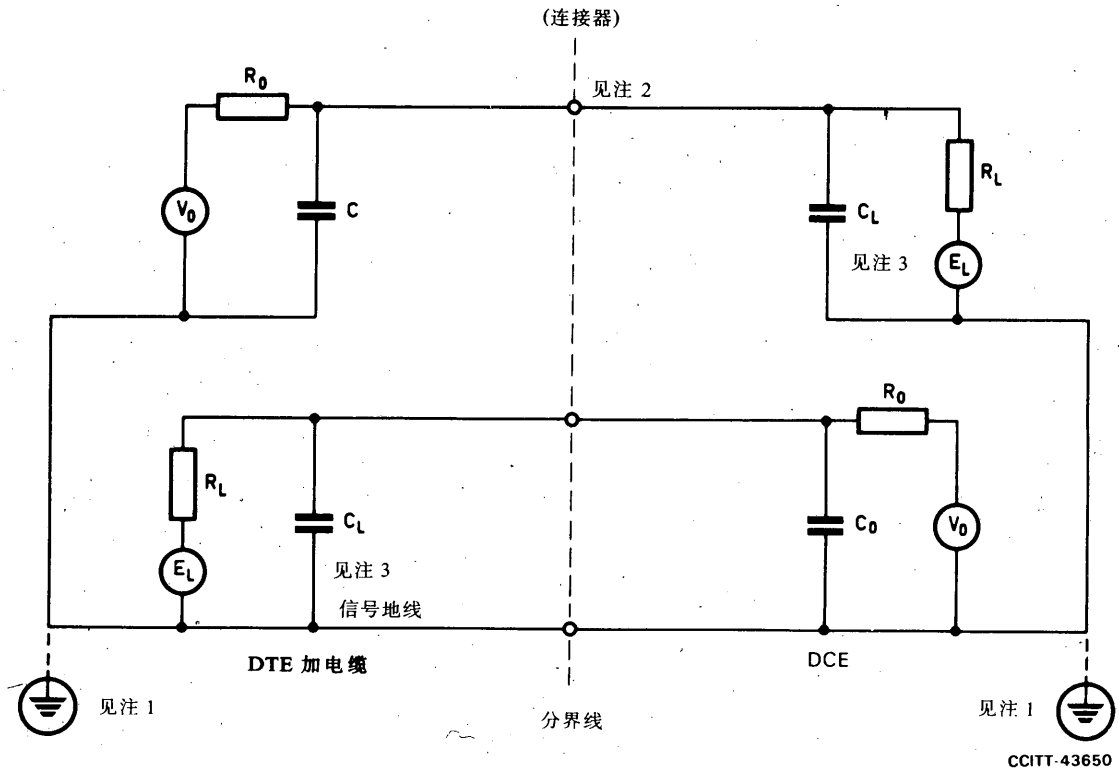
开路负载电压（E_L）不应超过 2V。

在接口点测得的负载的有效分路电容不应超过 2500pF。

为了避免在接口电路上感应电压波动，负载阻抗的电抗分量不应是电感的。

注 — 这点需进一步研究。

接口电路上的负载不应影响下面 § 4 中规定的电压极限范围内任何输入信号的连续操作。



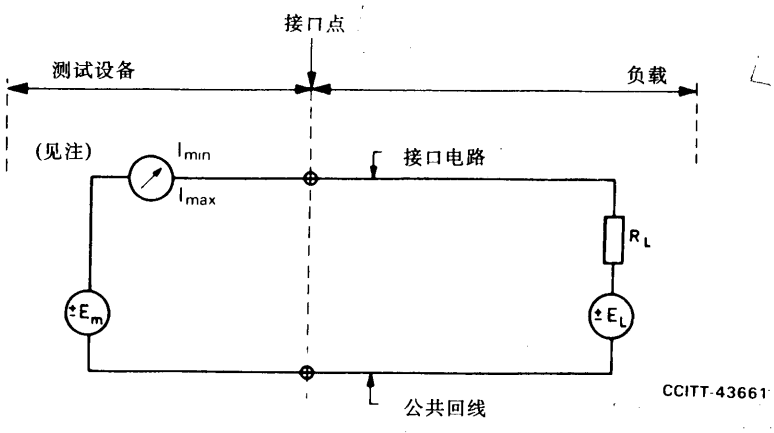
注 1 — 如果国家规定有要求，可进一步把信号地线接至外部保护地线。

注 2 — 对于在电话型设备上的数据传输，ISO 已根据 ISO2110 标准规定了 25 线连接器和插针的分配。

注 3 — 许多现有的接口电路发生器在驱动大于 2500pF 的电容时不能满足建议 V. 28 § 6 最大上升时间的要求，2500pF 为允许的最大负载电容（C_L），它包括 DTE 提供的接口电缆的电容。

图 2/V. 28

接口的实际体现



注 — 电流计的内阻应比负载电阻（R_L）小得多。

图 3/V.28

等效测试电路

4 发生器

接口电路上的发生器应能承受开路和其本身与任何其它接口电路（包括发生器和负载在内）之间发生的短路，而不致损坏发生器本身或与它有关的设备。

在任一接口电路上发生器开路电压（V_0）不应超过 25V. 接口电路发生器侧的阻抗（R_0 和 C_0）未作规定，然而在选择 V_0 和 R_0 的组合时，必须使得任何两条接口电路之间的短路，在任何情况下都不会产生超过 0.5A 的电流。

另外，对于在 3000—7000Ω 范围内的任何负载电阻（R_L），当开路负载电压（E_L）为零时，接口点的电压（V_1）不得小于 5V，也不大于 15V（不管是正极性还是负极性）。

接口电路发生器侧的有效分路电容（C_0）未作规定。然而，除了任何负载电阻（R_L）以外，发生器还应能驱动发生器侧的全部电容（C_0）加上 2500pF 的负载电容（C_L）。

注 1 — 在进行本建议规定之外的测试（例如，信号质量测量）时，可以使用 3000Ω 的发送机测试负载。

注 2 — 可以使继电器或开关接点来产生接口电路上的信号，并采取适当的措施来保证这样产生出来的信号以符合下面 § 6 中可用的条文规定。

5 有效电平（V_1）

对于数据接口电路，当在接口点测得的接口电路的电压（V_1）比 −3V 还要低时，就应认为这个信号为二进制 1 状态。当电压（V_1）比 +3V 高时，应认为这个信号为二进制 0 状态。

对于控制和定时接口电路，当接口电路的电压（V_1）高于 +3V 时，就应认为此电路处于“接通”状态。而当接口电路的电压（V_1）低于 −3V 时，则应认为此电路处于“断开”状态（参见表 1/V.28）。

注 — 在某些国家中，只有直接与直流电报式电路连接时，表 1/V.28 中的电压极性可以相反。

+3V 和 −3V 之间的区域定义为跃变区。与此不同的例处情况，见下面 § 7。

表 1/V.28

相互关系表

$V_1<-3V$ 1 断　开	$V_1>+3V$ 0 接　通

6　信号特性

当接口电路负载有符合上述§3规定特性的任何接收电路时，通过接口点的发送信号特性的下列限制，应在接口点上得到满足，但外界干扰不包括在内。

除非另有规定，否则这些限制对所有的（数据、控制和定时）接口信号都适用。

1）　进入跃变区的所有接口信号应继续穿越这个区域到达相反的信号状态，而且在下一个有效的信号状态变化之前，不应重新进入这个区域，但下边6）中所示的情况例外。

2）　当信号处于跃变区内时，电压变化的方向不应改变，但下边6）中所示的情况例外。

3）　对于控制接口电路，在状态改变时，信号通过跃变区所需的时间不应超过1ms。

4）　对于数据和定时接口电路，在状态改变时，信号通过跃变区所需的时间不应超过1ms或接口电路上的标称码元周期的3%，取其中较小的数值。

5）　为了减少接口电路之间发生的串扰，要限制电压的最大瞬时变化率。临时的限制将规定为30V/μs。

6）　在接口电路上使用机电设备时，上面1）和2）两点对数据接口电路不适用。

7　发生器断电或电路故障的检测

某些应用需要检测接口电路中的各种故障状态，如：

1）　发生器断电状态。

2）　接收器未与发生器互连；

3）　互连电缆开路；

4）　互连电缆短路。

当使用一个以信号地线或公共回线为基准的、不大于2V的外加电压（正极性或负极性）进行测量时，在这些电路的发生器侧的断电阻抗不应小于300Ω。

接收器（或负载）对一故障状态的解释取决于应用。每种应用都可以使用下列类别的一个组合：

类型0——无解释。接收器或负载无检测能力。

类型1——数据电路取二进制1状态。控制和定时电路取断开状态。

将电路故障检测与符合上述类型规定的特定接口电路联系在一起，是规定接口的功能特性的规程特性的问题。

在公用电话网接口中临控电路故障状态的接口电路见建议V.24。

建　议　V.29

点对点四线租用电话型电路上使用的标准化 9600bit/s 调制解调器

（1976 年订于日内瓦；1980 年修改于日内瓦；1984 年修改于马拉加 - 托雷莫里诺斯；1988 年修改于墨尔本）

1　引言

这种调制解调器打算主要在优质租用电路（如建议 M.1020［1］或 M.1025［2］的电路）上使用，但这并不妨碍按有关主管部门的决定把这种调制解调器用于质量较差的电路（见注 1 和注 2）。

由于考虑到现有的和即将问世的许多调制解调器的特性能满足各主管部门和用户的要求，本建议不限制在租用电路上使用任何其它调制解调器。

建议在租用电路上以 9600bit/s 速率传送数据的调制解调器的主要特性如下：

a）减速速率为 7200 和 4800bit/s；

b）能够用连续或受控的载频以双工或半双工的方式进行工作：

c）幅度和相位结合的调制同步工作方式：

d）包括一个自适应均衡器；

e）可以选用一个兼容 7200，4800 和 2400bit/s 数据速率的多路复用器（见注 3）。

注 1 — 建议的调制解调器主要是在四线租用电路上使用。其它应用，如在交换网上备用等，有待进一步研究。

特质电路的类型，如 M.1020［1］或 M.1025［2］，都应加以研究。

注 2 — 某些电路特性的数值，如噪声和非线性失真，有待进一步研究。

注 3 — 当安装选用的多路复用器时，§12 中的条款可以代替其它节的规定。

注 4 — 如果在符合建议 M.1025 的电路上希望取得可接受的性能，则在实现调制解调器时应注意选择适宜的均衡技术。

2　线路信号

2.1　载频为 1700±1Hz。不另外提供导频。所用的功率电平将符合建议 V.2 的规定。

2.2　信号空间编码

2.2.1　在 9600bit/s 速率时，要发送的经扰码的数据流，被分成四个连续数据比特（4 比特）为一组的比特组。每个 4 比特组的头一个比特（Q1）用来确定要发送的信号码元的幅度，第二个（Q2）、第三个（Q3）和第四个（Q4）比特相对于前一个码元的相位进行相位变化编码（见表 1/V.29）。相位编码与建议 V.27 的规定相同。

被发送信号码元的相对幅度由 4 比特组的头一个比特（Q1）及该信号码元的绝对相位来确定（见表 2/V.29）。绝对相位由下面 §8 中所述的同步信号开始建立。

图 1/V.29 为以 9600bit/s 速率发送的信号码元的绝对相位图。

在接收端，对 4 比特组进行译码，然后数据比特按正确次序重新组合。

2.2.2　当使用 7200bit/s 的减速速率时，要发送的经扰码的数据流被分成三个连续数据比特为一组的比特组。比特组的第一个数据比特决定调制器 4 比特组的 Q2。第二和第三个数据比特分别决定调制器 4 比特组的 Q3 和 Q4。调制器 4 比特组的 Q1 对每个信号码元均是数据零。根据上面 § 2.2.1 的规定确定信号码元。图 2/V.29 为以 7200bit/s 速率工作时发送信号码元的绝对相位图。

2.2.3　当以 4800bit/s 减速速率工作时（见表 3/V.29），要发送的经扰码的数据流被分成两个连续数据比特为一组的比特组。该比特组的第一个数据比特决定调制器 4 比特组的 Q2，而第二个数据比特决定调制器 4 比特组的 Q3。对每个信号码元，调制器 4 比特组的 Q1 均是数据零。Q4 由 Q2＋Q3 的模 2 和的倒相来确定。信号码元则根据上面 § 2.2.1 的规定来确定。图 3/V.29 为以 4800bit/s 的速率工作时发送信号码元的绝对相位图。

相位变化与建议 V.26（选择 A）的规定相同，而幅度却与相对数值 3 一致。

表 1/V.29

Q2	Q3	Q4	相位变化（见注）
0	0	1	0°
0	0	0	45°
0	1	0	90°
0	1	1	135°
1	1	1	180°
1	1	0	225°
1	0	0	270°
1	0	1	315°

注 — 相位变化是指从一个信号码元中心至下一个信号码元中心的跃变区内的实际在线相移。

表 2/V.29

绝对相位	Q1	相对信号码元幅度
0°，90°，180°，270°	0	3
	1	5
45°，135°，225°，315°	0	$\sqrt{2}$
	1	$3\sqrt{2}$

表 3/V.29

数据比特	4 比特 Q1	Q2	Q3	Q4	相位变化
0　0	0	0	0	1	0°
0　1	0	0	1	0	90°
1　1	0	1	1	1	180°
1　0	0	1	0	0	270°

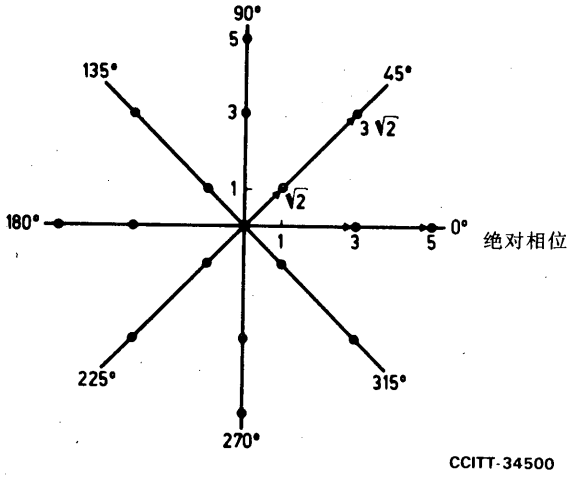


图 1/V.29

9600bit/s 时的信号空间图

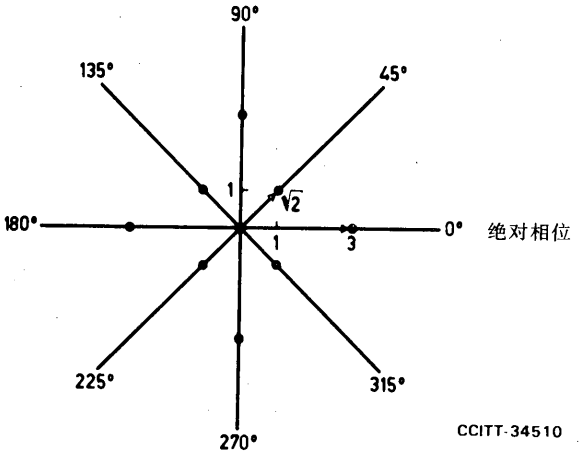


图 2/V.29

7200bit/s 时的信号空间图

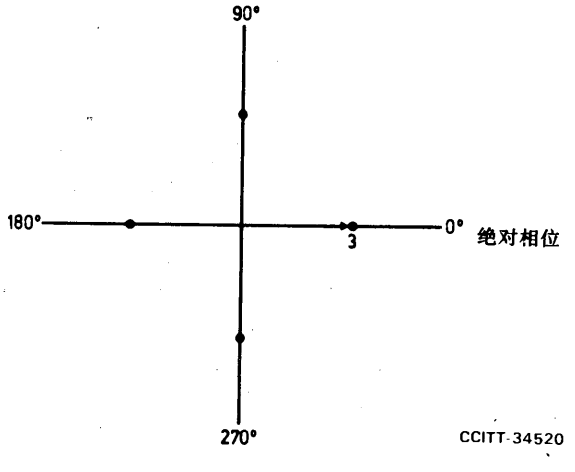


图 3/V.29

4800bit/s 时的信号空间图

3 数据传信速率和调制速率

数据传信速率应为 9600，7200 和 4800bit/s±0.01%。调制速率为 2400 波特±0.01%。

4 接收信号的频率容限

发送端允许的载频容限为±1Hz。假设在调制解调器之间的接续中最大频漂为±6Hz，则接收机必须能够接受在接收信号频率中至少为±7Hz 的误差。

5 接口电路

5.1 接口电路表（表 4/V.29）

表 4/V.29

接口电路（见注 1）	
编号	名称
102	信号地线或公共回线
103	发送数据
104	接收数据
105	请求发送
（见注 2）	
106	准备发送
107	数据设备作好准备
109	数据信道接收线路信号检测器
111	数据传信速率选择器（源于 DTE）
（见注 3）	
113	发送机信号码元定时（源于 DTE）
114	发送机信号码元定时（源于 DCE）
115	接收机信号码元定时（源于 DCE）
140	环回/维护测试
（见注 4）	
141	本地环回
（见注 4）	
142	测试指示器

注 1 — 全部基本接口电路以及所提供的任何其它电路都应符合建议 V.24 的功能和操作要求。所提供的全部接口电路都应按照有关建议电特性的规定，在数据终端设备及数据电路终接设备中恰当地予以终接（§第 6）。

注 2 — 对连续载频操作不必使用。

注 3 — 应当备有人工选择器，它确定由电路 111 选择的两种数据传信速率。在人工选择器上应标明 9600/7200，9600/4800 和 7200/4800 三个位置。电路 111 的“接通”状态选择较高的数据传信速率，而电路 111 的“断开”状态则选择较低的数据传信速率。

注 4 — 接口电路 140 和 141 供选用。

5.2 电路 109 的门限和响应时间

5.2.1 门限

— 大于－26dBm：电路 109 处于“接通”状态

— 小于－31dBm：电路 109 处于“断开”状态

电平介于－26dBm 和－31dBm 之间的电路 109 的状态未加规定，但是信号检测器应显示滞后作用，使得从“断开”跃变至“接通”时的电平比从“接通”跃变至“断开”时的电平至少大 2dB。

5.2.2　响应时间

— 接通→断开：30±9ms。

— 断开→接通：

1）对于起始均衡，在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态。

2）对于数据传送期间的再次均衡，电路 109 将保持“接通”状态。在此期间，可以把电路 104 箝位于二进制 1 状态。

3）在线路信号中断的持续时间超过从“接通”至“断开”的响应时间之后：

a）当不需进行新的均衡时，为 15±10ms。

b）当需要新的均衡时，在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态。

电路 109 的响应时间，是指把线路信号接至调制解调器接收线路端子或从这些端子去掉线路信号，和在电路 109 上出现相应的“接通”或“断开”状态之间所经过的时间。

注 — 电路 109 从“接通”至“断开”的响应时间，应当在规定的范围内适当地加以选择，以保证全部有效数据比特都已经在电路 104 上出现。

5.3　电路 106 的响应时间

电路 105 从“断开”跃变至“接通”和电路 106 从“断开”跃变至“接通”之间的时间应当为 15±5ms 或 253.5±0.5ms。

当电路 105 不控制发送机载频时，使用短的延迟。当电路 105 控制发送机载频时，则使用长的延迟，而且电路 105 从“断开”至“接通”的跃变起始同步信号。

电路 105 从“接通”跃变至“断开”和电路 106 从“接通”跃变至“断开”之间的时间应当适当地加以选择，以保证全部有效信号码元均已发出。

5.4　接口电路的故障状态

（见建议 V.28 § 7 有关接收机故障检测类型）

5.4.1　在使用故障检测类型 1 时，DTE 应当把电路 107 的故障状态视为“断开”状态。

5.4.2　在使用故障检测类型 1 时，DCE 应当把电路 105 和 108 的故障状态视为“断开”状态。

5.4.3　上面未提到的全部其它电路，可以使用故障检测类型 0 或 1。

6　接口电路的电特性

建议把符合建议 V.28 规定的电特性与 ISO2110 规定的连接器及插针分配方案一起使用。

注 — 制造厂家可能希望说明，长期目标是要取代建议 V.28 规定的电特性，而第十七研究组已经同意此工作应继续进行下去，为了能研制出适于 V 系列应用的更有效的全平衡型的，并使接口电路数最小的接

口。

7 定时安排

在调制解调器内应装有时钟，以便给数据终端设备提供发送机信号码元定时（电路 114）和接收机信号码元定时（电路 115）。在这种安排中，发送机可以作为一个独立的定时源运行，或者以环回定时的方式运行（发送定时受接收定时的控制）。在某些网络应用中，可能希望使用环回的定时。发送机信号码元定时也可以由数据终端设备始发，并经由电路 113 传送至调制解调器。

8 同步信号

同步信号的传送可以由调制解调器起始，或者由有关的数据终端设备起始。当电路 105 用来控制发送机载频时，同步信号在电路 105 从“断开”状态跃变至“接通”状态和电路 106 从“断开”状态跃变至“接通”状态之间的间隔时间内产生。当接收的调制解调器检测到一个需要再次同步的电路状态时，它应使电路 106 处于“断开”状态，并产生一个同步信号。

供全部数据传信速率使用的同步信号被分成四个部分，如表 5/V.29 所示。

表 5/V.29

	第 1 部分	第 2 部分	第 3 部分	第 4 部分	1，2，3，4 部分的总和
线路信号类型	无发送能量	交替信号	均衡器调节码型	已扰码的二进制全 1	总的同步信号
符号间隔数	48	128	384	48	608
近似时间(ms)[a]	20	53	160	20	253

a) 近似时间仅供参考。这部分的持续时间由具体的符号间隔数来确定。

8.1 同步信号的第 2 部分由交替的两种信号码元组成。发送的第一个信号码元（A）的相对幅度为 3，而且该信号码元规定 180°的绝对参考相位。发送的第二个信号码元（B）取决于数据传信速率。图 4/V.29 示出以各种数据传信速率工作时的 B 信号码元。第 2 部分交替出现 ABAB……ABAB，持续 128 个符号间隔时间。

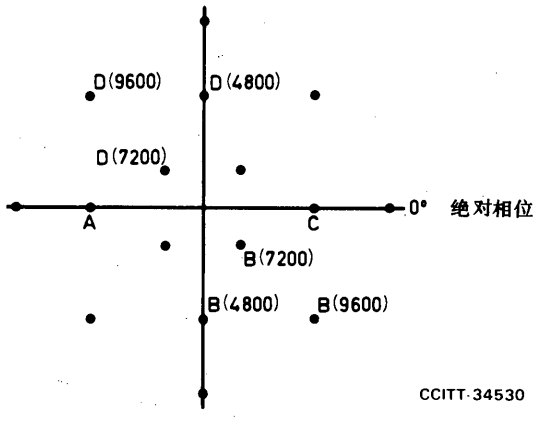


图 4/V.29

说明同步信号点的信号空间图

8.2　同步信号的第 3 部分，根据均衡器调节码型发送两种信号码元。第一个信号码元（C）的相对幅度为 3，而绝对相位为 0°。发送的第二个信号码元（D）取决于数据传信速率。图 4/V.29 示出以各种数据传信速率工作时的 D 信号码元。均衡器调节码型是个由多项式 $1+x^{-6}+x^{-7}$产生的伪随机序列。

每当此伪随机序列含 0 时，就发送 C 点信号。每当此伪随机序列含 1 时，就发送 D 点信号。根据这个伪随机序列，第 3 部分以序列 CDCDCDC……开始，并持续 384 个符号的间隔时间。伪随机序列的具体产生过程在附录 I 中叙述。

8.3　第 4 部分根据上面 § 2.2 中叙述的编码方式开始传输，把连续的二进制 1 加到数据扰码器的输入端。第 4 部分的持续时间为 48 个符号间隔。在第 4 部分结束时，电路 106 转变为“接通”状态，而用户数据被加到数据扰码器的输入端。

9　扰码器

在调制解调器内应包括含有生成多顶式 $1+x^{-18}+x^{-23}$的自同步扰码器/解扰器。

在发送端，扰码器应使用扰码器生成多项式有效地去除信息多项式，以产生发送的序列。信息多项式中，输入数据序列代表按递降次序排列的多项式系数。在接收端，应当用扰码器多项式来乘接收的多项式，以恢复信息序列。在此多项式中，已接收的数据序列代表按递降次序排列的多项式系数。

详细的扰码和解扰过程在附录 Ⅱ 中介绍。

10　均衡器

接收机内应提供自适应均衡器。

接收机应具有检测均衡丢失并在其相关的本地发送机中起始同步信号序列的手段。

接收机应具有检测远地发送机送来的同步信号序列，并在其相关的本地发送机内起始同步信号序列的手段。可以在接收此同步信号序列期间的任何时间起始同步信号序列，电路 105 的状态可不加考虑。

两个调制解调器中任何一个都可以起始这个同步信号序列。当接收机已检测到均衡丢失，或如上面 § 5.3 所述，在载频受控方式下电路 105 从“断开”状态转变至“接通”状态时，起始这个同步信号。起始这个同步信号之后，调制解调器就要求远端发送机的同步信号。

如果调制解调器在相当于所预期的最大双向传播延迟的时间间隔内，未收到远端发送机发来的同步信号，它便发送另一个同步信号。建议时间间隔为 1.2 秒。

如果调制解调器未能对接收的信号序列同步，它便发送另一个同步信号。

如果调制解调器在没有起始同步信号的情况下收到了同步信号，而且接收机正确地取得了同步，则调制解调器就只发回一个同步序列。

注 — 生产厂商应该注意，很可能遇到两次接力的卫星接续，所以关于这定时器更加适宜的数值可能在 1.8 至 2.6 秒的范围之内。

11　为了帮助设备制造厂家而提供下列资料

— 在操作人员的控制下，数据调制解调器对发送电平或接收机灵敏度不应有任何调整。

— 发送机的能量谱应以这样一种方式成形，即当把连续的二进制 1 加到扰码器的输入端时，所产生的发送频谱在 700 — 2700Hz 的频带范围内，应具有基本上是线性的相位特性，而在 500Hz 和 2900Hz 处的能量密度，相对于 500Hz 和 2900Hz 之间的最大能量密度，应分别衰减 4.5dB±2.5dB。

12 多路复用（表 6/V.29）

可以包含一个多路复用部分供选用，把 7200，4800 和 2400bit/s 的数据子信道组合成一路集合的比特数据流进行传输。运用上面 § 2.2 规定的对调制解调器 4 比特组的分配方式来完成各个数据子信道的标识。

表 6/V.29

集合的数据速率	多路复用配置	子信道数据速率	多路复用信道	调制器比特			
				Q1	Q2	Q3	Q4
9600bit/s	1	9600	A	×	×	×	×
	2	7200 2400	A B	×	×	×	 ×
	3	4800 4800	A B	×	×	×	 ×
	4	4800 2400 2400	A B C	×	 ×	×	 ×
	5	2400 2400 2400 2400	A B C D	×	 ×	 ×	 ×
7200bit/s	6	7200	A		×	×	×
	7	4800 2400	A B		×	×	 ×
	8	2400 2400 2400	A B C		×	 ×	 ×
4800bit/s	9	4800	A		×	×	
	10	2400 2400	A B		×	 ×	

注 — 当把几个调制器比特分配给某个子信道时，该子信道的第一个比特被指定为调制器的第一个比特（Q1）。

12.1 与多路复用器端口有关的接口电路表（见表 7/V.29）

表 7/V.29

接口电路（注 1）		端口	端口
编号	名称	A	B，C，D
102	信号地线或公共回线	×	×
103	发送数据	×	×
104	接收数据	×	×
105	请求发送	×（见注 2）	×（见注 2）
106	准备发送	×（见注 3）	×（见注 3）
107	数据设备作好准备	×	×
109	数据信道接收线路信号检测器	×	×
111	数据传信速率选择器（源于 DTE）	×（见注 4）	
113	发送机信号码元定时（源于 DTE）	×	×
114	发送机信号码元定时（源于 DCE）	×	×
115	接收机信号码元定时（源于 DCE）	×	×
140	环回/维护测试	×（见注 5）	×（见注 5）
141	本地环回	×（见注 5 和 6）	
142	测试指示器	×（见注 7）	×（见注 7）

注 1 — 全部基本的接口电路和所提供的任何其它电路都应符合建设 V.24 的功能和操作要求。标有×的所有接口电路都应遵守有关建议电特性的规定，在数据终端设备和数据电路终接设备中恰当地予以终接（见 § 6）。

注 2 — 对于连续的载频传输，不需要使用电路 105。发送的线路信号将不受这接口电路的控制。如有需要，电路 105（当存在多路复用器时）被用来控制远地 DCE 的电路 109。见下面 § 12.4。

注 3 — 在主要的 DCE 的同步过程中，在各端口接口处，都发出电路 106 处于“断开”状态的信号。

注 4 — 在端口 A 上可以选用电路 111。如果存在电路 111 时，电路 111 在多路复用器配置 1，6，9 中的启动方式，同它在没有多路复用器时的启动方式一样。

注 5 — 电路 140 和 141 供选用。

注 6 — 电路 141 只在端口 A 上出现。当电路 141 在除配置 1，6，9 以外的多路复用器配置中使用时，所有端口都出现环路。

注 7 — 在多路复用器的所有端口上都存在电路 114。但如果进行个别端口的测试，电路 114 可按端口分别启动。如果进行整个 DCE 的测试，则所有的 142 电路同时启动。

12.2 发送缓冲器

每个多路复用器端口的发送机，应有一个容量合适的数据缓冲器。这样，相位变化和频偏（在某些极限值范围内）都被吸收。当电路 105 从“断开”状态跃变至“接通”状态时，便启动此缓冲器，如果缓冲器发生溢出情况，可以使缓冲器复位重新正常工作。

注 — 当 DCE 发送同步信号时，可以启动此缓冲器。

12.3　发送端口定时安排

表 8/V.29 所示为所有可能的端口组合和主要的 DCE 发送定时的时钟安排。

12.4　端口模拟电路 105 对电路 109 的操作（选用）

按照建议 V.13 的规定，在个别端口的接口处可以按选用方式提供模拟电路 105 对电路 109 的操作。

注 — 在这方面，可能有些设备用不同的方法模拟 105 电路对 109 电路的操作。在这种情况下，整个 DCE 应以连续载频方式进行操作。

12.5　电路 106 的响应时间

在多路复用器各端口上电路 105 至电路 106 的延迟不必按第 5.3 节的规定。可能需要其它合适的延迟来处理模拟电路 105 对电路 109 的操作。

表 8/V.29

端口发送机信号码元定时源（用于电路 103 中的定时）	DCE 内部发送机码元定时源（内部发送时钟）	端口发送缓冲器
114（源于 DCE）	内部的（独立定时）	不需要
	外部的[a]（所选端口的电路 113）	不需要
	接收机定时（环回定时）	不需要
113（源于 DTE）[a]	内部的（独立定时）	需　要
	外部的[a]（所选端口的电路 113）	除了对 DCE 提供电路 113 的端口之外，所有端口都需要
	发送机定时（环回定时）	需　要

a)　在这些应用中，定时源也可以是另一个 DCE。

附　录　Ⅰ

（附于建议 V.29）

伪随机序列发生器的细节

均衡器调节码型由多项式 $1+x^{-6}+x^{-7}$ 产生的伪随机序列来确定。图 Ⅰ-1/V.29 所示为一种合适的实现方法。

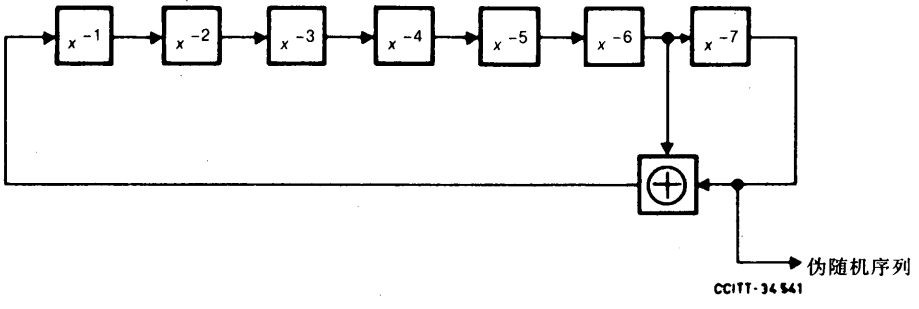


图　Ⅰ-1/V.29

发生器的初始状态是 0101010。发生器的时钟按符号速率（2400 符号/秒）进行工作。发生器的头四个状态是：

— 初始状态：　0101010
— 第一次移位后：1010101
— 第二次移位后：1101010
— 第三次移位后：1110101

附　录　Ⅱ

（附于建设 V.29）

扰码和解扰的详细过程

Ⅱ.1　扰码

信息多项式除以生成多项式 $1+x^{-18}+x^{-23}$（见图 Ⅱ-1/V.29）。相除后按递降次序所得商数的系数组成要发送的数据序列。为了保证产生合适的起始序列，在 1，2，3 部分期间给移位寄存器输送“0”。在第 4 部分及正常的数据传送期间，给移位寄存器输送已扰码的数据 D_s（在第 4 部分期间输入数据 D_i 为“1”）

$$D_s = D_i \oplus D_s x^{-18} \oplus D_s x^{-23}$$

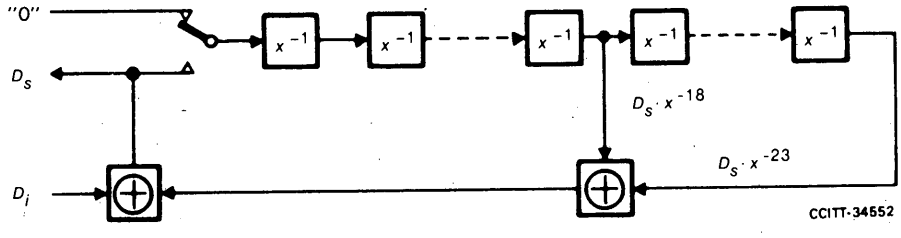


图 Ⅱ-1/V.29

Ⅱ.2　解扰

由接收的序列代表的多项式乘以生成多项式（图 Ⅱ-2/V.29）来形成复原的信息多项式。按递降次序取得的复原多项式的系数组成输出数据序列 D_o。

$$D_o = D_i = D_s(1 \oplus x^{-18} \oplus x^{-23})$$

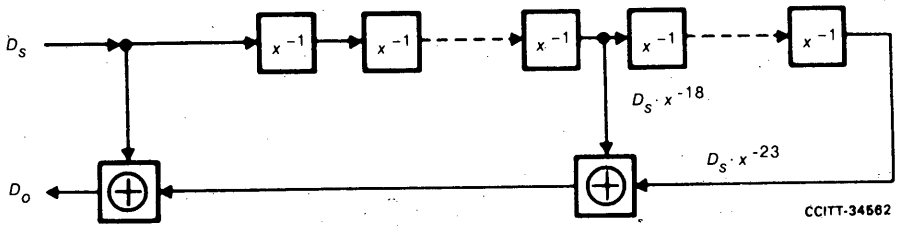


图 Ⅱ-2/V.29

Ⅱ.3　扰码过程的要素

多项式 $1+x^{-18}+x^{-23}$ 产生长度为 $2^{23}-1=8,388,607$ 的伪随机序列。这个长序列不需要使用保护多项式来防止重复码型的出现，而且可以非常简单地用集成电路来实现。

参 考 文 献

[1] CCITT Recommendation *Characteristics of special quality international leased circuits with special bandwidth conditioning*, Vol. IV, Rec. M.1020.

[2] CCITT Recommendation *Characteristics of special quality international leased circuits with basic bandwidth conditioning*, Vol. IV, Rec. M.1025.

建　　议　V.31

使用接点闭合控制的单流接口电路的电特性

（日内瓦，1972）

1　概述

一般说来，本建议规定的电特性适合于以高达 75bit/s 的数据传信速率操作的接口电路。

每条接口电路都由两条彼此绝缘并与所有其它接口电路绝缘的导线（去线和回线）组成。可以分配一组中的几条接口电路共用一条公共回线。

2　接口等效回路

图 1/V.31 所示为等效接口电路和本建议规定的电特性。某些电特性根据信号接收侧位于数据电路终接设备还是位于数据终端设备的情况而变化。这个事实特叙述如下：

3　信号源

不管信号源位于数据电路终接设备还是位于数据终端设备，信号源必须与地线或大地隔开。

如果信号接收侧在数据电路终接设备中，则从接至地线或接至任何其它接口电路的引线测到的接点断开的绝缘电阻，不应低于 5MΩ。而在相同点之间测到的电容，不应超过 1000pF。

不管上述情况如何，下列规定适用于信号源。

3.1　信源的内阻 R_1，R_0

在接口处测量的接点闭合的直流电阻 R_1（其中包括接口电缆的电阻，见图 1/V.31），在信号接收侧的电流和电压范围内不应超过 10Ω。

在接口处进行测量时，接点断开的直流电阻 R_0（其中包括接口电缆的绝缘电阻，见图 1/V.31），在信号接收侧的电压范围内不应低于 250kΩ。

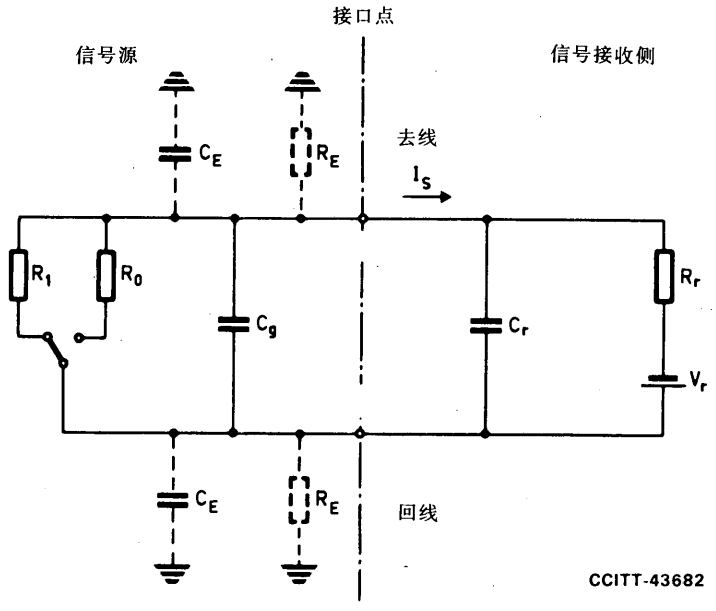
3.2　信号源电容 C_g

在接口处测量的信号源的电容 C_g（其中包括接口电缆的电容，见图 1/V.31）不应超过 2500pF。

4　信号接收侧

4.1　数据电路终接设备内的信号接收侧

数据电路终接设备内的信号接收侧，可以不接地或在任何一点接地。



R_1＝接点闭合状态时信号源的内阻
R_0＝接点断开状态时信号源的内阻
C_g＝信号源的电容
C_r＝信号接收侧的电容
V_r＝信号接收侧的开路电压
I_s＝ 接口电路中的电流
R_r＝信号接收侧的内阻
R_E＝信号源位于数据终端设备时信号源的绝缘电阻
C_E＝信号源位于数据终端设备时信号源的对地电容

图 1/V. 31
接口等效电路

4.1.1　信号接收侧的开路电压 V_r

在接口处测量的数据电路终接设备信号接收侧的开路电压 V_r（见图 1/V. 31）不应低于 3V，也不应超过 12V。

4.1.2　接口处的电流 I_s

在接点处于闭合状态时，即在信号源内阻 $R_1 \leqslant 10\Omega$ 时，在接口处测量的由数据电路终接设备中的信号接收侧供给的电流 I_s 不应低于 0.1mA，也不应超过 15mA（见图 1/V. 31）。

注 — 在接点处于闭合状态时，即在信号源的内阻 $R_1 \leqslant 10\Omega$ 时，不管电流 I_s 的情况如何，在去线和回线之间进行测量时，接口处的电压不应超过 150mV。

4.1.3　信号接收侧的内阻 R_r

数据电路终接设备信号接收侧的内阻 R_r 是由上面§4.1.1和§4.1.2两节规定的信号接收侧的开路电压 V_r 和接口处的 I_s 的限值获得的。

即使 R_r 有电感分量，在接口处的电压也不应超过§4.1.1规定的12V的最大数值。

注 — 这一项有待进一步研究。

4.1.4　信号接收侧的电容 C_r

在数据电路终接设备中信号接收侧的电容 C_r（其中包括接至接口的电缆的电容，见图1/V.31）未作规定。把信号源的电容 C_g 考虑在内，只需保证信号接收侧工作令人满意就行了。

4.2　数据终端设备内的信号接收侧

数据终端设备中信号接收侧可以在任何一点接地。

4.2.1　信号接收侧的开路电压 V_r

在接口处测量的数据终端设备信号接收侧的开路电压 V_r（见图1/V.31）不应低于3V，也不应超过52.8V。

4.2.2　接口处的电流 I_s

当接点处于闭合状态时，即在信号源的内阻 $R_1 \leqslant 10\Omega$ 时，在接口处测量的由数据终端设备的信号接收侧供给的电流 I_s 不应低于10mA，也不应超过50mA（见图1/V.31）。

4.2.3　信号接收侧的内阻 R_r

在数据终端设备中信号接收侧的内阻 R_r 是由上述§4.2.1和§4.2.2两节规定的信号接收侧的开路电压 V_r 和接口处的电流 I_s 的限值获得的。

即使 R_r 有电感分量，在接口处的电压也不应超过§4.2.1规定的52.8V的最大值。

注 — 这一项有待进一步研究。

4.2.4　信号接收侧的电容 C_r

在数据终端设备中信号接收侧的电容 C_r（其中包括电缆的电容）未作规定。把信号源的电容 C_g 考虑在内，只需保证信号接收侧工作令人满意就行了。

5　信号分配

表1/V.31示出数据、控制和定时电路的数字信号的分配方式。

表 1/V.31

	闭合的接点 $R_1 \leqslant 10\Omega$	断开的接点 $R_0 \geqslant 250k\Omega$
数据电路 控制和定时电路	“1”状态 “接通”状态	“0”状态 “断开”状态

建　议　V.31（乙）

使用光耦合器的单流接口电路的电特性

（1984 年订于马拉加-托雷莫里诺斯）

1　概述

一般来说，本建议规定的电特性适用于建议 V.31 中包括的以高达 75bit/s 的数据传信速率操作的接口电路，同时也适用于以高达 1200bit/s 的数据传信速率操作的接口电路。

规定这些电特性是为了提供与按照建议 V.31 规定并符合表 1/V.31（乙）给出的电压和电流值的现有设备的兼容性。为了满足光耦合器的要求，将建议 V.31 规定的电阻值变换成电流和电压值。

每条接口电路都由两条彼此绝缘并与所有其它接口电路绝缘的导线（去线和回线）组成。可以分配一组中的几条接口电路共用一条公共回线。

2　接口等效电路

图 1/V.31（乙）示出等效接口电路和本建议规定的电特性。某些电特性根据信号接收侧是位于数据电路终接设备还是位于数据终端设备的情况而变化的。这事实特别叙述如下。

3　信号源

不管信号源位于数据电路终接设备之内还是位于数据终端设备之内，信号源必须与地线隔开。

如果接收侧位于数据电路终接设备之内，则从接至地线或接至任何其它接口电路的引线测得的接通或断开状态的绝缘电阻不得低于 5MΩ，而在相同的点之间测得的电容不得超过 1000pF。

不管上述情况如何，下列规定适用于信号源

3.1　信号源 R_1，R_0 的内阻

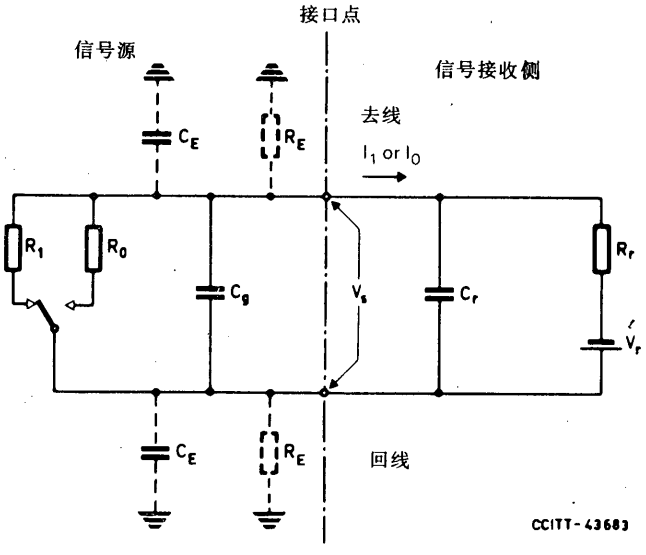
接通（或 1）状态时信号源直流电阻 R_1，取决于 V_s，V_r 和 I_1（见图 1/V.31（乙））。在断开（或 0）状态时的信号源直流电阻取决于 V_r 和 I_0（见图 1/V.31（乙））。

3.2　接口处的电流 I_0

表示光耦合器处于断开状态的反向电流 I_0 不得超过 10μA（见图 1/V.31（乙））。

3.3　信号源电容

在接口处测得的包括接口电缆电容在内的信号源电容 C_g（见图 1/V.31（乙））不得超过 2500pF。



R_1	在接通（或 1）状态时信号源的内阻
R_0	在断开（或 0）状态时信号源的内阻
C_g	信号源的电容
C_r	信号接收侧的电容
V_r	信号接收侧的开路电压
I_1	在接通（或 1）状态时接口电路中的电流
I_0	在断开（或 0）状态时接口电路中的电流
R_r	信号接收侧的内阻
R_E	信号源位于数据终端设备时信号源的绝缘电阻
C_E	信号源位于数据终端设备时信号源的绝缘电阻
V_s	在接通（或 1）状态时接口电路两引线之间的电压

图 1/V.31（乙）

接口等效电路

4　信号接收侧

4.1　在 DCE 中的信号接收侧

在 DCE 中的信号接收侧可以不接地或在任何一点接地。

4.1.1　信号接收侧的开路电压 V_r

在接口处测量的 DCE 信号接收侧的开路电压 V_r（见图 1/V.31（乙））不应低于 3V，也不应超过 25V。必须选择去线中 DTE 至 DCE 和回线中 DCE 至 DTE 的电流方向的 V_r 的极性。

4.1.2　在接口处的电流 I_1

在接通（或 1）状态的接口处测量时，由 DCE 接收侧提供的电流 I_1 不应低于 0.1mA，也不应超过 5mA。

4.1.3　在接口处的电压 V_s

在接通（或 1）状态的去线和回线之间测得的在接口处的电压 V_s 不应超过 1V。

4.1.4　信号接收侧的内阻 R_r

DCE 信号接收侧的内阻 R_r 是由信号接收侧的开路电压 V_r 和在接口处的电流 I_1 的限值产生的，这两者在上面§4.1.1 和§4.1.2 两节中予以规定。

即使 R_r 具有电感分量，在接口处的电压不应超过上面§4.1.1 规定的 25V 最大值。

4.1.5　信号接收侧的电容 C_r

DCE 信号接收侧的电容 C_r（其中包括接至接口的电缆的电容，见图 1/V.31（乙））未予规定。把信号源的电容 C_g 考虑在内，只需保证信号接收侧工作令人满意就行了。

4.2　DTE 信号接收侧

DTE 信号接收侧可以在任何一点接地。

4.2.1　信号接收侧的开路电压 V_r

在接口处测量的 DTE 信号接收侧的开路电压 V_r（见图 1/V.31（乙））不应低于 3V，也不应超过 25V。必须选择去线中 DTE 至 DCE 和回线中 DCE 至 DTE 的电流方向的 V_r 的极性。

4.2.2　在接口处的电流 I_s

在接通（或 1）状态的接口处测量时（见图 1/V.31（乙）），由 DTE 信号接收侧提供的电流 I_1 不应低于 0.1mA，也不应超过 15mA。

4.2.3　在接口处的电压 V_s

在接通（或 1）状态的去线和回线之间测得的在接口处的电压 V_s 不应超过 1.5V。

4.2.4　信号接收侧的内阻 R_r

DTE 信号接收侧的内阻 R_r 是由信号接收侧的开路电压 V_r 和在接口处的电流 I_1 的限值产生的，这两者在上面§4.1.1 和§4.1.2 两节中予以规定。

4.2.5　信号接收侧的电容 C_r

DTE 信号接收侧的电容 C_r（其中包括电缆的电容）未予规定。把信号源的电容 C_s 考虑在内，只需保证信号接收侧工作令人满意就行了。

5　信号分配

表 1/V.31（乙）示出数据、控制和定时电路的数字信号的分配。

表 1/V.31（乙）

	$0.1mA \leqslant I_1 \leqslant 5mA$ (15mA) $V_s \leqslant 1V$ (1.5V)	$I_0 \leqslant 10\mu A$
数　据　电　路 控制和定时电路	“1”状态 “接通”状态	“0”状态 “断开”状态

建　议　V.32

公用交换电话网和租用话路上使用的、以高达 9600bit/s 的数据传信速率操作的两线双工调制解调器系列

（1984 年订于马拉加-托雷莫里诺斯；
1988 年修改于墨尔本）

1　引言

这个系列调制解调器打算用于公用交换电话网（GSTN）（见注 1）和点对点租用话路上的接续。调制解调器的主要特性如下：

a）在 GSTN 和两线点对点租用电路上以双工方式操作（见注 2）

b）用回波消除技术分隔信道。

c）对各信道进行正交调幅，以 2400 波特的速率进行同步线路传输。

d）调制解调器可以实现以下数据传信速率的任何组合：

9600bit/s，同步，

4800bit/s，同步，

2400bit/s，同步（有待进一步研究）。

e）在 9600bit/s 时，本建议提供两种可选用的调制方案，一种方案使用 16 个载频状态，一种方案使用具有 32 种载频状态的网格编码。然而，提供 9600bit/s 数据传信速率的调制解调器应能与使用 16 种状态选用方案的调制解调器互通。

f）在起始期间交换速率序列以建立数据速率、编码和任何其它特殊设施。

g）按选用方式提供根据 V.14 建议规定的异步操作方式。

注 1 — 在使用符合建议 G.235（16 路终端设备）的电路的国际 GSTN 接续中，可能有必要采用比大部分国内 GSTN 接续更大程度的均衡。

注 2 — 每个调制解调器的发送和接收速率应该是相同的。不对称工作的可能性有待进一步研究。

2 线路信号

2.1 载频

载频为 1800±1Hz。不再另外提供导频单音。接收机在接收频偏高达±7Hz 时必须仍能工作。

2.2 发送频谱

发送的功率电平必须遵照建议 V.2 的规定。将连续的二进制 1 施加于扰码器输入端时，在 600Hz 和 3000Hz 的发送能量密度相对于 600Hz 和 3000Hz 之间的最大能量密度应衰减 4.5±2.5dB。

2.3 调制速率

调制速率应为 2400 波特±0.01%。

2.4 编码

2.4.1 9600bit/s 速率的信号码元编码

规定选用两种方式：

2.4.1.1 非冗余编码

要发送的扰码数据流被分成四个连续数据比特为一组的比特组。根据表 1/V.32，每个比特组中头两个比特 $Q1_n$ 和 $Q2_n$ 差分编码成 $Y1_n$ 和 $Y2_n$，下标 n 表示比特组的序号。然后，根据图 1/V.32 所示信号空间图和表 3/V.32 所列内容，将比特 $Y1_n$，$Y2_n$，$Q3_n$ 和 $Q4_n$ 变换成要发送的信号状态的座标。

2.4.1.2 网格编码

要发送的扰码数据流被分成四个连读数据比特为一组的比特组。根据表 2/V.32，如图 3/V.32 所示，每个比特组中在时间上首先出现的前两个比特 $Q1_n$ 和 $Q2_n$ 差分编码成 $Y1_n$ 和 $Y2_n$，下标 n 表示比特组的序号。这两个差分编码的比特 $Y1_n$ 和 $Y2_n$ 用作有规则的卷积编码器的输入，该卷积编码器产生一个冗余比特 $Y0_n$。然后，根据图 2/V.32 所示信号空间图和表 3/V.32 所示内容，将这冗余比特和 4 个带有信息的比特 $Y1_n$，$Y2_n$，$Y3_n$ 和 $Y4_n$ 变换成要发送的信号码元的座标。

2.4.2 4800bit/s 速率的信号码元编码

要发送的扰码数据流被分成两个连读数据比特为一组的比特组。这两个比特称作 $Q1_n$ 和 $Q2_n$，根据表 1/V.32，这些比特差分编码成 $Y1_n$ 和 $Y2_n$，$Q1_n$ 是在时间上首先出现的比特，下标 n 表示比特组的序号。图 1/V.32 示出 4800bit/s 速率传输用的子集 A，B，C 和 D 的信号状态。

2.4.3　2400bit/s 速率的信号码元编码

（有待进一步研究）

3　接口电路

3.1　接口电路一览表

这些接口电路列于表 4/V.32 中。

3.2　发送数据

调制解调器应在电路 113 或电路 114 的控制下通过电路 103 接受 DTE 发来的同步数据。

3.3　接收数据

调制解调器应在电路 115 的控制下通过电路 104 向 DTE 传送同步数据。

3.4　定时安排

在调制解调器内应装有时钟，以便给数据终端设备提供发送机信号码元定时（电路 114）和接收机信号码元定时（电路 115）。发送机定时可以由 DTE 始发，并经由电路 113 传送至调制解调器。在某些应用中，可能有必要在调制解调器中使发送机定时从属于调制解调器内的接收机定时。

3.5　数据速率控制

数据速率的选择可以通过开关（或相似手段）或电路 111 来完成。在调制解调器实现三种不同的数据传信速率的情况下，可以提供一个人工选择器，它确定由电路 111 选择的两种数据传信速率。

电路 111 的“接通”状态选择较高的数据传信速率，电路 111 的“断开”状态选择较低的数据传信速率。

3.6　电路 106

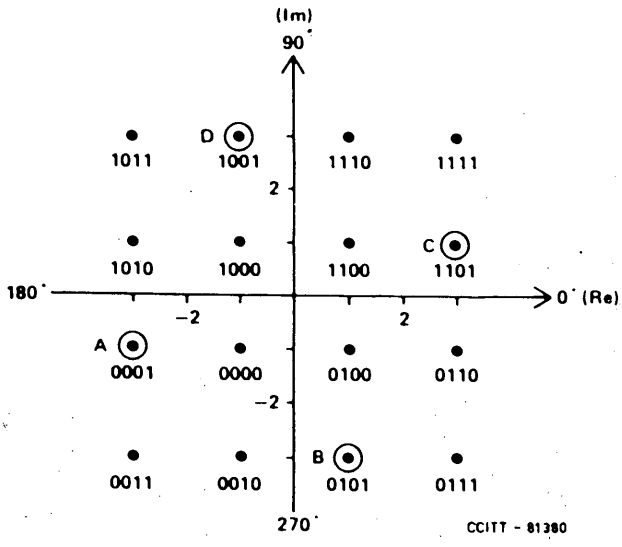
在起始和重新训练之后，电路 106 必须在 2ms 之内跟随电路 105 的状态。

表 1/V.32

4800bit/s 的和 9600bit/s 非冗余编码的

差分象限编码

输入		以前的输出		相位象限变化	输出		4800bit/s 的信号状态
$Q1_n$	$Q2_n$	$Y1_{n-1}$	$Y2_{n-1}$		$Y1_n$	$Y2_n$	
0	0	0	0	+90°	0	1	B
0	0	0	1		1	1	C
0	0	1	0		0	0	A
0	0	1	1		1	0	D
0	1	0	0	0°	0	0	A
0	1	0	1		0	1	B
0	1	1	0		1	0	D
0	1	1	1		1	1	C
1	0	0	0	+180°	1	1	C
1	0	0	1		1	0	D
1	0	1	0		0	1	B
1	0	1	1		0	0	A
1	1	0	0	+270°	1	0	D
1	1	0	1		0	0	A
1	1	1	0		1	1	C
1	1	1	1		0	1	B

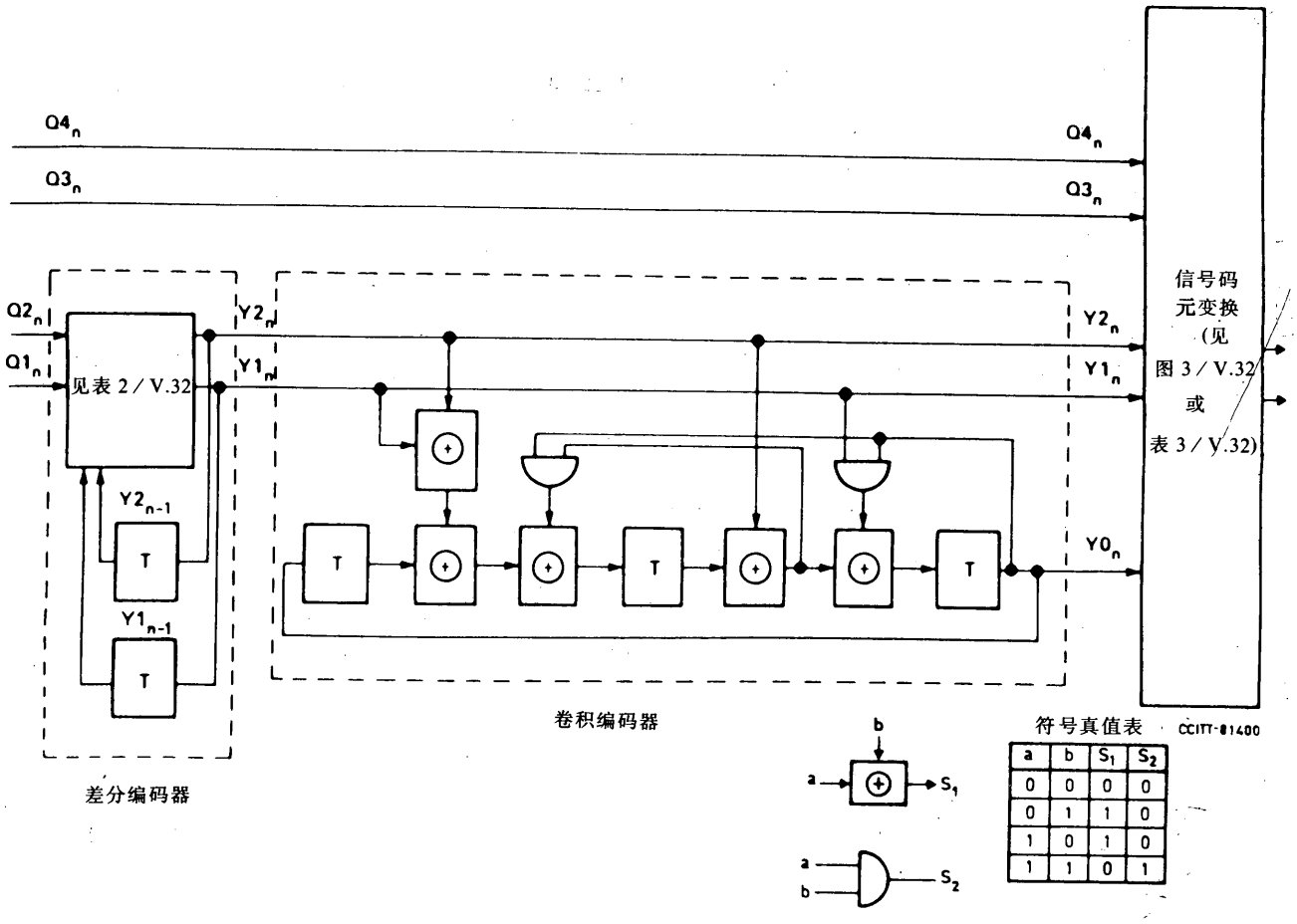


二进制数表示 $Y1_n$，$Y2_n$，$Q3_n$，$Q4_n$

图 1/V.32

用于 9600bit/s 速率非冗余编码的 16 个点

信号结构以及用于 4800bit/s 速率和训练的子集 A，B，C，D 的状态



a	b	S_1	S_2
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

图 2/V. 32

9600bit/s 速率的网格编码

表 2/V. 32

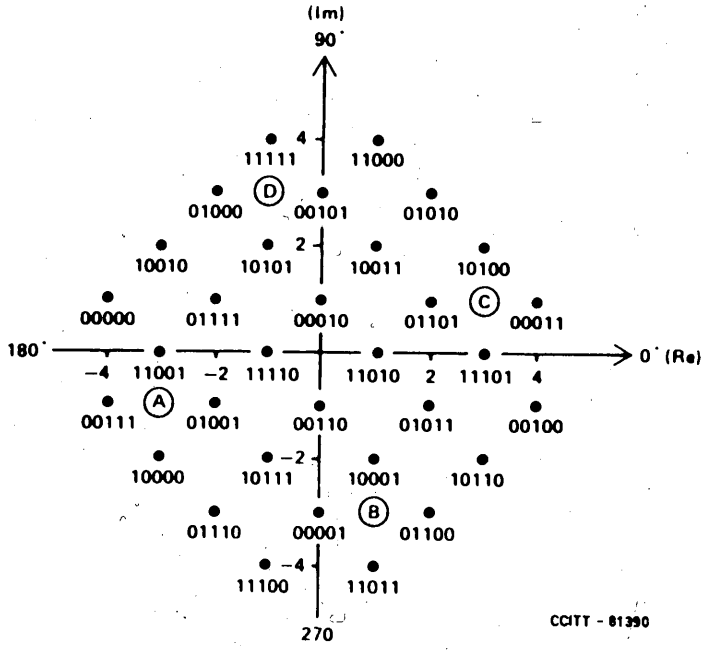
在 9600bit/s 速率时与供选用的网格编码一起使用的差分编码

输入 $Q1_n$	输入 $Q2_n$	以前的输出 $Y1_{n-1}$	以前的输出 $Y2_{n-1}$	输出 $Y1_n$	输出 $Y2_n$
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	1	1
0	1	0	0	0	1
0	1	0	1	0	0
0	1	1	0	1	1
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	1
1	0	1	0	0	1
1	0	1	1	0	0
1	1	0	0	1	1
1	1	0	1	1	0
1	1	1	0	0	0
1	1	1	1	0	1

表 3/V.32

9600bit/s 速率的两种可选用的信号状态变换

经编码的输入（见表 1/V.32 或表 2/V.32 和图 3/V.32）(Y0) Y1 Y2 Q3 Q4	非冗余编码		网格编码	
	R_e	I_m	R_e	I_m
0 0 0 0 0	−1	−1	−4	1
0 0 0 1	−3	−1	0	−3
0 0 1 0	−1	−3	0	1
0 0 1 1	−3	−3	4	1
0 1 0 0	1	−1	4	−1
0 1 0 1	1	−3	0	3
0 1 1 0	3	−1	0	−1
0 1 1 1	3	−3	−4	−1
1 0 0 0	−1	1	−2	3
1 0 0 1	−1	3	−2	−1
1 0 1 0	−3	1	2	3
1 0 1 1	−3	3	2	−1
1 1 0 0	1	1	2	−3
1 1 0 1	3	1	2	1
1 1 1 0	1	3	−2	−3
1 1 1 1	3	3	−2	1
1 0 0 0 0			−3	−2
0 0 0 1			1	−2
0 0 1 0			−3	2
0 0 1 1			1	2
0 1 0 0			3	2
0 1 0 1			−1	2
0 1 1 0			3	−2
0 1 1 1			−1	−2
1 0 0 0			1	4
1 0 0 1			−3	0
1 0 1 0			1	0
1 0 1 1			1	−4
1 1 0 0			−1	−4
1 1 0 1			3	0
1 1 1 0			−1	0
1 1 1 1			−1	4



二进制数表示 YO_n，$Y1_n$，$Y2_n$，$Q3_n$，$Q4_n$。

图 3/V. 32

用于 9600bit/s 速率网格编码的 32 个点

信号结构以及用于 4800bit/s 速率和训练的 A，B，C，D 状态

表 4/V.32

接口电路（见注 1）		
编号	说明	注
102	信号地线或公共回线	
103	发送的数据	
104	接收的数据	
105	请求发送	
106	准备发送	
107	数据设备作好准备	
108/1 或	把数据设备接至线路	注 2
108/2	数据终端作好准备	注 2
109	数据信道接收线路信号检测器	
111	数据信号速率选择器（源于 DTE）	注 3
112	数据信号速率选择器（源于 DCE）	注 3
113	发送机信号码元定时（源于 DTE）	
114	发送机信号码元定时（源于 DCE）	
115	接收机信号码元定时（源于 DCE）	
125	呼叫指示器	注 4
140	环回/维护测试	
141	本地环回	
142	测试指示器	

注 1 — 所提供的全部接口电路应遵照建议 V.24 的功能和操作要求。全部接口电路都应按照有关建议电特性的规定在数据终端设备和数据电路终接设备中恰当地予以终接（见 § 3.8）。

注 2 — 这条电路根据其用途应能用作电路 108/1 或电路 108/2。

注 3 — 在调制解调器只实现一种数据传信速率时，这条电路不是必需的。

注 4 — 这条电路只能与公用交换电话网一起使用。

注 5 — 当调制解调器在接口处不用同步方式工作时，该电路上的任何信号都可置之不理。许多用异步方式工作的 DTE 没有把发生器与此电路连接。

注 6 — 当调制解调器在接口处不用异步方式工作时，这条电路应被箝位于断开状态。许多用异步方式工作的 DTE 不终接这条电路。

3.7　电路 109

电路 109 由“断开”至“接通”以及由“接通”至“断开”跃变的发生应遵照§5 中规定的操作顺序。门限和响应时间均不适用，因为不能期望线路信号检测器能把需要的接收信号与不需要的送话者回波区别开来。

3.8　接口电路的电特性

3.8.1　建议把符合建议 V.28 规定的电特性与 ISO2110 规定的连接器及插针分配方案一起使用。

注 — 制造厂商可能希望说明长期目标是要取代建议 V.28 中规定的那些电特性，而第十七研究组已经同意此项工作应继续进行下去，以便为 V 系列的应用研究出一个更有效的全平衡型的，并使接口电路数最小的接口。

3.9　接口电路的故障状态

见建议 V.28§7 所述的有关接收机故障检测类型。

3.9.1　在使用故障检测类型 1 时，DTE 应把电路 107 的故障状态视为“断开”状态。

3.9.2　在使用故障检测类型 1 时，DCE 应把电路 105 和 108 的故障状态视为“断开”状态。

3.9.3　上面未提到的全部其它电路可以使用故障检测类型 0 或 1。

4　扰码器和解扰器

在调制解调器中应包括一个自同步扰码器/解扰器。每个传输方向使用一个不同的扰码器。第 4.1 节叙述了扰码器/解扰器的分配方法。根据传输方向，

呼叫方式调制解调器生成多项式：(GPC) $=1+x^{-18}+x^{-23}$，或

应答方式调制解调器生成多项式：(GPA) $=1+x^{-5}+x^{-23}$

在发送端，扰码器应使用生成多项式有效地去除信息数据序列。相除后按递降次序取得的商数的系数形成数据序列，该数据序列应在扰码器的输出端出现。在接收端，接收的数据序列应乘以扰码器生成多项式，以恢复信息序列。

4.1　扰码器/解扰器分配

4.1.1　公用交换电话网 (GSTN)

在公用交换电话网上，呼叫数据站的调制解调器（呼叫方式）应使用具有 GPC 生成多项式的扰码器和具有 GPA 生成多项式的解扰器。应答数据站的调制解调器（应答方式）应使用具有 GPA 生成多项式的扰码器和具有 GPC 生成多项式的解扰器。然而，在某些情况下，例如在 GSTN 中由操作人员建立呼叫时，将要就呼叫方式/应答方式的分配达成双边协定。

4.1.2　点对点租用电路

点对点租用电路上扰码器/解扰器的分配以及呼叫方式和应答方式的规定将通过主管部门或用户间的

双边协定解决。

5 操作规程

5.1 建议 V.25 自动应答序列

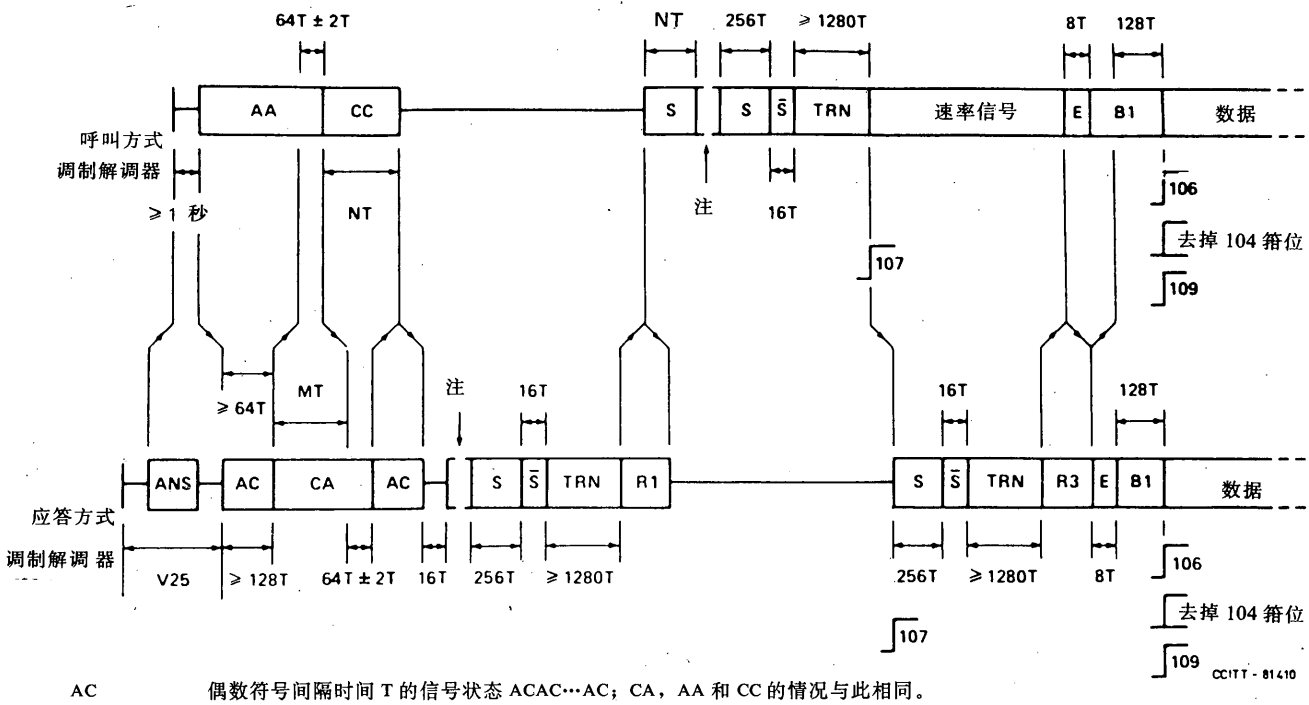
在国际的 GSTN 接续中，建议 V.25 的自动应答序列应由应答方式的调制解调器发送。在点对点租用电路或 GSTN 的国内接续中，如果主管部门允许，可以不发送这个序列。在这种情况下，应答方式调制解调器应按 § 5.5 规定的重新训练程序开始发送。

5.2 接收机调节信号

接收机调节信号应在下面 § 5.4 和 § 5.5 规定的起始和重新训练过程中使用。该信号由三部分组成：

5.2.1 第 1 部分由图 4/V.32 和图 5/V.32 中的 S 表示，它由图 1/V.32 中所示的状态 A 和 B 交替组成，持续时间为 256 个符号间隔。

5.2.2 第 2 部分由图 4/V.32 和图 5/V.32 的 $\bar{S}$ 表示，它由图 1/V.32 中所示的状态 C 和 D 交替组成，持续时间为 16 个符号间隔。



AC　　偶数符号间隔时间 T 的信号状态 ACAC…AC；CA，AA 和 CC 的情况与此相同。

MT，NT　　分别从应答和呼叫调制解调器观察到的往返全程延迟，其中包括 64T±2T 的调制解调器换向延迟。

S，$\bar{S}$　　信号状态 ABAB…AB，CDCD…CD。

TRN　　按 4800bit/s 速率扰码的 1，双比特直接编码成 § 5.2.3 规定的状态 A，B，C 和 D。

R_1，R_2，R_3　　都是按 4800bit/s 速率扰码并象表 1/V.32 那样差分编码的重复的 16 比特速率序列。

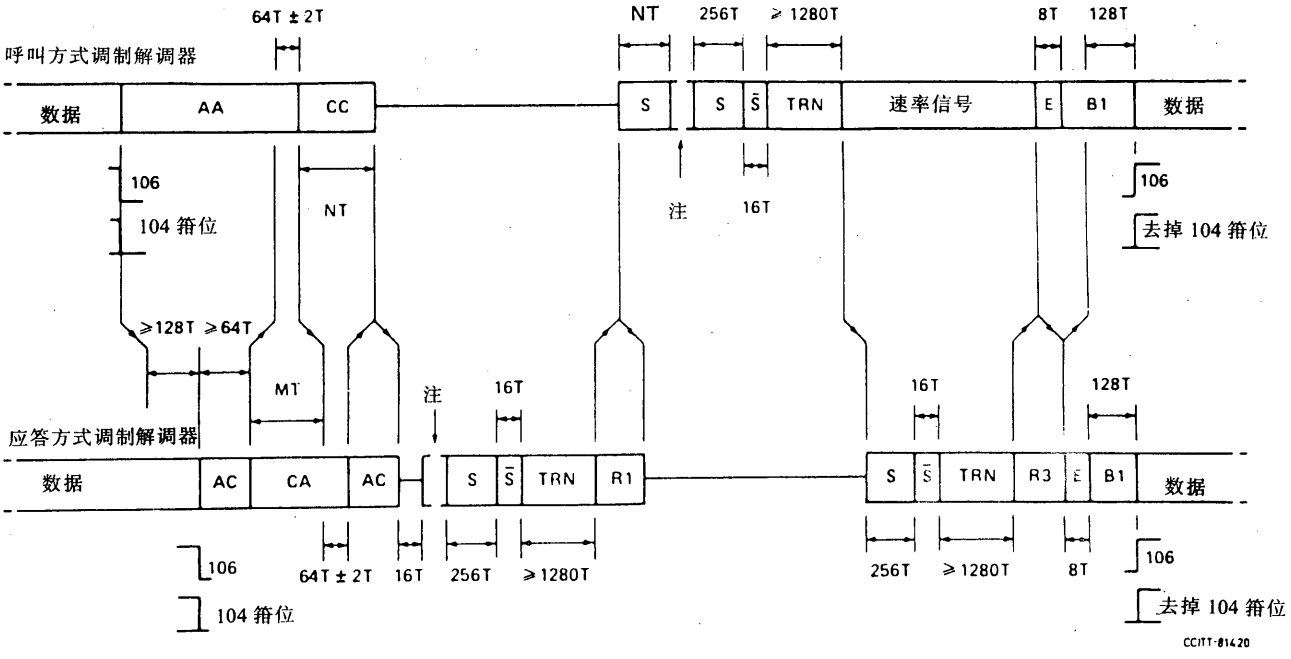
E　　在 R_2 和 R_3 中表示所有 16 比特速率序列结束并跟在它们后面的一个 16 比特序列。

B_1　　经扰码并象随后的数据传输那样编码的二进制 1。

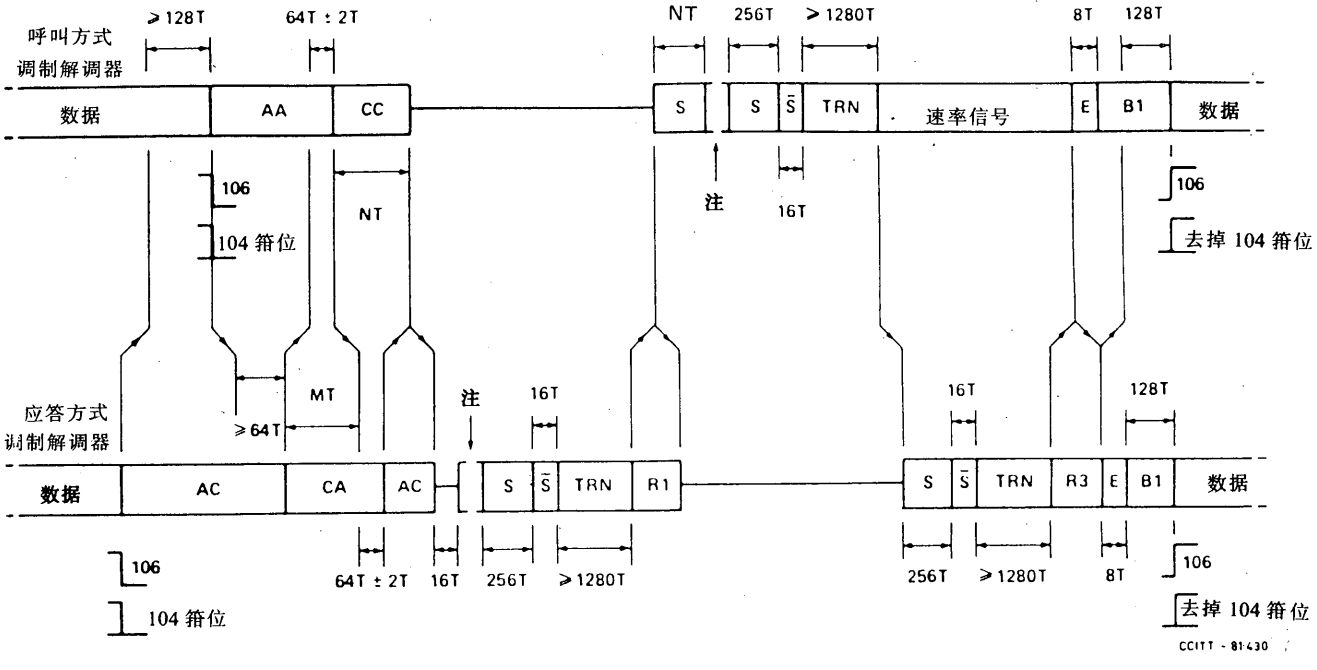
注 — 在此可以有一个特殊的回波消除器训练序列，这是选用的（见 § 5.4，注 3）。

图 4/V.32

超始过程



a） 由呼叫调制解调器开始的重新训练



b） 由应答调制解调器开始的重新训练

AC	偶数符号间隔时间 T 的信号状态 ACAC…AC；CA，AA 和 CC 的情况与此相同。
MT，NT	分别从应答和呼叫调制解调器观察到的往返全程延迟，其中包括 64T±2T 的调制解调器换向延迟。
S，$\bar{S}$	信号状态 ABAB…AB，CDCD…CD。
TRN	按 4800bit/s 速率扰码的 1，双比特直接编码成 § 5.2.3 规定的状态 A，B，C 和 D。
R_1，R_2，R_3	都是按 4800bit/s 速率扰码并象 1/V.32 那样差分编码的重复的 16 比特速率序列。
E	在 R_2 和 R_3 中表示所有比特速率序列结束并跟在它们后面的一个 16 比特序列。
B_1	经扰码并象随后的数据传输那样编码的二进制 1。

注 — 在此可以有一个特殊的回波消除器训练序列，这是选用的（见 § 5.4，注 3）

图 5/V.32

在信号中，由第 1 部分至第 2 部分的跃变提供一个明确规定的事件，它可用以在接收机中产生一个时间参考。

5.2.3　在图 4/V.32 和图 5/V.32 中，由 TRN 表示的第 3 部分是个由 § 规定的扰码器以 4800bit/s 的速率对二进制 1 进行扰码而取得的序列。在这部分发送期间，应不进行差分象限编码。扰码器的起始状态应是全 0，在发送第 3 部分期间对输入端施加二进制 1。将连续的双比特编码成发送的信号状态。

前 256 个发送的信号状态取决于每个双比特中（在时间上）出现的第一个比特。当此比特为 0 时，发送 A 信号状态；当此比特为 1 时，发送信号状态 C。根据调制解调器处于的呼叫或应答状态，扰码器的输出码型和相应的信号状态开始如下，示出的比特和信号状态按自左至右的时间顺序。

呼叫调制解调器：

GPC：　11 11 11 11 11 11 11 11 11 00 00 01 11 11 11

　　C C C C C C C C C A A A C C C

应答调制解调器：

GPA：　11 11 10 00 00 11 11 10 00 00 11 10 01 11 11

　　C C C A A C C C A A C C A C C

在 256 个这样的符号之后，立即将连续的经扰码的双比特直接按表 5/V.32 编码成发送的信号状态，无需对第 3 部分的其余比特进行差分编码。第 3 部分的持续时间应至少为 1280 个符号间隔时间，但不超过 8192① 个符号间隔时间。

第 3 部分打算用于训练接收调制解调器的自适应均衡器和发送调制解调器的回波消除器。

表 5/V.32

在头 256 个符号之后 TRN 部分的编码

双　比　特	信　号　状　态
00	A
01	B
10	C
11	D

注 — 信号状态 A，B，C 和 D 示于图 1/V.32。

5.3　速率信号

速率信号由表 6/V.32 规定的整个重复的 16 比特二进制序列组成，这些序列以 4800bit/s 的速率扰码和发送，其双比特按表 1/V.32 进行差分编码。应使用发送的 TRN 部分的最后一个符号使差分编码器起始工作。

速率序列的前两个比特和各连续的双比特应该进行编码，以形成发送的信号状态。

首先发送的 8 位字节 B0-B7 在表 6/V.32 中予以规定，并且所有 V.32 建议的调制解调器应都能理解它；第二个 8 位字节 B8-B15 含有的某些电码在这表中予以规定，某些电码以后再作规定，其它一些电码未作规定，由制造厂商使用。

5.3.1　检测速率信号

检测的最低要求是要接收两个连续的、相同的 16 比特序列，每个序列的比特 B0—3，B7，11 和 15 均按表 6/V.32 的规定。

---

① 8192 年符号间隔的最大持续时间有待进一步研究。

表 6/V.32

16 比特速率序列的编码

B0	B1	B2	B3	B4	B5	B6	B7	B8	B9	10	11	12	13	14	15	B0	B1	B2	B3	B4	等
0	0	0	0	—	—	—	1	—	—	—	1	—	—	—	1	0	0	0	0	—	

B0-3，B7，11，15	用于对被接收速率信号的同步
B4	1 表示能够接收 2400bit/s 的数据
B5	1 表示能够接收 4800bit/s 的数据
B6	1 表示能够接收 9600bit/s 的数据
B4—6	000 要求 GSTN 拆线
B8	1 表示可以按 B4—6 指出的最高数据速率使用网格编码/解码
B9—14	001000 表示没有特殊的工作方式

注 — 将来在建议 V.32 中可以分配其余的电码。

5.3.2 速率信号的结束

为了表明除 R1 之外的任何速率信号发送完毕（见图 4/V.32），调制解调器应首先结束当时那个 16 比特速率序列的发送，然后发送一个 16 比特的序列 E，其编码见表 7/V.32。

表 7/V.32

信号 E 的编码

B0	B1	B2	B3	B4	B5	B6	B7	B8	B9	10	11	12	13	14	15
1	1	1	1	—	—	—	1	—	—	—	1	—	—	—	1

B4—14	如表 6/V.32 所示，但是要表明的唯一数据速率和编码应与紧跟在信号 E 后面的扰码的二进制 1 的发送有关。

5.4 起始过程

在国际 GSTN 接续中取得呼叫调制解调器和应答调制解调器之间同步的过程示于图 4/V.32 中。这过程包括估算各调制解调器往返全程的延迟，起始时用半双工传输训练回波消除器和接收机以及为了进行自动的比特率和方式选择而交换速率信号。

5.4.1 呼叫方式调制解调器

在按建议 V.25 的规定接收应答单音至少达 1 秒钟后，调制解调器应接至线路（见注 1），并按 § 4.1 的规定调节扰码器和解扰器。

调制解调器应重复地发送如图 1/V.32 所示的载频状态 A。

调制解调器应进行调节以检测（见注 2）频率为 600±7Hz 和 3000±7Hz 的两个输入单音中的一个单音，然后检测该单音的倒相。

在检测到一个这样的倒相时，调制解调器应进行调节以检测同一单音的第二个倒相，启动计数器/计时器，并改变成重复发送图 1/V.32 所示的状态 C。在线路端子上接收这倒相和在线路端子上出现发送的 AA 至 CC 的跃变之间的时间延迟应是 64±2 个符号的时间。

在检测到同一输入单音的第二个倒相时，调制解调器应停止计数器/计时器，并停止发送。

当调制解调器检测到一个输入的 S 序列（见 § 5.2）时，它应继续训练其接收机，然后试图检测至少两个连续和相同的表 6/V.32 规定的 16 比特速率序列。

当检测到速率信号(R1)时，调制解调器应发送一个 S 序列，其发送持续时间为 NT，这早已被计数器/计时器估算出来。

在这段时间过去后（见注 3），调制解调器应发送 § 5.2 中规定的接收机调节信号，该信号的开始是 256

符号间隔时间的 S 序列。

接收机调节信号 TRN 部分的发送可以延长，以确保良好的回波消除（见注 4）。

在 TRN 部分之后，调制解调器应对电路 107 施加一个“接通”状态并按第 5.3 节的规定发送速率信号（R2），以表明可使用的数据速率以及是否可以使用网格编码和（或）其它特殊的工作方式。R2 应该排除在以前接收的速率信号 R1 中没有出现的速率和工作方式。建议 R2 还应考虑该 GSTN 可能产生的接收机性能。如果对于任何可使用的数据速率都不能取得良好的性能，则应根据表 6/V.32 的规定使用 R2 要求 GSTN 拆线。

R2 的发送应继续直至检测到输入速率信号 R3 才止。然后，调制解调器在结束其当时的 16 比特速率序列之后应根据 § 5.3.2 的规定发送一个 16 比特序列 E，表明 R3 中所要求的数据速率、编码和任何特殊的工作方式。然而，如果 R3 根据表 6/V.32 的规定要求 GSTN 拆线，则呼叫调制解调器应与线路断开关拆线。

然后，调制解调器应使用 R3 中要求的数据速率和编码发送连续的扰码的二进制 1，并对电路 112 施加适宜的状态。如果要按照 § 2.4.1.2 的规定使用网格编码，则图 3/V.32 所示卷积编码器延迟元件的起始状态应置为零。

当检测到一个按 § 5.3.2 规定的输入的 16 比特序列 E 时，调制解调器本身应进行调节，以便使用输入的 E 序列表明的速率和编码接收数据。在延迟 128 个符号间隔时间之后，它应对电路 109 施加“接通”状态并去掉电路 104 的箝位。

然后，调制解调器应使电路 106 对电路 105 的状态进行响应，并准备发送数据。

5.4.2 应答方式调制解调器

当接至线路时，调制解调器应按照 § 4.1 的规定调节扰码器和解扰器，并发送建议 V.25 的应答序列。可以采用建议 V.25 规定的使网络回波消除器不起作用和（或）截短应答单音的手段。

在建议 V.25 的应答序列之后，调制解调器应发送图 1/V.32 所示的交替的载频状态 A 和 C。

在发送交替的状态 A 和 C 达 128 个符号或大于 128 的偶数符号间隔时间而且检测到 1800±7Hz 的输入单音达 64 个符号的时间之后（见注 5），调制解调器应进行调节，以检测输入单音的倒相，启动计数器/计时器以及改变为发送交替的载频状态 C 和 A 达某一偶数符号间隔时间。

当检测到输入单音的倒相时，调制解调器应停止计数器/计时器，并在发送状态 A 之后改变为发送交替的状态 A 和 C。在线路端子上接收该倒相和在线路端子出现发送的 AC 至 CA 的跃变之间的时延应该是 64±2 个符号时间。

当检测到输入单音幅度下降时，调制解调器应停止发送达 16 个符号间隔时间，然后（见注 3）发送 § 5.2 规定的接收机调节信号。

接收机调节信号 TRN 部分的发送可以延长，以确保良好的回波消除（见注 4）。

在这 TRN 部分之后，调制解调器应按照 § 5.3 的规定发送速率信号（R1），以表明应答调制解调器和有关的 DTE 可以使用的数据速率、编码和任何特殊的工作方式。

在检测到一个输入的 S 序列时，调制解调器应停止发送。

计数器/计时器已估算出调制解调器应等待的一段时间 MT。然后，如果输入的 S 序列继续在发送，或者当重新出现一个 S 序列时（见注 3），调制解调器应继续训练其接收机。

在训练其接收机后，调制解调器应试图检测两个连续的相同的 § 5.3 规定的 16 比特速率序列。

在检测到速率信号（R2）时，调制解调器应对电路 107 施加一个“接通”状态，并发送如 § 5.2 规定的第二个接收机调节信号。

在 TRN 部分之后，调制解调器应发送第二个速率信号（R3），以表明两个调制解调器都要使用的数据速率、编码和任何特殊的工作方式。R3 选择的数据速率和工作方式应该在 R2 指出的数据速率和工作方式的范围之内。建议 R3 还应考虑在建立该 GSTN 接续时应答调制解调器接收机可能产生的性能。如果 R2 要求 GSTN 拆线（见表 6/V.32）和（或）如果在任何可使用的数据速率应答调制解调器均不能取得良好的性能，则 R3 应根据表 6/V.32 的规定要求 GSTN 拆线。

当调制解调器检测到§5.3.2规定的输入的16比特E序列，它本身应进行调节以便使用E序列表明的速率和编码接收数据。

调制解调器应结束当时的16比特序列，然后发送一个16比特E序列表明在以后传输扰码的二进制1时要使用的数据速率和编码。如果要使用符合§2.4.1.2规定的网格编码，则图3/V.32所示卷积编码器延迟元件的起始状态应置为零。

调制解调器应发送扰码的二进制1达128个符号间隔时间，然后使电路106对电路105的状态进行响应并准备发送数据。

调制解调器还应对电路109施加“接通”状态，并去掉电路104的箝位。

注1 — 一旦检测到600±7Hz或3000±7Hz的输入单音，呼叫调制解调器即使没有检测到2100Hz单音也应继续发送起始序列。

注2 — 在某些情况下，在输入单音之前可以有一个特殊的码型，这码型可以持续294ms（见附录Ⅰ）

注3 — 接收机调节信号中的TRN部分适于训练发送调制解调器的回波消除器。另一种可接受的方式是由接收机调节信号之前加一个可特别用于训练回波消除器的序列，但是这不必在本建议中详细地加以规定。回波消除序列（如使用）必须保持发送至线路的能量，使网络的回波控制装置停止工作（按要求进行）。为了避免与§5.2规定的接收机调节信号的第1和第2部分发生混淆，回波消除序列应该产生这样一个发送信号，即以600Hz、1800Hz和3000Hz为中心的三个200Hz频带的功率之和比其余频带中的功率至少小1dB。该信号的持续时间不得超过8192① 个符号间隔时间

注4 — 生产厂商注意，训练任何符合G.165建议规定的网络回波消除器需要650ms时间，在GSTN接续中可能要遇到这种情况。

注5 — 如果在AC部分传输之后检测不到1800±7Hz的单音，应答调制解调器可以拆线。但是，为了确保与人工发送的数据站相兼容，它至少在发送AC部分后的3秒钟内不得拆线。

5.5 重新训练程序

如果任何一个调制解调器装有检测信号接收不良的装置，在数据传输期间可以开始重新训练。图5a）/V.32示出由呼叫调制解调器开始的重新训练事件，图5b）/V.32示出由应答调制解调器开始的重新训练事件。这规程如下：

5.5.1 呼叫方式调制解调器

在检测到不良的信号接收或检测600±7Hz和3000±7Hz频率的两个单音中的一个单音超过128个符号间隔时间之后，调制解调器应使电路106处于“断开”状态，将电路104箝位于二进制1，并重复发送图1/V.32所示的载频状态A。然后，它应根据§5.4.1的规定从第3段开始（见§5.5.2的注释）。

5.5.2 应答方式调制解调器

在检测到不良的信号接收或检测1800±7Hz频率的单音超过128个符号间隔时间之后，调制解调器应使电路106处于“断开”状态，将电路104箝位于二进制1，并发送交替的载频状态A和C至少达128个符号的偶数符号间隔时间。然后，它应根据§5.4.2的规定从第3段开始（见注）。

注 — 在重新训练期间，电路109和107应保持“接通”状态。

（为快速训练调制解调器接收机而提供更短的双工重新训练过程的必要性有待进一步研究。）

---

① 8192个符号间隔的最大持续时间有待进一步研究。

5.5.3　在重新训练过程中电路 109 的操作

电路 109 应保持在接通状态，但是如果呼叫调制解调器的 AA 部分或应答调制解调器的第一个 AC 部分超过了 45 秒钟，则可按选用方式施加断开状态。如果随后完成了重新训练过程，则在去掉电路 104 箝位时，对电路 109 重新施加接通状态。

6　测试设施

应当提供如建议 V.54 规定的测试环路 2 和 3。测试环路 2 的提供应按点对点电路的规定。

7　异步至同步的变换协议——操作方式

调制解调器可按以下操作方式配置（方式 2 和 4 是选用的）：

方式 1　9600bit/s±0.01%，同步

方式 2　9600bit/s，起止式，每个字符 8，9，10 或 11 比特

方式 3　4800bit/s±0.01%，同步

方式 4　4800bit/s，起止式，每个字符 8，9，10 或 11 比特

7.1　发送机

7.1.1　在使用同步操作方式时，调制解调器应该在电路 113 和 114 的控制下通过电路 103 接收 DTE 的同步数据。数据应该按 § 4 的规定进行扰码，然后传送到调制器按 § 2.4 的规定进行编码。

7.1.2　在使用起止方式时，调制解调器应能按 9600 或 4800bit/s 的标称速率接受 DTE 的起止式字符的数据流。要发送的起止式字符数据应该按 V.14 建议变换成同步数据流，以便按 § 7.1.1 的规定进行传输。

7.2　接收机

解调的数据应该按 § 2.4 的规定进行译码，按 § 4 的规定进行解扰，然后按 V.14 建议的规定传送到变换器，重新取得起止式字符的数据流。

在按基本的或扩展的传信速率范围操作时，通过电路 104 提供给 DTE 的符号内部传信速率应该在表 8/V.32 给出的范围之内。

表 8/V.32

符号内部传信速率范围

数据速率	传信速率范围	
	基本的	扩展的
9600bit/s 4800bit/s	9600—9696bit/s 4800—4848bit/s	9600—9821bit/s 4800—4910bit/s

附 录 I

（附于建议 V. 32）

回波消除调制解调器的互通规程

鉴于

— 建议 V. 26（丙）的 2400bit/s 速率的调制解调器以及建议 V. 32 的 9600 和 4800bit/s 速率的调制解调器均以称为回波消除的同一技术为基础，
— 这两类调制解调器的载频均为 1800Hz，
— 可能需要有一种称为多种方式的调制解调器能与建议 V. 26（丙）和 V. 32 的调制解调器互通，
— 往返全程延迟的测定可能在某些情况下有用，

本附录提供以下段落规定的信号联络操作序列供生产厂商参考。

I. 1 回波消除调制解调器的互通

如表 I-1/V. 32 所示，建议 V. 32 的 9600 和 4800bit/s 速率的调制解调器以及建议 V. 26（丙）的 2400bit/s 的调制解调器能够同一个具有实现建议 V. 32 和 V. 26（丙）能力的专用的多种方式调制解调器互通。

表 I-1/V. 32

信号联络兼容性

呼叫 \ 应答	V.26(丙)	V.32	M（多种方式）
V.26（丙）	同步 1200 同步 1200	F1 拆线 无能量	同步 1200 然后 F1 (注) 同步 1200
V.32	F2 同步 1200 至少等待 → 拆线 T1 = 300 ms	F1 F2	同步 1200 然后 F1 → (注)
M（多种方式）	同步 1200 同步 1200	F1 检测到发送 F2	同步 1200 然后 F1 F2 或 (注 1) 同步 1200

应答 多种方式调制解调器

同步 1200	RP	F1

CCITT - 85680

F_1—通过交替地发送载频状态 A 和 C 而发生的 600±7Hz 和 3000±7Hz 的单音。

F_2—通过重复地发送载频状态 A 而发生的 1800±7Hz 单音。

注 — 调制解调器 M 用一特殊的速率码型识别。

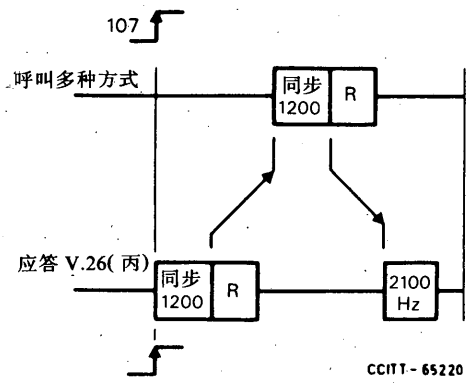


图 I-1/V. 32

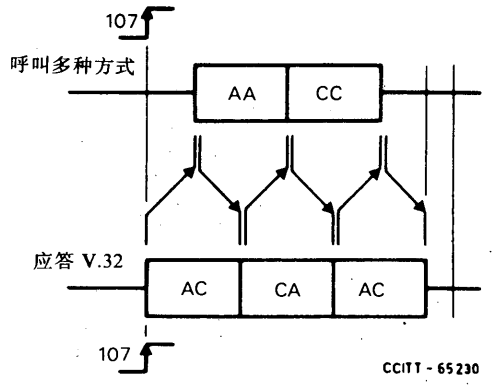


图 I-2/V. 32

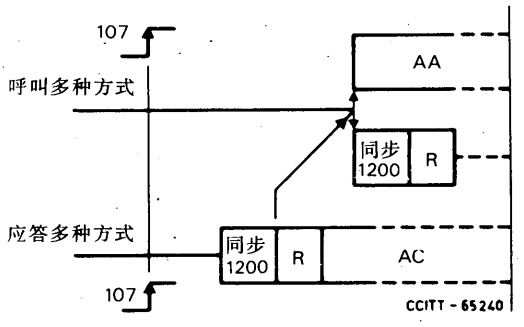


图 I-3/V. 32

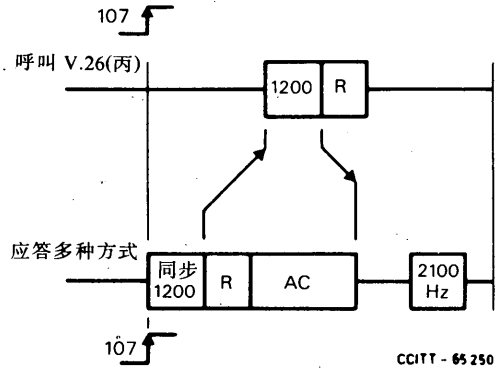


图 I-4/V. 32

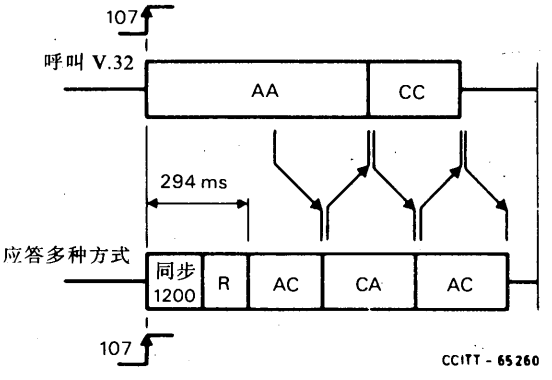


图 I-5/V. 32

I.1.1　呼叫多种方式调制解调器的操作

调制解调器

— 将通过检测后面跟有一个速率码型的1200波特的同步信号来识别建议V.26（丙）中的调制解调器，然后按建议V.26（丙）的规定进行操作（见图I-1/V.32）。

— 将通过检测600±7Hz和3000±7Hz频率的两个输入单音中的一个单音来识别V.32调制解调器（见图I-2/V.32）。然后，它将按§5.4.1的规定进行操作。

— 将通过检测分配给多种方式调制解调器的一个特殊的速率码型识别多种方式调制解调器。如图I-3/V.32所示，它将发送重复的载频状态A或同步信号，其后根据选择的操作方式：建议V.32或V.26（丙），跟有一个速率码型。

I.1.2　应答多种方式调制解调器的操作

在建议V.25的序列之后，调制解调器将发送1200波特的同步信号，其后跟有特殊的速率序列，然后是建议V.32规定的交替的载频状态A和C。

在发送这些交替的载频状态A和C期间，调制解调器：

— 通过检测后面跟有一个速率码型的1200波特同步信号来识别建议V.26（丙）中的调制解调器。它将停止发送交替的载频状态A和C，并根据建议V.26（丙）的规定进行操作（见图I-4/V.32）。

— 通过识别1800±7Hz的单音来识别建议V.32中的调制解调器，然后根据建议V.32的规定进行操作（见图I-5/V.32）。

在应答和呼叫两侧的多种方式调制解调器的情况已在前面§I.1.1中加以考虑。

建　议　V.33

在点对点四线租用电话型电路上使用的标准化14400bit/s调制解调器

（墨尔本，1988）

1　引言

此调制解调器打算主要在优质租用电路（例如建议M.1020［1］或M.1025［2］的电路）上使用，但这并不妨碍根据有关主管部门的决定，把此调制解调器用在质量较低的电路上。

由于考虑到，现有的以及将要问世的许多调制解调器特性能够满足各主管部门和用户的要求，本建议不限制在租用电路上使用任何其它调制解调器。

此调制解调器的主要特性如下：

a）减速速率为12000bit/s；

b）能够用连续的载频以双工方式进行工作；

c）幅度和相位结合的调制同步工作方式；

d）包含8种状态的网格编码调制；

e）可以选用一个兼容12000，9600，7200，4800和2400bit/s数据速率的多路复用器（见注3）。

注 1 — 建议的调制解调器主要在四线租用电路上使用。例如在交换电话网上备用，半双工或多点操作等其它应用有待进一步研究。电路应该属于优质类型，例如 M. 1020 [1] 或 M. 1025 [2]。但是，主管部门和用户都可能希望说明，遵照本建议规定的调制解调器，即使其实现正确无误，也不需要在所有符合 M. 1020 和 M. 1025 规定的电路上都能令人满意地进行工作，特别是在噪声已经达到或者接近规定的极限值的情况下。

注 2 — 如果在符合 M. 1025 建议的电路上希望取得可接受的性能，则在实现调制解调器时应注意选择适宜的均衡技术。

注 3 — 在安装选用的多路复用器时，§ 10 中的条款可以取代其它节的规定。

2 线路信号

2.1 载频为 1800±1Hz。功率电平将符合建议 V. 2 的规定。

2.2 信号空间编码

2.2.1 在 14400bit/s 速率时，要发送的经扰码的数据流，被分成六个连续数据比特为一组的比特组。如图 1/V. 33 所示，每个六比特组中在时间上首先出现的前两个比特 $Q1_n$ 和 $Q2_n$，按表 1A/V. 33 的规定差分编码成 Y1 和 Y2。这两个差分编码的比特 $Y1_n$ 和 $Y2_n$ 用作有规则的卷积编码器的输入，该卷积编码器产生一个冗余比特 YO_2。然后，根据图 2/V. 33 所示的信号空间图，将该冗余比特和 6 个带有信息的比特 $Y1_n$，$Y2_n$，$Q3_n$，$Q4_n$，$Q5_n$ 和 $Q6_n$ 变换成要发送的信号码元座标。

2.2.2 在 12000bit/s 减速速率时，要发送的经扰码的数据流，被分成五个连续比特为一组的比特组。采用的图 1/V. 33 所示的网格编码方案要略加修改，首先去掉 $Q6_n$ 那一行，其次是现在的信号码之变换如图 3/V. 33 所示。

2.2.3 表 1B/V. 33 示出同步信号第三部分的 4800bit/s 速率信号使用的差分编码（§ 8. 3）。

表 1A/V. 33

与网格编码一起使用的差分编码

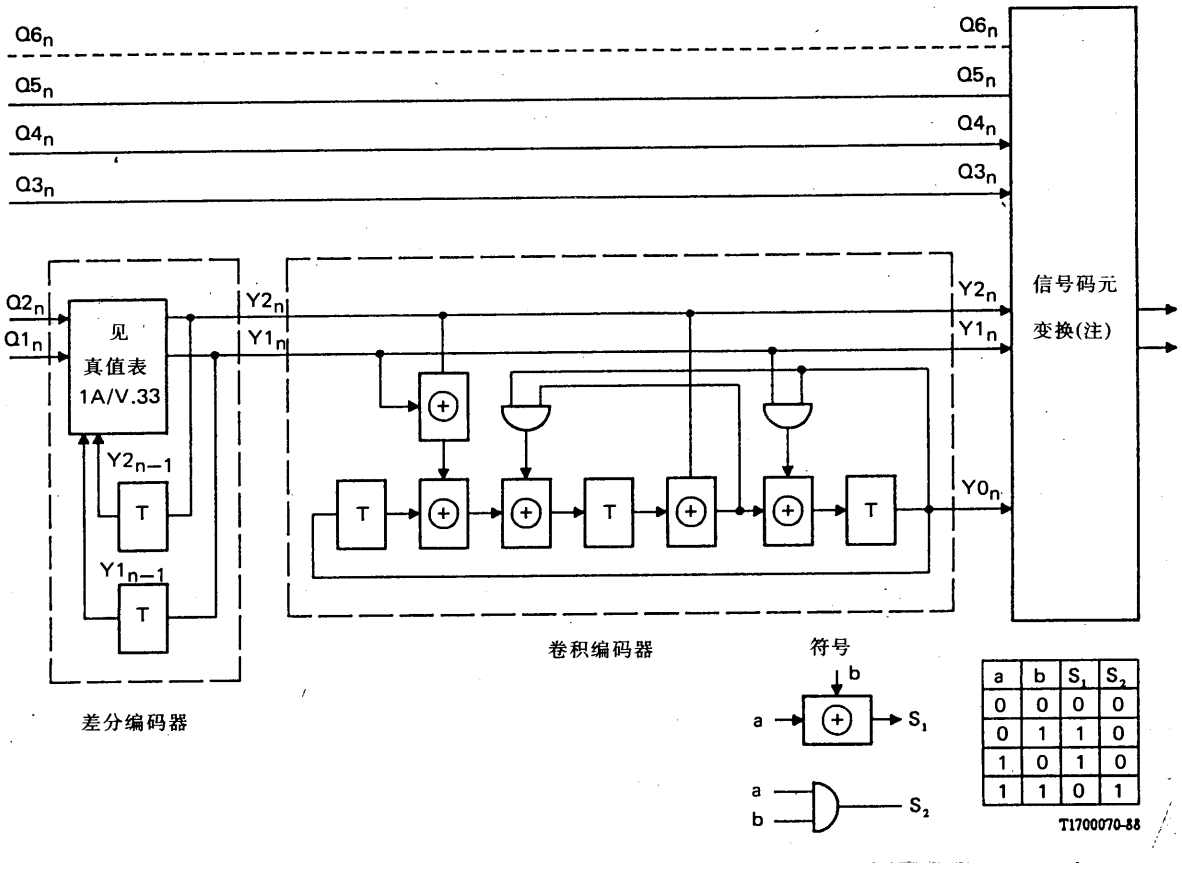
输入		以前的输出		输出	
$Q1_n$	$Q2_n$	$Y1_{n-1}$	$Y2_{n-2}$	$Y1_n$	$Y2_n$
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	1	1
0	1	0	0	0	1
0	1	0	1	0	0
0	1	1	0	1	1
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	1
1	0	1	0	0	1
1	0	1	1	0	0
1	1	0	0	1	1
1	1	0	1	1	0
1	1	1	0	0	0
1	1	1	1	0	1

表 1B/V.33

4800bit/s 速率信号的差分象限编码

输入		以前的输出		相位象限变化	输出		4800bit/s 的信号码元	座标	
$Q1_n$	$Q2_n$	$Y1_{n-1}$	$Y2_{n-1}$		$Y1_n$	$Y2_n$		Re	Im
0	0	0	0	+90°	0	1	D	−2	+6
0	0	0	1		1	1	A	−6	−2
0	0	1	0		0	0	C	+6	+2
0	0	1	1		1	0	B	+2	−6
0	1	0	0	0°	0	0	C	+6	+2
0	1	0	1		0	1	D	−2	+6
0	1	1	0		1	0	B	+2	−6
0	1	1	1		1	1	A	−6	−2
1	0	0	0	+180°	1	1	A	−6	−2
1	0	0	1		1	0	B	+2	−6
1	0	1	0		0	1	D	−2	+6
1	0	1	1		0	0	C	+6	+2
1	1	0	0	+270°	1	0	B	+2	−6
1	1	0	1		0	0	C	+6	+2
1	1	1	0		1	1	A	−6	−2
1	1	1	1		0	1	D	−2	+6

注 — Q1 是在时间上第一个出现的比特。

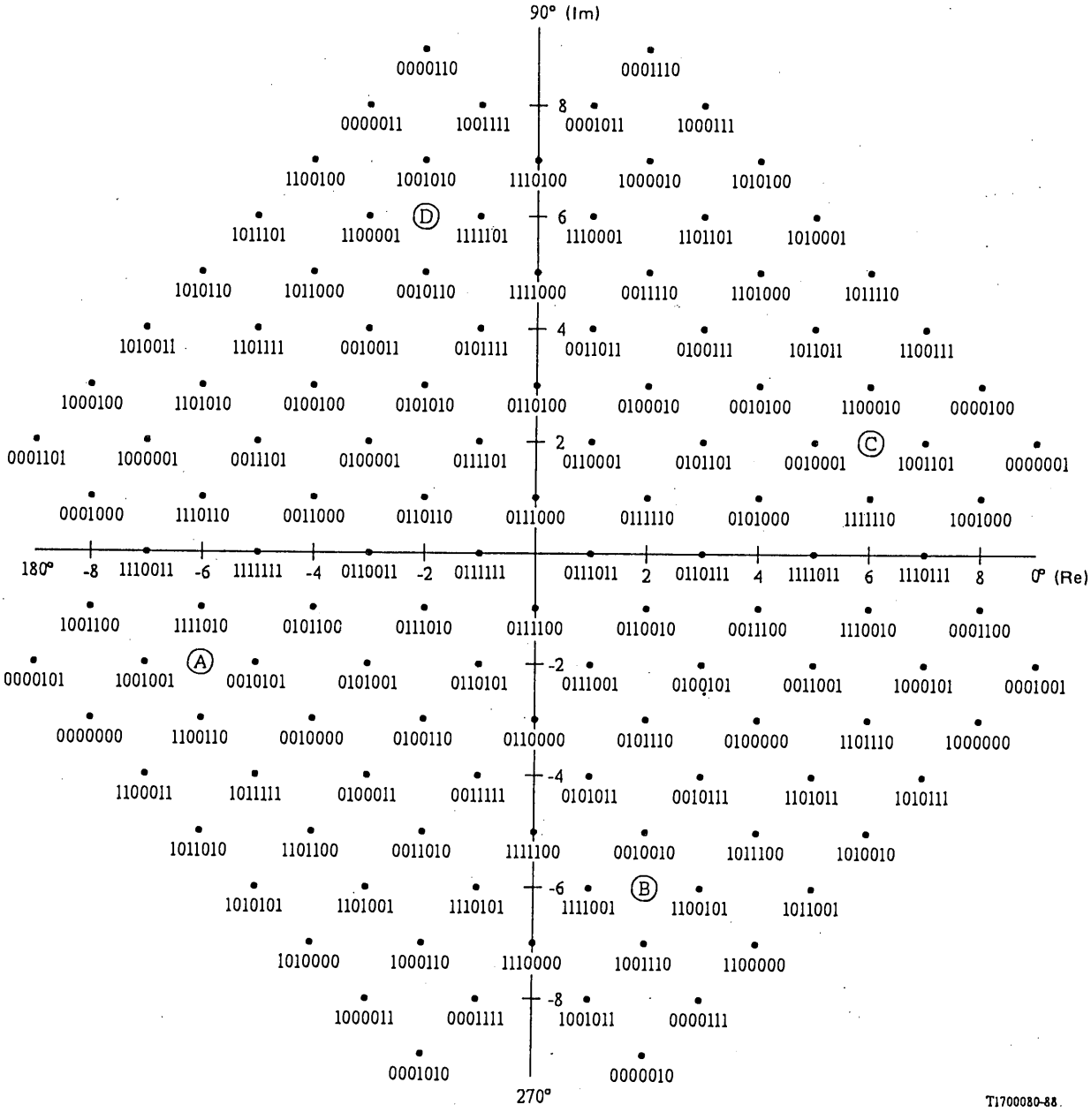


a	b	S_1	S_2
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

注 — 关于 14400bit/s 的速率，见图 2/V.33，关于 12000bit/s 的速率，见图 3/V.33

图 1/V.33

14400bit/s 和 12000bit/s 速率的网格编码器



二进制数表示 $Q6_n$，$Q5_n$，$Q4_n$，$Q3_n$，$Y2_n$，$Y1_n$，$Y0_n$，

A，B，C，D 表示同步信号码元

图 2/V.33

14400bit/s 网格编码调制的信号空间图和变换

3 数据传信速率和调制速率

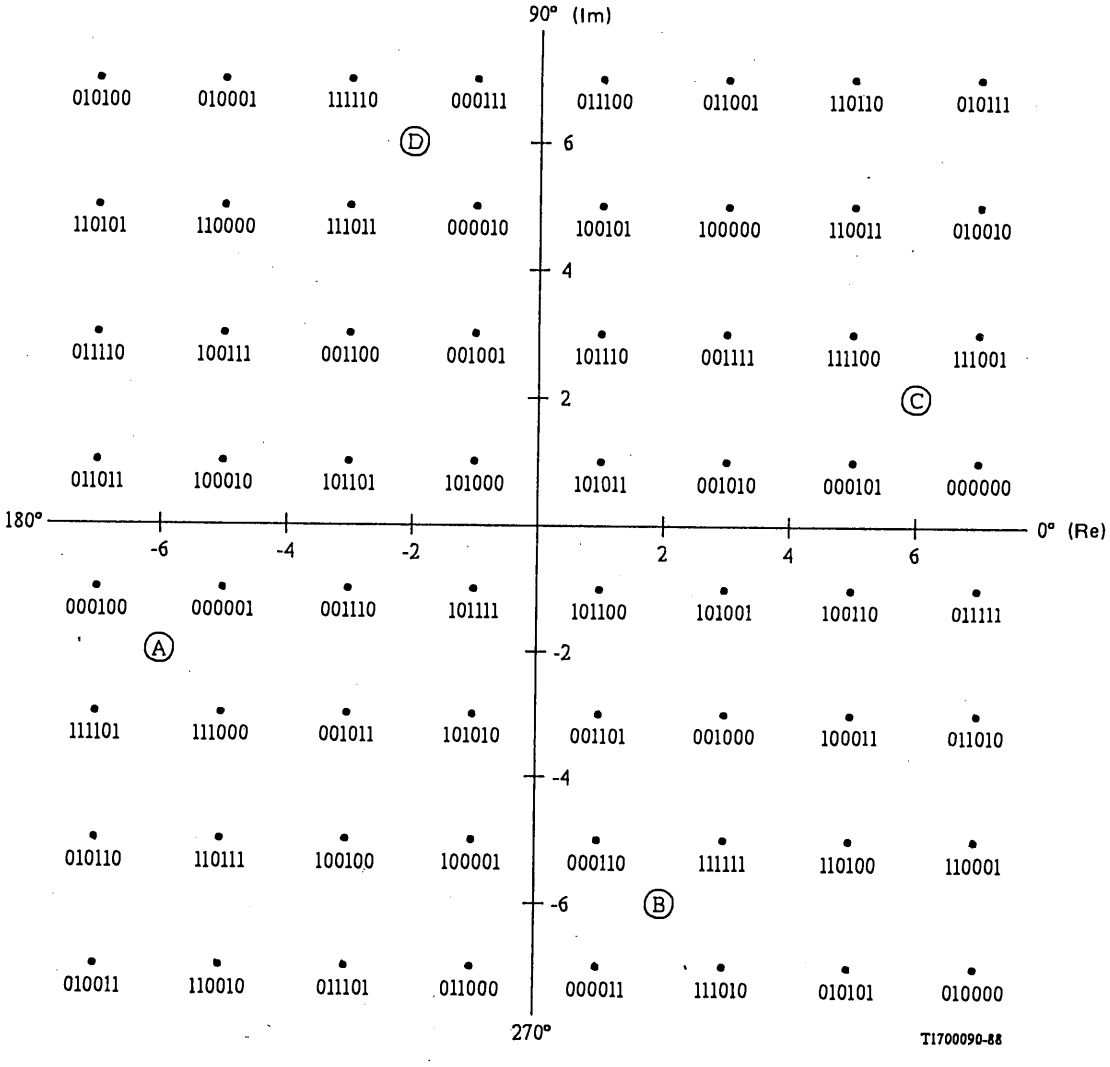
数据传信速率应为 14400 和 12000bit/s±0.01%。调制速率为 2400 波特±0.01%。

4 接收信号的频率容限

发送端允许的载频容限为±1Hz。假设在调制解调器之间的接续中最大频漂为±6Hz，则接收机必须能够接受在接收信号频率中至少为±7Hz 的误差。

5 接口电路

5.1 接口电路表（表 2/V.33）



二进制数表示 $Q5_n$，$Q4_n$，$Q3_n$，$Y2_n$，$Y1_n$，$Y0_n$，

A，B，C，D 表示同步信号码元

图 3/V.33

12000bit/s 网格编码调制的信号空间图和变换

ARCHIVES U.I.T. GENÈVE

表 2/V.33

接口电路（见注 1）

编　　号	名　　称	注
102	信号地线或公共回线	
103	发送数据	
104	接收数据	
105	请求发送	注 2
106	准备发送	
107	数据设备作好准备	
109	数据信道接收线路信号检测器	
111	数据传信速率选择器（源于 DTE）	
112	数据传信速率选择器（源于 DCE）	
113	发送机信号码元定时（源于 DTE）	
114	发送机信号码元定时（源于 DCE）	
115	接收机信号码元定时（源于 DCE）	
140	环回/维护测试	注 3
141	本地环回	注 3
142	测试指示器	

注 1 — 全部基本接口电路以及所提供的任何其它电路都应符合建议 V.24 的功能和操作要求。所提供的全部接口电路都应按照有关建议电特性的规定，在数据终端设备及数据电路终接设备中恰当地予以终接（见 § 6）。

注 2 — 对连续载频操作不必使用。

注 3 — 接口电路 140 和 141 供选用。

5.2　电路 109 的门限和响应时间

5.2.1　门限

— 大于－26dBm：电路 109 处于“接通”状态

— 小于－33dBm：电路 109 处于“断开”状态

电平介于－26dBm 和－33dBm 之间的电路 109 的状态未加规定，但是信号检测器应显示滞后作用，使得从“断开”跃变至“接通”时的电平比从“接通”跃变至“断开”时的电平至少大 2dB。

5.2.2　响应时间

— 接通→断开：40±10ms

— 断开→接通：

1）对于起始均衡，在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态；

2）对于数据传送期间的再次均衡，电路 109 将保持“接通”状态。在此期间，可以把电路 104 箝位于二进制 1 状态；

3）在线路信号中断的持续时间超过从“接通”至“断开”的响应时间之后：

a）当不需要进行新的均衡时，为 25±10ms；

b）当需要新的均衡时，在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态。

电路 109 的响应时间，是通过对电路 103 施加二进制 1 的方式，把线路信号接至调制解调器接收线路端子或从这些端子去掉线路信号，和在电路 109 上出现相应的“接通”或“断开”状态之间所经过的时间。

注 — 电路 109 从“接通”至“断开”的响应时间，应该在规定的范围内适当地加以选择，以保证全部有效数据比特都已经在电路 104 上出现。

5.3　电路 106 的响应时间

在整个训练过程之后，电路 105 从“断开”跃变至“接通”和电路 106 从“断开”跃变至“接通”之间的时间应该为 15m±5ms。

电路 105 从“接通”跃变至“断开”和电路 106 从“接通”跃变至“断开”之间的时间应该适当地加以选择，以保证全部有效信号码均已发出。

6　接口电路的电特性

6.1　建议把符合建议 V.28 规定的电特性与 ISO2110 [3] 规定的连接器及插针分配方案一起使用。

6.2　接口电路的故障状态

(见建议 V.28 § 7 有关接收机故障检测类型)。

6.2.1　在使用故障检测类型 1 时，DTE 应当把电路 107 的故障状态视为“断开”状态。

6.2.2　在使用故障检测类型 1 时，DCE 应当把电路 105 的故障状态视为“断开”状态。

6.2.3　上面未提到的全部其它电路，可以使用故障检测类型 0 或 1。

6.3　定时安排

在调制解调器内应装有时钟，以便给数据终端设备提供发送机信号码元定时（电路 114）和接收机信号码元定时（电路 115）。在此安排中，发送机可以作为一个独立的定时源运行，或者以环回定时的方式运行(发送定时受接收定时的控制)。在某些网络应用中，可能希望使用环回的定时。

发送机信号码元定时也可以由数据终端设备始发，并经由电路 113 传送至调制解调器。

7　扰码器

在调制解调器内应包括含有生成多项式 $1+x^{-18}+x^{-23}$的自同步扰码器/解扰器。

在发送端，扰码器应使用扰码器生成多项式有效地去除信息多项式，以产生发送的序列。信息多项式中，输入数据序列代表按递降次序排列的多项式系数。在接收端，应当用扰码器多项式来乘接收的多项式，以恢复信息序列。在此多项式中，已接收的数据序列代表按递降次序排列的多项式系数。

详细的扰码和解码过程在附件中叙述。

8　同步信号

同步信号的传送可以由调制解调器起始。当接收的调制解调器要求重新同步时，它应该使电路 106 变成“断开”状态并发生一个同步信号序列。

如表 3/V.33 所示，所有传信速率的同步信号被分成四个部分。

表 3/V.33

	第一部分	第二部分 TRN	第三部分	第四部分	总　和
线路信号类型	交替信号 ABAB	均衡器 调节码型	速率序列	已扰码的 二进制全 1	总的同步信号
符号间隔数	256	2976	64	48	3344
近似时间（ms）	106	1240	27	20	1393

8.1　第一部分由图 2 和图 3/V.33 所示的状态 A 和 B 的交替信号组成，持续 256 个符号间隔时间。

8.2　第二部分：均衡器调节码型

这部分由连续发送 A，B，C，D 四个信号码元的序列组成。这些信号码元示于图 2/V.33 和图 3/V.33 中。均衡器调节码型是个由 $1+x^{-18}+x^{-23}$数据扰码器发生的 4800bit/s 速率的伪随机序列。在发送第二部分信号期间，不进行任何差分象限编码，经扰码的双比特的编码如下：

00＝C　01＝D　11＝A　10＝B

对输入端施加二进制 1 时，所选择的扰码器的起始状态应能产生下列扰码器输出码型和相应的信号码元：

00　01　00　01　00　01　00　01　00　01　00　01　10　01　10　01

C　D　C　D　C　D　C　D　C　D　C　D　B　D　B　D

第二部分持续 2976 个符号间隔时间。

8.3　第三部分：速率信号

本速率信号由重复 8 次的 16 位二进制序列组成。该序列在表 4/V.33 中予以定义，用 4800bit/s 的速率进行扰码和传输，并按表 1B/V.33 的规定对双比特进行差分编码。应使用前一部分信号的最后一个符号启动差分编码器工作。

每个速率序列的前两个比特和随后的双比特应该作为一个信号状态进行编码。

该速率信号可用于在调制解调器之间确定数据传信速率和提供有关多路复用器配置的信息或其它配置信息（有待进一步研究）。当 B14＝0 时，速率信号只携带按表 4A/V.33 规定的数据传信速率信息。当 B14＝1 时，可以使用表 4B/V.33 的比特分配。

检测的最低要求是要接收两个连续的、相同的 16 位序列，每个序列的比特 B0—B3，B7，B11 和 B15 均按表 4/V.33 的规定。在速率序列检测后，接收机应该进行调节，以便按最高的共用速率和指出的多路复用器配置接收数据。

表 4A/V.33

比特分配

0 1 2 3 4 5	6 7 8 9 10 11 12 13 14 15
0 0 0 0	1 1 0 1

B0—3，B7，B11，B15	用于被接收速率信号的同步
B4—6	尚未规定（有待进一步研究）
B8 1	表示能够以 12000bit/s 速率发送和接收数据（注）
B9 1	表示能够以 14400bit/s 速率发送和接收数据（注）
B10，B12，B13	尚未规定（有待进一步研究）

注 — 在发送速率信号时，如果第四部分的数据传信速率为 14.4kbit/s，则调制解调器发送的 B8 和 B9 比特为 11 或 01，如果第四部分的数据传信速率为 12kbit/s，则发送的 B8B9 为 10。

8.4 第四部分

在发送这部分信号时要使用的差分编码在表 1A/V.33 中予以规定。应使用前一部分信号的最后一个符号启动差分编码器。在第四部分开始时，图 1/V.33 所示的卷积编码器延迟元件的起始状态应置零。

遵照上面 § 2.2 的编码规定，将连续的二进制 1 施加于数据扰码器的输入端，按第三部分指出的最高速率开始发送第四部分。第四部分的持续时间为 48 个符号间隔时间。在第四部分结束时，电路 106 转变为“接通”状态，而用户数据被施加于数据扰码器的输入端。

9 训练－重新训练过程

在接收机中应该提供一个自动的自适应均衡器。

接收机应具有检测均衡丢失并在其相关的本地发送机中起始同步信号序列的手段。

接收机应具有检测远地发送机送来的同步信号和速率序列，并在其相关的本地发送机内起始同步信号序列的手段。可以在接收此同步序列期间的任何时间起始同步信号序列，电路 105 的状态可不加考虑。

两个调制解调器中的任何一个都可以起始同步信号序列。当接收机已检测到均衡丢失，或者检测到数据速率或多路复用器配置选择发生变化（通过开关或电路 111 进行的）时便起始同步信号。在起始同步信号后，调制解调器就期待远端发送机的同步信号。

如果调制解调器在相当于所预期的最大双向传播延迟的时间间隔内，没有收到远端发送机发来的同步信号，它便发送另一个同步信号。建议时间间隔为 1.2 秒。

如果调制解调器未能对接收的信号序列同步，没有检测到速率信号，不能提供要求的速率或者正在发送的速率高于要求的速率，只要它在最近的 1.2 秒钟内没有发送过同步序列，则它将发送另一个同步信号，其中带有速率序列而且数据传信速率符合最高共用速率的要求。

表 4B/V.33

比特分配

	0 1 2 3 4 5 6 0 0 0 0	7 8 9 10 11 12 13 14 15 1 1 0 1
B0—B3，B7，B11，B15		用于对被接收速率信号的同步
B4，B5	00	表示 B6，B10，B12，B13 规定多路复用器配置的选择（注 1）
B8	1	表示能够以 12000bit/s 速率发送和接收数据（注 1 和 3）
B9	1	表示能够以 14400bit/s 速率发送和接收数据（注 1 和 3）
B6，B10，B12，B13		多路复用器配置选择（见注 2 和表 5A，5B/V.33）

注 1 — B4，B5 的其它组合可用于表示 B6，B8，B9，B10，B12 和 B13 规定其它配置的信息（有待进一步研究）。

注 2 — a) B6，B10，B12，B13＝全零：人工方式；

b) B6，B10，B12，B13　二进制表示法的 1—11（B6＝MSB，最高有效位）用于表示所需的多路复用器配置，见表 5A 和 5B/V.33；

c) B6，B10，B12，B13＝全 1：远地可编程方式。如果调制解调器是这样配置的，则它总是要发送这一序列；

d) B6，B10，B12，B13　生产厂商可以选用没有使用的组合；

e) 建议两个调制解调器应配置同样的多路复用器，或者一个调制解调器配置远地可编程的多路复用器。

注 3 — 在发送速率信号时，如果第四部分的数据传信速率为 14.4kbit/s，则调制解调器发送的 B8 和 B9 比特为 11 或 01，如果第四部分的数据传信速率为 12kbit/s，则发送的 B8B9 为 10。

如果调制解调器在没有起始同步信号的情况下收到了同步信号，而且接收机正确地取得了同步，则调制解调器就只发回一个同步序列。

注 — 在由于均衡丢失而始发同步序列时，必须保持以前的多路复用器配置。

10　多路复用（见表 5A/V.33 和 5B/V.33）

可以包含一个多路复用部分供选用，把 12000，9600，7200，4800 和 2400bit/s 的数据子信道组合成一路集合的比特流进行传输。使用上面 § 2.2 规定的对调制器的分配方式来完成各调制器比特的标识。

表 5A/V.33

集合的数据速率（bit/s）	多路复用配置	子信道数据速率（bit/s）	多路复用信道	调制器比特					
				Q1	Q2	Q3	Q4	Q5	Q6
14400	1	14400	A	×	×	×	×	×	×
14400	2	12000 2400	A B	×	×	×	×	×	 ×
14400	3	9600 4800	A B	×	×	 ×	×	×	 ×
14400	4	9600 2400 2400	A B C	×	×	 ×	×	×	 ×
14400	5	7200 7200	A B	×	 ×	×	 ×	×	 ×
14400	6	7200 4800 2400	A B C	×	 ×	×	 ×	×	 ×
14400	7	7200 2400 2400 2400	A B C D	×	 ×	×	 ×	×	 ×
14400	8	4800 4800 4800	A B C	×	 ×	 ×	×	 ×	 ×
14400	9	4800 4800 2400 2400	A B C D	×	 ×	 ×	×	 ×	 ×
14400	10	4800 2400 2400 2400 2400	A B C D E	×	 ×	 ×	×	 ×	 ×
14400	11	2400 2400 2400 2400 2400 2400	A B C D E F	×	 ×	 ×	 ×	 ×	 ×

注 — 当把几个调制器比特分配给某个子信道时，该子信道的第一个比特为调制器的第一个比特。

表 5B/V.33

集合的数据速率（bit/s）	多路复用配置	子信道数据速率（bit/s）	多路复用信道	调制器比特					
				Q1	Q2	Q3	Q4	Q5	Q6
12000	1	12000	A	×	×	×	×	×	
12000	2	9600 2400	A B	×	×	×	×	 ×	
12000	3	7200 4800	A B	×	 ×	×	 ×	×	
12000	4	7200 2400 2400	A B C	×	 ×	×	×	 ×	
12000	5	4800 4800 2400	A B C	×	 ×	×	 ×	 ×	
12000	6	4800 2400 2400 2400	A B C D	×	 ×	×	 ×	 ×	
12000	7	2400 2400 2400 2400 2400	A B C D E	×	 ×	 ×	 ×	 ×	

注 — 当把几个调制器比特分配给某个子信道时，该子信道的第一个比特为调制器的第一个比特。

10.1 与多路复用器端口有关的接口电路表

表 6/V.33

编　号	接口电路（见注 1） 名　称	端口 A	端　口 B，C，D，E，F	注　释
102	信号地线或公共回线	×	×	
103	发送数据	×	×	
104	接收数据	×	×	
105	请求发送	×	×	注 2
106	准备发送	×	×	注 2
107	数据设备作好准备	×	×	
109	数据信道接收线路信号检测器	×	×	
111	数据传信速率选择器（源于 DTE）	×		注 4
113	发送机信号码元定时（源于 DTE）	×	×	
114	发送机信号码元定时（源于 DCE）	×	×	
115	接收机信号码元定时（源于 DCE）	×	×	
140	环回/维护测试	×	×	注 5
141	本地环回	×		注 5 和 6
142	测试指示器	×	×	注 7

注 1 — 全部基本的接口电路和所提供的任何其它电路都应符合建议 V.24 的功能和操作要求。标有×的所有接口电路都应按照有关建议电特性的规定，在数据终端设备和数据电路终接设备中恰当地予以终接（见 § 6）。

注 2 — 对于连续的载频传输，不需要使用电路 105。发送的线路信号将不受该接口电路的控制。如需要，电路 105（当存在多路复用器时）被用来控制远端 DCE 的电路 109。见下面 § 10.4。

注 3 — 在主要的 DCE 的同步过程中，在各端口接口处，都发出电路 106 处于断开状态的信号。

注 4 — 在端口 A 上可以选用电路 111。如果存在电路 111，电路 111 在多路复用器配置 1 中的启动方式，同它在没有多路复用器时的启动方式一样。

注 5 — 电路 140 和 141 供选用。

注 6 — 电路 141 只在端口 A 上出现。当电路 141 在除配置 1 以外的多路复用器配置中使用时，所有端口上都出现环路。

注 7 — 在多路复用器的所有端口上都存在电路 142，但如果进行个别端口的测试，电路 142 可按端口分别启动。如果进行整个 DCE 的测试，则所有的电路 142 同时启动。

10.2　发送缓冲器

在每个多路复用器端口的发送端，应有一个容量合适的数据缓冲器。这样，相位变化和频偏（在某些极限值范围内）都被吸收。当电路 105 从“断开”状态跃变至“接通”状态时，便启动此缓冲器，如果缓冲器发生溢出情况，可以使缓冲器复位重新正常工作。

注 — 当 DCE 发送同步信号时，可以启动此缓冲器。

10.3　发送端口定时安排

表 7/V.33 所示为所有可能的端口组合和主要的 DCE 发送定时的时钟安排。

表 7/V.33

端口定时源：发送机信号码元定时（用于电路 103 的定时）	DEC 定时源：内部发送机信号码元定时（内部发送时钟）	端口发送缓冲器
114（源于 DCE）	内部的（独立定时）	不需要
	外部的[a)]（所选端口的电路 113）	不需要
	接收机定时（环回定时）	不需要
113（源于 DTE[a)]）	内部的（独立定时）	需要
	外部的[a)]（所选端口的电路 113）	除了对 DTE 提供电路 113 的端口之外，所有端口都需要
	接收机定时（环回定时）	需要

a) 在这些应用中，定时源也可以是另一个 DCE。

10.4 端口模拟电路 105 对电路 109 的操作（选用）

按照建议 V.13 的规定，在个别端口的接口处可以按选用方式提供模拟电路 105 对电路 109 的操作。

附 件 A

（附于建议 V.33）

扰码、解扰和伪随机码发生的详细过程

A.1 扰码

信息多项式除以生成多项式 $1+x^{-18}+x^{-23}$（见图 A.1/V.33）。相除后，按递降次序取得的商数的系数组成要发送的数据序列。移位寄存器应该进行预调节，以产生 § 8.2 中规定的输出码型（为产生该输出码型而要求的扰码器起始状态为 1010，1011，1011，0011，0111，010）。在发送第二和第三部分期间，扰码器的时钟频率为 4800Hz，而在发送第四部分期间，时钟应按数据速率。在发送第二、三、四部分和正常的数据传输期间，对移位寄存器馈送经扰码的数据 Ds：

$$D_s = D_i + D_s x^{-18} + Dsx^{-23}$$

式中 D_i 在发送第二和第四部分期间为二进制 1，而在发送第三部分期间为速率序列。

A.2 解扰

由接收的序列代表的多项式乘以生成多项式（图 A.2/V.33）而形成复原的信息多项式。按递降次序取

得的复原多项式的系数组成输出数据序列 Do：

$$D_o = D_i = D_s(1 + x^{-18} + x^{-23})$$

A.3 扰码过程的要素

多项式 $1+x^{-18}+x^{-23}$ 产生长度为 $2^{23}-1=8,388,607$ 的伪随机序列。该长序列不需要使用保护多项式来防止重复码型的出现，而且可以非常简单地用集成电路来实现。

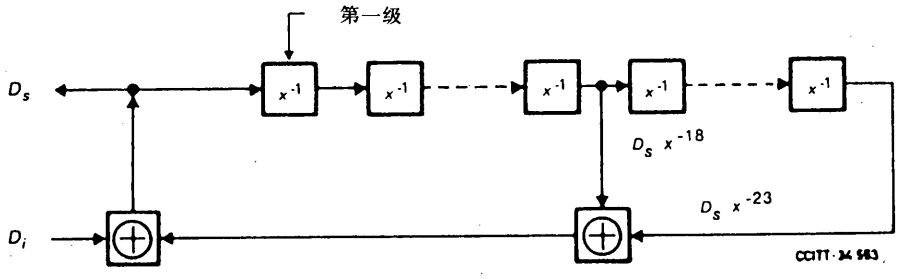


图 A-1/V.33

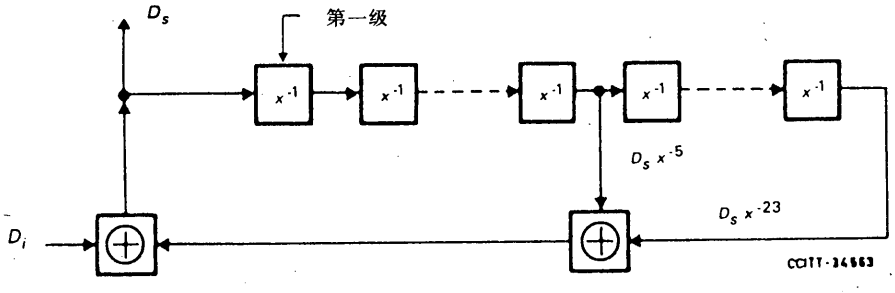


图 A-2/V.33

参 考 文 献

[1] CCITT Recommendation *Characteristics of special quality international leased circuits with special bandwidth conditioning*, Vol. IV, Fascicle IV.2, Rec. M.1020.

[2] CCITT Recommendation *Characteristics of special quality international leased circuits with basic bandwidth conditioning*, Vol. IV, Fascicle IV.2, Rec. M.1025.

[3] Data communication – *25-pin DTE/DCE interface connector and pin assignments*, ISO Standard 2110.

PAGE INTENTIONALLY LEFT BLANK

PAGE LAISSEE EN BLANC INTENTIONNELLEMENT

第 三 章

宽带调制解调器

建　　议　V.35

使用 60—108kHz 基群电路以 48kbit/s 速率进行的数据传输

(1968 年订于马德普拉塔;1972 年和 1976 年修改于日内瓦)

(要阅读本建议原文,见红皮书卷Ⅷ.1)

注 — CCITT 认为,建议 V.35 所含的信息已经陈旧。因此,CCITT 不建议使用本建议所述的技术来进行新的设计。可选用的技术在 V.36 和 V.37 建议中予以描述。应该注意,其它建议参照了本建议附录Ⅱ中所述的电特性。因为预计这些特性可以与 V.11 建议的特性互通,在这种情况下,建议使用 V.11 的电路。

(墨尔本,1988)

建　　议　V.36

使用 60—108kHz 基群电路进行同步数据传输的调制解调器

(1976 年订于日内瓦;1980 年修改于日内瓦;1984 年
修改于马拉加-托雷莫里诺斯;1988 年修改于墨尔本)

由于考虑到目前现有的以及即将问世的其它调制解调器的特性应能够满足各主管部门和用户的要求,本建议不限制在租用电路上使用任何其它的调制解调器。

可以和这种调制解调器一起使用的唯一的基群参考导频是 104.08kHz。

1 范围

本建议涉及的一类调制解调器应当可用于下列各种用途：

a) 在租用电路上用户之间进行数据传输；

b) 传送公用数据网多路复用集合的比特流；

c) 在模拟设备上扩展一个 64kbit/s 速率的 PCM 信道；

d) 用于电话和(或)公用数据网的公共信道信令系统的传输；

e) 用于卫星地面站扩展每个载波一条话路(SCPC)的电路；

f) 传送电报和数据信号的多路复用集合比特流。

建议用于同时双向同步操作的主要特性如下：

2 数据传信速率

2.1 应用 a)

建议在国际上采用的数据传信速率(等于用户传信速率)为 48kbit/s 的同步速率。对于某些国家的应用或管理部门之间的双边协定，可以使用下述数据传信速率：56，64 和 72kbit/s。

2.2 应用 b)，c)和 d)

对于这些应用，建议采用的数据传信速率为 64kbit/s 的同步速率。

对于要求端对端传输 8kHz 和 64kHz 定时信号以及 64kbit/s 数据的那些同步网，建议在线路上使用 72kbit/s 的数据传信速率。

应当在 64kbit/s 数据流的每个 8 比特字节的第一个比特之前，插入一个额外的比特 E 来获得相应的数据格式。比特 E 根据图 1/V.36 所示的码型传送校准同步信息和公务管理信息。

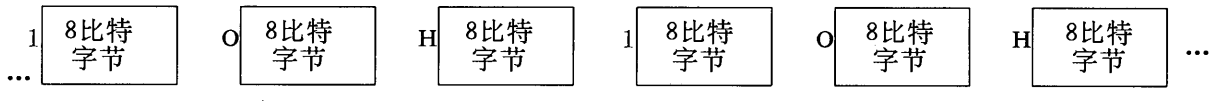


图 1/V.36

公务比特 H 的使用由主管部门之间的双边协定决定；在不用时，比特 H 的值应当为“1”。本建议不规定构成帧的原则。

当不要求传送 8kHz 的定时信号时，线路上的数据传信速率可以是 64kbit/s。

2.3 应用 e)

建议在国际上使用的数据传信速率(等于用户传信速率)为 48kbit/s 的同步速率。对于某些国家的特殊应用或主管部门之间的双方协定，可以使用 56kbit/s 的数据传信速率。

2.4 应用 f)

建议采用的数据传信速率为 64kbit/s 的同步速率。

2.5 上述所有数据传信速率的允许容限为 $\pm 5\times 10^{-5}$bit/s。

注 — 有些已在使用的设备，在其数据传信速率的最大容限为±1bit/s 时，才能顺利地工作。

3 扰码器/解扰器

为了在线路上取得比特序列的独立性，并避免高振幅的频谱分量，应使用附录 I 中所述的逻辑安排，对数据进行扰码和解扰。

4 基带信号

等效基带信号的成形过程是以二进制编码的部分响应脉冲为基础的，这就是人们通常所说的第 4 类响应，其时间和频谱函数分别由以下公式规定：

$$g(t) = \frac{2}{\pi} \cdot \frac{\sin \frac{\pi}{T} t}{\left(\frac{t}{T}\right)^2 - 1}$$

$$G(f) = \begin{cases} 2Tj\sin 2\pi Tf, & |f| \leqslant \frac{1}{2T} \\ 0, & |f| > \frac{1}{2T} \end{cases}$$

式中$\frac{1}{T}$表示数据传信速率。

这种成形过程应以这样一种方式来实现，即对已解调线路信号进行全波整流便能完成译码。

等效基带信号的参考标准认为调制解调器可以这样实现，即在调制解调器的输入和输出端，把二进制信号变换成线路信号以及把线路信号变换成二进制信号，而实际上并不出现基带信号。

5 在 60—108kHz 频带内的线路信号(在调制解调器的线路输出端)

5.1 在 60—108kHz 频带范围内，线路信号应相当于载频为 100kHz±2Hz 的单边带信号。

5.2 扰码器的实际或假设输出端的二进制信号与发送的线路信号状态之间的关系，应符合建议 V.1 调幅的情况，即单音“接通”代表二进制 1，而单音“断开”代表二进制 0。

在实际情况下这意味着，对解调的线路信号进行全波整流，而引起的“有电压”或“无电压”状态，将分别相当于在扰码器输出端的二进制 1 及二进制 0 信号。

5.3 在理论上线路信号频谱的振幅(相当于在扰码器输出端出现的二进制符号“1”)是正弦形的，其零值和最大值的频率列表如下：

数据传信速率(kbit/s)	零值的频率(kHz)	最大值的频率(kHz)
64	68 和 100	84
48	76 和 100	88
56	72 和 100	86
72	64 和 100	82

5.4 在 60—108kHz 的频带范围内，以上面 § 5.3 规定的理论频谱为基准的实际频谱的振幅失真不应超过

±1dB；群时延失真不应超过 8μs。对于以§5.3 中所述的某个最大值为中心而其带宽为所用频带 80%的各个频带，这两个要求都要满足。

5.5　线路数据信号的标称电平应当为－6dBm0。实际电平应当在标称电平±1dB 的范围之内。

5.6　应当给线路信号加上一个导频，该导频的频率与发送端被调制载频相同，而且以上面§5.5 中提到的实际电平为基准，其电平为－9±0.5dB。在发送端，被调制载频和导频之间的相对相位应当不随时间变化。

6　基群参考导频

6.1　应当采取措施以利于插入由调制解调器外部信号源产生的 104.08kHz 的基群参考导频。

6.2　对基群参考导频的保护应符合建议 H.52[1]的规定。

7　话音信道

7.1　业务话音信道是本系统应用 a)和 e)的组成部分，而且可供选用。该信道相当于 12 路单边带调幅系统的信道 1，在 104—108kHz(虚载频在 108kHz)频带之内。它可以根据个别的技术要求，发送最大平均电平为－15dBm0 的连续话音信号或脉冲信号单音。

为了避免由峰值信号引起的过载，应该使用截止电平高于＋3dBm0 的限幅器。

为了避免发生稳定性的问题，此信道只能与四线设备相连接。

操作人员之间的信号联络应遵照建议 Q.1[2]的规定，但应使用电平为－10dBm0 的 2280Hz 非中断单音来代替 500/20Hz 的单音。

当用于其它信令时[应用 e)]，最好选用分别在建议 Q.322[3]，Q.323[4]和 Q.454[5]，Q.455[6]中介绍的 R1 或 R2 带内信令。

发送滤波器应当：对于以－15dBm0 的电平加到发送输入端子上的任何频率，都不会产生超过下列数值的电平：

a)　在相邻基群中为－73dBm0p；

b)　在导频 104.08kHz 附近(±25Hz)为－61dBm0；

c)　在 64 和 101kHz 之间的数据频带内为－55dBm0；

d)　在建议 Q.414[7]中规定的数值，其目的是保护最邻近的低电平信号通路。

如果在信道的接收方向使用同样的滤波器，则话音频带受到充分保护。以 800Hz 处的数值为基准，在音频输入端和基群频带输出端之间或在音频输出端和基群频带输入端之间测得的衰耗/频率特性限制如下：

在 300—3400Hz 频带范围内为－1dB；

在 540 和 2280Hz 之间为＋2dB。

7.2　话音信道对应用 b)，c)，d)和 f)不适用。应用 a)和 e)可以选用话音信道。

注 一　当调制解调器安装在中继站时，话音信道应延伸到用户宅内。

8　邻路干扰

在 36—60kHz 和 108—132kHz 频带中，邻路干扰应符合建议 H.52[1]的规定。

9 线路特性

预计该调制解调器可以在参考文献[8]规定的基群链路上，以 48—64kbit/s 的数据传信速率，令人满意地进行工作。

对于包括三个以上基群段的基群链路，或者在需要 72kbit/s 的数据传信速率的场合，参考文献[8]中给出的特性不能满足需要。

另外，基群链路与参考文献[8]的规定一致，并不一定保证调制解调器工作无误，而基群链路与参考文献[8]的规定不一致，并不意味着调制解调器不能工作。

在附件 A 中提出了一种方法，用以计算基群链路对于使用符合本建议规定的调制解调器进行数据传输的适宜性如何。

在调制解调器中含有自适应均衡器时，在结构与参考文献[9]规定的假设参考电路相似的电路上将能以高至 64kbit/s 的数据传信速率正确地进行操作。

注 1 — 参考文献[9]规定了最多为 8 个直通基群滤波器，但是这数字有待进一步研究，而且可能要修改。

注 2 — 该调制解调器允许在最多为 5 个直通基群滤波器的电路上以 72kbit/s 的速率进行操作。数值有待进一步研究。

10 接口

10.1 §1 中应用 a)，e)和 f)的接口

10.1.1 接口电路表(见表 1/V.36)

表 1/V.36

接口电路 (见注 1)		注
102	信号地线或公共回线	见注 2
102a	DTE 公共回线	见注 3
102b	DCE 公共回线	见注 3
103	发送数据	
104	接收数据	
105	请求发送	
106	准备发送	
107	数据设备作好准备	
109	数据信道接收线路信号检测器	
113	发送机信号码元定时(源于 DTE)	
114	发送机信号码元定时(源于 DCE)	
115	接收机信号码元定时(源于 DCE)	
140	环回/维护测试	见注 2
141	本地环回	见注 2
142	测试指示器	见注 2

注 1 — 当调制解调器安装在中继站时，接口应安装在用户宅内，而对数据传信速率及话音信道的提供都没有限制。达到这个目的办法由各国自己规定。

注 2 — 不提供这些电路的设备可能在运行。

注 3 — 在使用建议 V.10 规定的电特性的地方，需要使用接口电路 102a 和 102b。

10.1.2　电特性

建议把符合建议 V.10 和(或)V.11 规定的电特性与 ISO4902 规定的连接器及插针分配方案一起使用。

i) 关于电路 103,104,113,114 和 115,发生器和接收器都应符合建议 V.11 的规定。

ii) 在电路 105,106,107 和 109 的情况下,发生器应符合建议 V.10 或 V.11 的规定。接收器应符合建议 V.10 第一类接收器或建议 V.11 无端接的规定。

iii) 在所有其它电路的情况下,建议 V.10 适用,接收机的结构按建议 V.10 第二类接收器的规定。

注 — 在过渡期间,可以使用 ISO2593 标准中规定的连接器和接点分配方案,一般称作"V.35 接口"。在这种情况下,可以使用两种电特性,一种是电路 103,104,113,114 和 115 按 V.11 建议的规定,其它电路按 V.10 建议的规定(接收器按第二类配置),另一种是分别按 V.35 建议附录 Ⅱ 和 V.28 建议的规定。

10.2　§1 中应用 b),c)和 d)的接口

对于应用 b),c)和 d),接口可以遵照参考文献[10]给出的有关 64kbit/s 接口的功能要求。在这些情况下,电特性可以遵照参考文献[11]的规定。

如果没有使用 8kHz 定时信号的端对端传输,则调制解调器将不会通过接口提供和利用 8kHz 的定时信号。

另外,符合 §10.1 规定的接口也可使用于这些应用场合。

11　电路 109 的门限和响应时间

11.1　门限

在数据线路信号电平大于－13dBm0 时,电路 109 处于"接通"状态。在数据线路信号电平小于－18dBm0 时,电路 109 处于"断开"状态。

注 — 导频的相应电平分别为－22dBm0 和－27dBm0。

电平介于上述电平之间的电路 109 的状态未予以规定,但是信号检测器应显示出滞后作用,使得从"断开"状态跃变至"接通"状态时的电平,比从"接通"状态跃变至"断开"状态时的电平至少大 2dB。为了测量检测器的门限,应当使用被调制的数据信号,其导频的电平已在 §5.6 中规定。

11.2　响应时间

从"断开"至"接通":15—150ms,

从"接通"至"断开":5—15ms。

电路 109 的响应时间是指线路信号在调制解调器的接收输入端上出现或消失和电路 109 上出现相应的"接通"或"断开"状态之间的时间间隔。

线路信号电平应介于比接收时线路信号检测器的实际门限高 3dB 的数值和接收时信号的最大允许电平之间的范围之内。

12　差错性能

12.1　对于一条长度为 2500km,特性符合建议 H.14[8]规定而且具有不超过两个直通基群连接设备的假

设参考电路，用差错率表示的性能指标应该是每发送 10^7 比特至多只能有一个差错比特。这是根据假设的高斯噪声功率 4pW/km/4kHz 频带(经噪声加权)取得的(这数字相当于 4pW0p/km)。

13 给设计人员提供的附加资料

13.1 输入电平变化

在正常情况下，输入电平的阶跃变化小于±0.1dB。逐渐的输入电平变化小于±6dB，这包括发送机输出电平的容限。

13.2 来自相邻基群频带的干扰

在 36—60kHz 和 108—132kHz 频带范围内电平为+10dBm0 的正弦信号可能和数据线路信号一起出现在接收机的输入端。

附 件 A

(附于建议 V.36)

线 路 特 性

为了调制解调器能正常工作，基群链路的线路特性应遵照：

$$\varepsilon = \sqrt{\frac{c^2}{a^2+b^2} - \frac{1}{2}} < 0.08$$

式中

$$a = \frac{2}{T}\int_{f_t-\frac{1}{2T}}^{f_t} |G(f)|^2 \cdot |H(f)| \cos[\theta(f) + 2\pi f\tilde{\tau}]df,$$

$$b = \frac{2}{T}\int_{f_t-\frac{1}{2T}}^{f_t} |G(f)|^2 \cdot |H(f)| \sin[\theta(f) + 2\pi f\tilde{\tau}]df,$$

$$c^2 = \frac{2}{T}\int_{f_t-\frac{1}{2T}}^{f_t} |G(f)|^2 \cdot |H(f)|^2 df,$$

$|H(f)|$为链路的衰减特性，

$\theta(f)$为链路的相位特性，

$G(f)$为发送线路信号$=2jT\sin\{2\pi(f_t-f)T\}$的频谱函数，

$\tilde{\tau}$表示恒定的时间延迟，其选择应使 ε 成为最小值，

f_t 为 100kHz。

附 录 I

（附于建议 V.36）

扰 码 程 序

I.1 定义

I.1.1 施加的数据比特

在某时刻已施加于扰码器但尚未影响发送的数据比特。

I.1.2 下一个发送比特

对施加的数据比特进行扰码而将要发送的比特。

I.1.3 较早发送的一些比特

比下一个发送比特更早发送的那些比特。这些比特按相反的时间次序编号，即第一个较早发送的比特是位于下一个发送比特之前的那个比特。

I.1.4 不利状态

在较早发送的比特中，出现某些重复码型中的任何一个码型。

I.2 扰码程序

下一个发送比特的二进制数值应是这样的数值，即当它与第 20 个和第 3 个较早发送的比特以及施加的数据比特一起考虑时能产生奇数校验，但出现不利状态时例外。在出现不利状态时，下一个发送比特的二进制数值应产生偶数校验，而不是奇数校验。

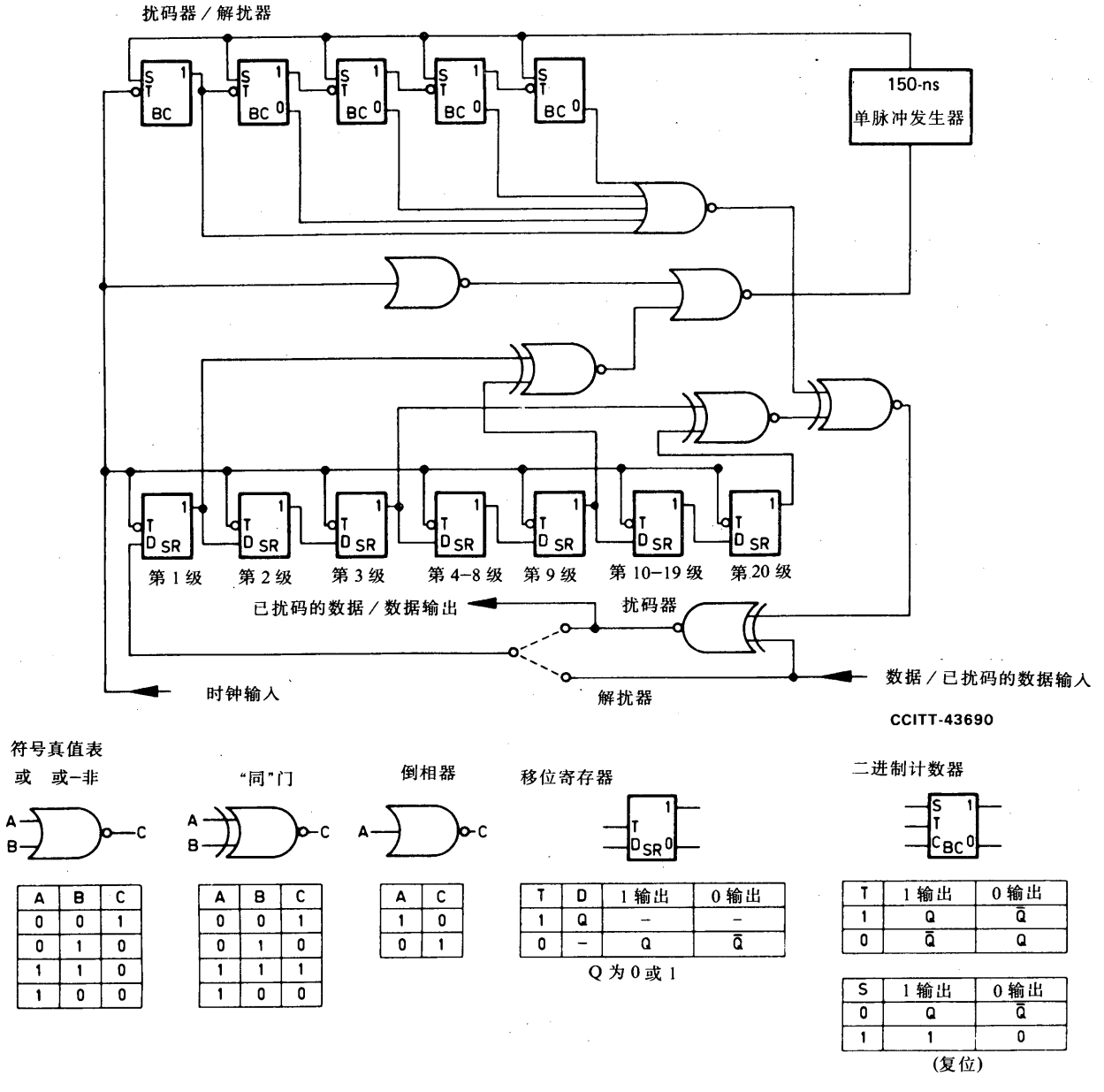
当 p 代表从 1 到 q（包括 q 在内）的全部整数时，只有在第 p 个和第（p+8）个较早发送的一些比特的二进制数值彼此相同时，才会出现不利状态。q 应该是这样的数值，即当 p=（q+1）时，第 p 个和第（p+8）个较早发送的比特具有相反的二进制数值，而 q=（31+32r），r 为 0 或任何一个正的整数。

在开始时，即在尚未发送较早的比特时，可以使用一个任意的 20 比特的码型来代表那些较早发送的比特。此时，也可以假设，当 p 代表高至任一任意数值的全部整数时，第 p 个和第（p+8）个较早发送的比特已具有相同的二进制数值。在开始时，对解扰程序也可以作类似的假设。

注 1 — 由此可以看出，在至少正确地接收到 20 个比特之后，而且在这些比特中被另外 7 个比特分隔的任何一对比特的二进制数值均不相同，才能正确地对接收到的数据进行解扰。

注 2 — 由于在测试开始时 20 级移位寄存器可能处于的状态很多，所以不可能设计出一种令人满意的测试码型来检验不利状态检测器(ASD)的操作。对于有可能对扰码器和解扰器进行旁路并使扰码器连接成解扰器的那些调制解调器，可以使用下述方法。发送 1：1 测试码型，并使扰码器的 ASD 旁路。如果解扰器的 ASD 正确地工作，则解扰的测试码型每 32 个比特将有一个码元的差错，即对于以 48kbit/s 速率工作的调制解调器，每分钟有 9 万个差错，这表明解扰器在正确地工作。扰码器 ASD 的操作可以通过将扰码器连接成解扰器而且解扰器被旁路的类似方式进行检验。

I. 3　图 I-1/V. 36 只是个示意图。如果使用另一种技术，其逻辑安排就可能要采取另一种形式。



注 — 时钟的负跃变(即 1—0 的跃变)与数据的跃变相一致。这是自同步。

图 I-1/V. 36

扰码器和解扰器电路实例

参 考 文 献

[1] CCITT Recommendation *Transmission of wide-spectrum signals (data, facsimile, etc.) on wideband group links*, Vol. III, Rec. H.52.

[2] CCITT Recommendation *Signal receivers for manual working*, Vol. VI, Rec. Q.1.

[3] CCITT Recommendation *Multifrequency signal sender*, Vol. VI, Rec. Q.322.

[4] CCITT Recommendation *Multifrequency signal receiving equipment*, Vol. VI, Rec. Q.323.

[5] CCITT Recommendation *The sending part of the multifrequency signalling equipment*, Vol. VI, Rec. Q.454.

[6] CCITT Recommendation *The receiving part of the multifrequency signalling equipment*, Vol. VI, Rec. Q.455.

[7] CCITT Recommendation *Signal sender*, Vol. VI, Rec. Q.414.

[8] CCITT Recommendation *Characteristics of group links for the transmission of wide-spectrum signals*, Vol. III, Rec. H.14, § 2.

[9] *Ibid.*, § 3.

[10] CCITT Recommendation *Physical/electrical characteristics of hierarchical digital interfaces*, Vol. III, Rec. G.703, § 1.

[11] *Ibid.*, § 1.2.

建 议 V.37

使用 60—108kHz 基群电路以高于 72kbit/s 的数据传信速率进行同步数据传输

(1980 年订于日内瓦;1984 年修改于马拉加-托雷莫里诺斯;
1988 年修改于墨尔本)

1 引言

由于考虑到现有的和即将问世的其它调制解调器的特性能够满足各主管部门和用户的要求,本建议不限制在租用电路上使用任何其它调制解调器。

可以和这种调制解调器一起使用的唯一的基群参考导频为 104.08kHz。

本调制解调器打算在不必遵照参考文献[1]规定的基群频带电路上使用。

主要特性如下:

a) 在四线(60—108kHz)基群频带电路上,以双工、固定载频方式传送任何类型的高速同步数据;

b) 基本的数据传信速率可达 144kbit/s;

c) 包含一个自适应均衡器;

d) 使用第 4 类部分响应脉幅单边带信号和调制;

e) 按选用方式可包含一个兼有现有各种数据传信速率的无开销的多路复用器;

f) 话音信道供选用。

2 数据传信速率

2.1 建议使用的同步数据传信速率为 96,112,128 和 144kbit/s。在取得主管部门同意的某些应用场合,数

据传信速率最高可达 168kbit/s(见 § 7 的注解)。

2.2　所有数据传信速率的允许误差为$\pm 5\times 10^{-5}$。

3　扰码器/解扰器

为了在线路上取得比特序列的独立性和避免高振幅的频谱分量,以及为了允许自动均衡器保持收敛,应使用附录 I 中所述的逻辑安排对数据进行扰码和解扰。

4　编码方法

由扰码器发出的待传送的二进制比特流 A,被分成由两个比特 A_1 和 A_2 组成的连续的比特组(双比特),A_1 为扰码器在时间上首先发送的比特。

如表 1/V.37 所示,每个双比特(A)都分配有一个幅度电平 B。

表 1/V.37

A_1	A_2	等效的幅度电平 B
0	0	0
0	1	+1
1	1	+2
1	0	+3

预编码器电路把信号流 B 变换为另一个四进制信号流 C,C 符合下列关系:

$$C_i = B_i \oplus C_{i-2}$$

式中的$\oplus$代表模 4 和,

而下标 i 代表 B 或 C 的第 i 个码元。

所产生的四进制信号流 C 可加以处理,以形成基带信号。

5　基带信号的成形

等效基带信号成形过程是以二进制编码的部分响应脉冲为基础的,这就是人们通常所说的第 4 类部分响应,其时间和频谱函数分别由以下公式规定:

$$g(t) = \frac{2}{\pi}\cdot\frac{\sin\frac{\pi}{T}t}{\left(\frac{t}{T}\right)^2 - 1},$$

$$G(f) = \begin{cases} 2Tj \quad \sin 2\pi Tf, & |f| \leqslant \frac{1}{2T} \\ 0 \quad , & |f| > \frac{1}{2T} \end{cases}$$

式中的$\frac{1}{T}$表示调制速率。

等效基带信号的参考标准认为,调制解调器可以这样实现,即在调制解调器的输入和输出端,把二进制信号变换成线路信号以及把线路信号变换成二进制信号,而不出现实际的基带信号。

由上述过程形成的基带信号将有 7 个电平(见表 2/V.37)。

基带信号的成形在发送机中完成。

表 2/V.37

电　　平	比　特　值	
	A_1	A_2
+3	1	0
+2	1	1
+1	0	1
0	0	0
−1	1	0
−2	1	1
−3	0	1

6　在 60—108kHz 频带内的线路信号(在调制解调器的线路输出端)

6.1　在 60—108kHz 频带内,线路信号应相当于一个单边带信号,其载频导频和定时导频按表 3/V.37 的规定。

6.2　与出现在编码器输出端的四进制符号(+1)相应的理论线路信号频谱的振幅是正弦形的。此理论线路频谱的零值和最大值如表 3/V.37 所示。

表 3/V.37

数据速率 (kbit/s)	零值的频率 (kHz)	最大值的频率 (kHz)	载频导频	定时导频
144	64 和 100	82	100kHz	64kHz
128	68 和 100	84	100kHz	68kHz
112	72 和 100	86	100kHz	72kHz
96	76 和 100	88	100kHz	76kHz
168(选用)	62 和 104	83	104kHz	62kHz

6.3　在 60—108kHz 的频带内,以上面 § 6.2 规定的理论频谱为基准的实际频谱的幅度失真将不超过±1dB,群时延失真将不超过 15μs。对于以 § 6.2 提到的最大值中之一为中心而其带宽为所用频带 80%的各个频带,这两个要求均需满足。

6.4　线路信号的标称电平应为−6dBm0。实际电平应当在标称电平±1dB 的范围之内。

6.5　应当对线路信号加上一个载频导频。该导频的频率与发送端被调制的载频相同,而且相对于上面 § 6.4 中提到的实际电平为−9±0.5dB。在发送端,被调制的载频和载频导频之间的相对相位应当不随时间变化。

注 — 如果选用的数据传信速率为 168kbit/s,则导频应当为 104kHz±2Hz。

6.6　应当对线路信号加上一个定时导频。该导频与载频的频差等于发送端调制速率的 1/2,而且相对于上面 § 6.4 中提到的实际电平为−12±0.5dB。

定时导频和载频导频之间的关系在发送端应不随时间变化。

7　基群参考导频

7.1　应当采取措施,以利于插入由外部信号源产生的 104.08kHz 的基群参考导频。

7.2　对基群参考导频的保护应符合建议 H.52[2]的规定。

注 — 在以 168kbit/s 的速率工作时，必须从信道中除去基群参考导频。

8　选用的话音信道

业务话音信道是本系统应用的一个组成部分，而且可供选用。此信道相当于 12 路单边带调幅系统的信道 1，在 104—108kHz(虚载频为 108kHz)频带之内。它可以根据个别的技术要求，发送最大平均电平为－15dBm0 的连续话音信号或脉冲信号单音。

为了避免由峰值信号引起的过载，应该使用截止电平高于＋3dBm0 的限幅器。

为了避免发生稳定性的问题，此信道只能与四线设备相连接。

发送滤波器应当是这样的情况，即以－15dBm0 电平加到发送输入端子上的任何频率都不会产生超过下列数值的电平：

a)　在相邻基群中为－73dBm0p；

b)　在 104.08kHz 的导频附近(±25Hz)为－61dBm0；

c)　在 64 和 101kHz 之间的数据频带内为－55dBm0。当使用 168kbit/s 的数据传信速率时，这个要求在 62 和 104kHz 之间适用。

如果在信道的接收方向使用同样的滤波器，则话音频带就受到充分保护。以 800Hz 处的数值为基准，在音频输入端和基群频带输出端之间或在基群频带输入端和音频输出端之间测得的衰耗/频率特性限制如下：

在 300—3400Hz 频带范围内为－1dB；

在 540 和 2280Hz 之间为＋2dB。

注 — 当调制解调器安装在中继站时，此话音信道应延伸到用户宅内。

9　邻路干扰

在 30—60kHz 和 108—132kHz 的频带内，相邻信道的干扰应符合建议 H.52[2]的规定。

10　线路特性

该调制解调器将允许在结构与参考文献[3]假设参考电路相似的电路上以高至 128kbit/s 的数据传信速率正确地进行操作。

注 1 — 参考文献[3]规定了最多为 8 个直通基群滤波器，但是这数字有待进一步研究，而且可能要修改。

注 2 — 该调制解调器将允许在最多为 5 个直通滤波器的电路上以 144kbit/s 的速率进行操作。

注 3 — 以 168kbit/s 速率进行操作的线路特性未予规定。

11　同步信号

同步信号的传送由调制解调器起始。当接收的调制解调器检测到需要重新同步的状态时，它应使电路 106 转变为“断开”状态，并产生同步信号。

所有数据传信速率用的同步信号被分成三部分，如表 4/V.37 所示。

表 4/V.37

	第1部分	第2部分	第3部分	第1,2,3部分的总和	
线路信号类型	只有载频和定时导频	载频和定时导频及交替出现的电平(±2)	载频和定时导频及已扰码的二进制全1	数据传信速率(kbit/s)	近似时间(s)
符号间隔数	10240	4096	262144	96	5.76
				112	4.93
				128	4.32
				144	3.84
				168	3.29

11.1　第1部分发送载频导频、定时导频以及相当于在编码器输入端施加的双比特(0,0)的数据信号。

11.2　第2部分包含载频导频、定时导频以及相当于在编码器输入端施加的双比特(1,1)的交替出现的信号电平(+2)和(−2)。

11.3　第3部分包含载频导频、定时导频和已扰码的二进制全1。

在这部分开始时：

— 扰码器的移位寄存器必须置全“0”(见附录I)；

— 不利状态检测器的计数器必须置全“1”(见附录I)；

— 预编码器必须置全“0”。

在第3部分开始时，进行处理的等效基带信号含有连续15个0电平，后跟电平(+1),(0),(−1),(+1),(0),(−1),(+1),(0),(−1),(+1),(+1),(−1)……

11.4　在第3部分结束时，电路106转变为“接通”状态，而用户的数据可在扰码器的输入端出现。

12　选用的多路复用

选用的多路复用设备应能独立地用来把已有的48，56，64或72kbit/s的标称基群频带数据速率，组合为如表3/V.37所示的集合比特流进行传输。这些多路复用器应当是同步的、无开销的、比特交织的多路复用器。在使用调制解调器内部处理的信号时，它应该不需要成帧，允许每个子信道的速率是合成的比特速率的一半。

具有两个端口的多路复用器使用端口A和B送来的比特，它们分别为§4中规定的双比特的比特A_1和A_2。

12.1　发送缓冲器

在每个多路复用端口的发送端，都应有一个容量适当的数据缓冲器。这样，相位变化和频率偏差在某

些极限范围内都被吸收。当电路 105 从“断开”状态转变为“接通”状态时，便启动该缓冲器，如果缓冲器发生溢出情况，可以使缓冲器复位重新正常工作。

注 — 此缓冲器可以根据 DCE 的重新同步信号重新起始。

12.2 发送端口的定时安排

表 5/V.37 所示为所有可能的端口组合和主要的 DCE 发送定时时钟的安排。

表 5/V.37

端口发送机信号码元定时源（用于电路 103 中的定时）	DCE 内部发送机码元定时源（内部发送时钟）	端口发送缓冲器
114（源于 DCE）	内部的（独立定时）	不需要
	外部的 a)（所选通路的电路 113）	不需要
	接收机定时（环回定时）	不需要
113a)（源于 DTE）	内部的（独立定时）	需要
	外部的 a)（所选端口的电路 113）	除了给 DCE 提供电路 113 的端口之外，所有端口都需要
	接收机定时（环回定时）	需要

a) 在这些使用场合，定时源也可以是另一个 DCE。

13 数字接口要求

13.1 接口电路表（见表 6/V.37）

本接口电路表对主信道或子信道接口均有效。

13.2 电特性

建议将符合建议 V.10 和（或）V.11 规定的电特性与 ISO4902 规定的连接器及插针分配方案一起使用。

i) 关于电路 103，104，113，114 和 115，发生器和接收器应当符合建议 V.11 的规定。

ii) 在电路 105，106，107 和 109 的情况下，发生器应符合建议 V.10 或建议 V.11 的规定。接收器应符合建议 V.10 的第一类接收器或 V.11 无端接的规定。

iii) 在所有其它电路的情况下，建议 V.10 适用，接收器的结构按建议 V.10 第二类接收器的规定。

表 6/V.37

接 口 电 路（见注 1）	说 明
102 信号地线或公共回线 102aDTE 公共回线 102bDCE 公共回线	见注 2 见注 3 见注 3
103 发送数据 104 接收数据	
105 请求发送 106 准备发送 107 数据设备作好准备 109 数据信道接收线路信号检测器	见注 4 见注 4 和注 5
113 发送机信号码元定时（源于 DTE） 114 发送机信号码元定时（源于 DCE） 115 接收机信号码元定时（源于 DCE） 128 接收机信号码元定时（源于 DTE）	见注 4
140 环回/维护测试 141 本地环回 142 测试指示器	 见注 4 见注 6

注 1 — 当调制解调器安装在中继站时，这接口应当装在用户住宅内，而对数据传信速率和话音信道的提供都没有限制。达到这目的的方法由各国自己规定。

注 2 — 这条导线供选用。

注 3 — 在使用建议 V.10 规定的电特性的地方需要使用接口电路 102a 和 102b。

注 4 — 在子信道中不需使用此电路。

注 5 — 在主调制解调器同步过程中，在所有的端口接口处都发出电路 106“断开”状态的信号。

注 6 — 在多路复用器的全部端口上都有电路 114，但是对于个别端口的测试，电路 142 可按端口分别启动。对于整个调制解调器的测试，所有 142 电路都要同时启动。

注 — 在过渡期间，可以使用 ISO 2593 标准中规定的连接器和接点分配方案，一般称作“V.35 接口”。在这种情况下，可以使用两种电特性，一种是电路 103，104，113，114 和 115 按 V.11 建议的规定，其它电路按 V.10 建议的规定（接收器按第二器配置），另一种是分别按 V.35 建议附录 Ⅱ 和 V.28 建议的规定。

14 可选用的 PCM 接口

建议使用的数据传信速率为 64kbit/s 的同步速率。

对于要求端对端传输 8kHz 和 64kHz 定时以及 64kbit/s 的数据的那些同步网，建议使用 72kbit/s 的内部数据传信速率。

应当在 64kbit/s 数据流的每个 8 比特字节的第一个比特之前插入一个额外的比特 E 来获得相应的数据格式。

比特 E 根据图 1/V.37 所示的码型传送校准同步信息和公务管理信息。

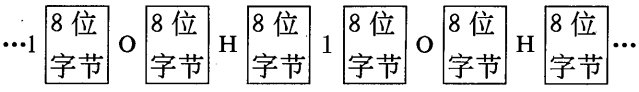


图 1/V.37

公务管理比特 H 的使用由主管理部门之间的双边协定决定。在不用时，比特 H 的值应当为“1”。构成帧的原则在本建议中未加规定。

当不需要传送 8kHz 的定时信号时，可以使用 64kbit/s 的数据传信速率。

接口应符合建议 G.703〔4〕中给出的 64kbit/s 接口的功能要求。电特性应遵照参考文献〔5〕的规定。

如果不使用 8kHz 定时信号进行端对端传输，则调制解调器将不会通过接口提供和利用 8kHz 的定时信号。

15 电路 109 的门限和响应时间

15.1 门限

当数据线路信号电平大于—13dBm0 时，电路 109 便处于“接通”状态。当数据线路信号电平小于—18dBm0 时，电路 109 便处于“断开”状态。

注 — 载频导频的相应电平分别为：—22dBm0 和—27dBm0。

电平介于上述电平值之间的电路 109 的状态未加规定，但是信号检测器应显示出滞后作用，使得从“断开”状态跃变到“接通”状态时的电平比从“接通”状态跃变到“断开”状态时的电平至少大 2dB。为了测量检测器的门限，应当使用载频和定时导频的电平按上面 § 6.5 和 § 6.6 两节规定的被调制数据信号。

15.2 响应时间

“接通”至“断开”：15—50ms。

“断开”至“接通”：

1）对于起始均衡，在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态。

2）对于数据传送期间的再次均衡，电路 109 将保持“接通”状态。在此期间，可以把电路 104 箝位于二进制 1 状态。

3）在线路信号中断之后（中断时间大于从“接通”至“断开”的响应时间）：

a）当不需要进行新的均衡时，具体的数值正在研究之中；

b）当需要进行新的均衡时，在电路 104 上出现用户数据之前，电路 109 必须处于“接通”状态。

电路 109 的响应时间是指在调制解调器的接收输入端出现和消失线路信号和在电路 109 上出现相应的“接通”或“断开”状态之间的时间间隔。

线路信号电平应当介于比接收时线路信号检测器的实际门限高 3dB 的数值和接收时信号的最大允许电平之间的范围之内。

16 电路 106 的响应时间

“接通”至“断开”的响应时间小于或等于 2ms；

“断开”至“接通”的响应时间小于或等于 2ms。

17 均衡器

接收机内应提供自适应均衡器。

接收机应具有检测均衡丢失，并在其相关的本地发送机内起始同步信号序列的手段。

接收机应具有检测远端发送机送来的同步信号序列，并在其相关的本地发送机内发送同步信号序列的手段。可以在接收远端送来的同步信号序列期间的任何时候，始发同步信号序列。

两个调制解调器中的任何一个，都可以起始这同步信号序列，同步信号是在接收机检测到均衡丢失时起始的。在起始同步信号之后，调制解调器等待远端发送机发回同步信号。

如果调制解调器在预期的最大双向传播延迟加上两倍同步信号检测时间的时间间隔内，没有收到远地发送机送来的同步信号，它便发送另一个同步信号。

如果调制解调器未能根据接收的信号序列同步，它便发送另一个同步信号。

如果某个调制解调器在还未起始同步信号时就收到了同步信号，而且接收机正确地取得了同步，则调制解调器就只发回一个同步序列。

18 给设计人员提供的附加资料

18.1 输入电平变化

在正常情况下，输入电平的阶跃变化小于±0.1dB。逐渐的输入电平变化小于±6dB，这包括发送机输出电平的容限。

18.2 来自相邻基群频带的干扰

在36—60kHz和108—132kHz的频带范围内，电平为+10dBm0的正弦信号可能与数据线路信号一起出现在接收机的输入端。

附 录 I

（附于建议V.37）

扰 码 程 序

I.1 定义

I.1.1 施加的数据比特

在某时刻已施加于扰码器但尚未影响发送的数据比特。

I.1.2 下一个发送比特

对施加的数据比特进行扰码而将要发送的比特。

I.1.3 较早发送的一些比特

比下一个发送比特更早发送的那些比特。这些比特按相反的时间次序编号，即第一个较早发送的比特

是位于下一个发送比特之前的那个比特。

I.1.4　不利状态

在较早发送的比特中，出现某些重复码型中的任何一个码型。

I.2　扰码程序

下一个发送比特的二进制数值应是这样的数值，即当它第20个和第3个较早发送的比特以及施加的数据比特一起考虑时，能产生出奇数校验，但出现不利状态时例外。在出现不利状态时，下一个发送比特的二进制数值应产生偶数校验，而不是奇数校验。

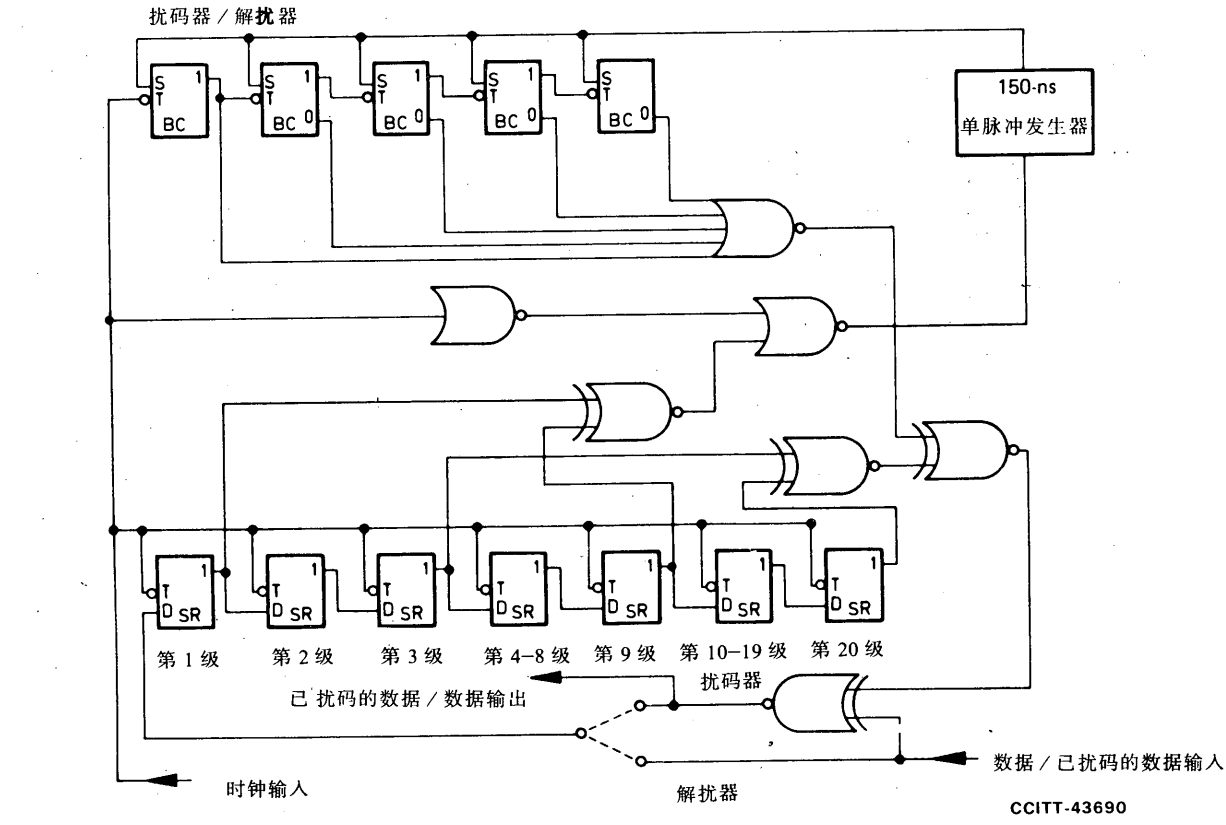
当p代表从1到q（包括q在内）的全部整数时，只在第p个和第（p+8）个较早发送的比特的二进制数值彼此相同时，才会出现不利状态。q应该是这样的数值，即当p=（q+1）时，第p个和第（p+8）个较早发送的比特具有相反的二进制数值，而q=（31+32r），r为0或任何一个正的整数。

在开始时，即在尚未发送较早的比特时，可以使用一个任意的20比特的码型来代表那些较早发送的比特。此时，也可以假设，当p代表高至任一任意数值的全部整数时，第p个和第（p+8）个较早发送的比特，已具有相同的二进制数值。在开始时，对扰码程序也可以作类似的假设。

注1 — 由此可以看出，在至少正确地接收到20个比特之后，而且在这些比特中被另外7个比特分隔的任何一对比特的二进制数值均不相同，才能正确地对接收到的数据进行解扰。

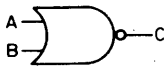
注2 — 由于在测试开始时，20级移位寄存器可能的状态很多，所以不能设计出一种令人满意的测试码型，校验不利状态检测器（ASD）的操作。对于有可能使扰码器和解扰器进行旁路，并使扰码器连接成解扰器的那些调制调解器，可以使用下述方法：发送1：1的测试码型，并使扰码器的ASD旁路。如果解扰器的ASD在正确地工作，则解扰的测试码型每32个比特将有一个码元的差错，即对于以96kbit/s速率工作的调制解调器，每分钟有18万个差错。扰码器ASD的操作可以通过将扰码器连接成解扰器而且解扰器被旁路的相似方式进行检验。

I.3　图I－1/V.37只是一个示意图。如果采用另一种技术，其逻辑安排可能要采取另外一种形式。



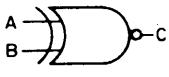
符号真值表

或　或–非



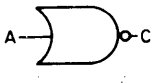
A	B	C
0	0	1
0	1	0
1	1	0
1	0	0

E > "同" 门



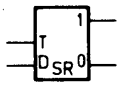
A	B	C
0	0	1
0	1	0
1	1	1
1	0	0

倒相器



A	C
1	0
0	1

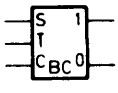
移位寄存器



T	D	1 输出	0 输出
1	Q	–	–
0	–	Q	$\bar{Q}$

Q 为 0 或 1(复位)

二进制计数器



T	1 输出	0 输出
1	Q	$\bar{Q}$
0	$\bar{Q}$	Q

S	1 输出	0 输出
0	Q	$\bar{Q}$
1	1	0

(复位)

注 — 时钟的负跃变（即 1—0 跃变）与数据的跃变相一致。这是自同步。

图 I —1/V. 37

扰码器和解扰器电路实例

参 考 文 献

[1] CCITT Recommendation *Characteristics of group links for the transmission of wide-spectrum signals*, Vol. III, Fascicle III.4, Rec. H.14, § 2.

[2] CCITT Recommendation *Transmission of wide-spectrum signals (data, facsimile, etc.) on wideband group links*, Vol. III, Fascicle III.4, Rec. H.52.

[3] CCITT Recommendation *Characteristics of group links for the transmission of wide-spectrum signals*, Vol. III, Fascicle III.4, Rec. H.14, § 3.

[4] CCITT Recommendation *Physical/electrical characteristics of hierarchical digital interfaces*, Vol. III, Fascicle III.3, Rec. G.703, § 1.

[5] *Ibid.*, § 1.2.

第 四 章

差 错 控 制

建　议　V.40

机电设备的差错指示

（马德普拉塔，1968）

如果使用一种电码，对每个字符信号另加一个单元进行奇偶校验，则使用机电设备不仅有可能检测传输信道中的差错，而且还有可能检测部分机械译码或传输设备中的差错。

因此，当在一个字符信号中检出一个差错时，有可能在发现差错的那个位置上安排一个差错指示。

这个指示可以采用在穿孔纸带设备的纸带上额外再穿一孔的形式来表示，或者用直接打印设备印出特殊的印刷符号来表示。

然而，这样的设备价格昂贵，或者只部分有效（例如，国际5号电码的许多字符信号与任何印刷符号均不对应，所以对于这些字符，正常的符号不能用“差错”符号来代替）。

为此，CCITT一致建议，

如果在某一个字符信号中检出的差错要求在本地指示出来，则最好的办法是使用告警或差错计数装置。

建　议　V.41

代码独立的差错控制系统

（1968年订于马德普拉塔；1972年修改于日内瓦）

1　概述

本建议主要打算用于差错控制设备，该差错控制设备是作为可以与数据终端设备或数据电路终接设备一起提供的中间设备实现的。适当的接口如图1/V.41和图2/V.41所示。此系统基本上不打算和多通路计算系统一起使用。本建议并不排除使用任何其它更适于特殊要求的差错控制系统。

所用的调制解调器必须提供同时的正向和反向信道。此系统在正向信道上使用同步传输，而在反向信道上使用异步传输。当在公用交换电话网上使用数据传信速率为1200或600bit/s的建议V.23调制解调器时，应用建议V.5，差错控制设备按通信设备分类。同步接收机的容限应至少为±45%。

此系统使用码组的信息长度为240，480，960或3840① 比特的固定码组传输，所以最适于传输中等长度

① 此码组长度适合于对地固定的轨道卫星所提供的电路。

或长的数据电文，但是加进了快速起始程序，以改进较短的数据电文的传输效率。

通过由接收机提出要求自动重发一个码组(ARQ)的方法取得差错控制。如果在接收端提供存储器，则在此系统输出(纯抄件)之前，可以把检测到的差错除去。在发送端必须提供至少能存储两个数据码组的存储器。

正向比特流被分成码组，每个码组按顺序由 4 个业务比特、信息比特和 16 个检错比特组成。检错比特在循环编码器中产生。这样，每个发往线路的码组含有 260，500，980 或 3860① 个比特。

本系统将检测：

a)一个码组内的全部奇数差错；

b)长度不超过 16 个比特的任何突发差错以及大部分其它差错模式。

假定差错的分布如参考文献〔1〕所记录的那样，则对于含有 260 个比特的码组，被计算机模拟所指出的误码率改善因数为 50000 的数量级。

所用的这个固定码组系统，将该系统的使用只限于环路传播时间不大于表 1/V. 41 所给数字的那些线路。整个调制解调器的迟延时间考虑为 40ms，检测“要求重发信号”的时间为 50ms。

表 1/V. 41

允许的最大线路环路传播时间(ms)

码组大小 bits \ 数据传信速率 (bit/s)	200	600	1200	2400	3600	4800
260	1210	343	127	18	—	—
500	2410	743	327	118	49	14
980	4810	1543	727	318	182	114
3860	19210	6343	3127	1518	982	714

2 编码和校验程序

业务比特加上信息比特，相当于信息多项式的系数，该多项式的项为 x^{n-1}(n＝一个码组或序列中的比特总数)到 x^{16}。此多项式被生成多项式 $x^{16}+x^{12}+x^5+1$ 除(模 2)，校验比特相当于这次除完后所得的剩余多项式内 X^{15} 至 X^0 项的系数。由业务比特、信息比特，随后再加上校验比特所组成的整个码组，相当于用此生成多项式以模 2 的方式进行整除的一个多项式的系数。

在发送端，业务比特和信息比特受到一次相当于用生成多项式相除的编码处理。所得的余数以最高位的比特开始，立即跟在信息比特的后面发往线路。

在接收端，输入码组受到一次相当于被生成多项式除的译码处理，当无差错时余数为零，如果除法结果所产生的余数不是零，则说明存在差错。

上述处理可以方便地用一个带有合适的反馈门(见图 Ⅰ-1/V. 41 和 Ⅰ-2/V. 41)的 16 级循环移位寄存器来实现。此移位寄存器在开始处理每个码组之前被置于全零的位置；在接收端，在处理一个码组之后，如果移位寄存器处于全零状态，则表明接收无差错。

在使用自同步扰码器(这种扰码器在发送端有效地用扰码器多项式来除信息多项式，而在接收端则用扰码器多项式来乘接收的多项式)的地方，为了保证检错系统具有令人满意的性能，扰码器多项式和建议 V. 41 的生成多项式一定不能有公因子。在不可能保持这种状态的地方，扰码处理必须先于检错编码处理，而解扰处理必须在检错译码处理之后。在使用附加的(即非自同步的)扰码器的地方，这种预防措施无需遵守。

① 此码组长度适合于对地固定的轨道卫星所提供的电路。

3 业务比特

3.1 码组序列的指示符号

发至线路的每个码组开始的 4 个业务比特，表示电文信息之外的码组序列和传输控制信息。这些控制功能之一是使信息码组的次序在重发期间能够受到检验，以保证其不被丢失、增加或次序颠倒。三个码组序列指示符号 A，B，C 按此次序加以循环使用。

一旦一个序列指示符号与一个信息码组连接上，它就一直与那个码组连在一起，直至该码组被正确地接收下来为止。对序列指示符号的检查是检验程序的一个附加部分。

3.2 业务比特的分配

4 个业务比特可能产生的 16 个组合的分配情况，列于表 2/V.41 和表 3/V.41 之中。表 2/V.41 所列组合是主要的，因而也是必须遵循的，而表 3 中的组合是供选用的。

表 2/V.41

主 要 的 组 合

组	组 合	功 能
a	0011	码组 A 序列指示符
b	1001	码组 B 序列指示符
c	1100	码组 C 序列指示符
d	0101	同步序列字头

注 — 左边的数字首先出现。

表 3/V.41

选 用 的 组 合

组	组 合	功 能
e	0110	保持码组
f	1000	传输结束(此码组不包含数据)
g	0001	电文开始 1(五单位码)
h	1010	电文开始 2(六单位码)
j	1011	电文开始 3(七单位码)
k	0010	电文开始 4(八单位码)
l	0100	电文结束(此码组不包含数据)
m	0111	数据链转义(通用控制码组)
n	1101	根据双方协定分配
p	1110	根据双方协定分配
q	1111	根据双方协定分配
r	0000	根据双方协定分配

3.3 控制功能

同步是在业务比特中提供的唯一必不可少的控制功能。

可选用的数据链转义(通用控制符号)码组,含有在某个方面获得用户同意的特殊数据。

附加的可选用功能是电文开始 1(或用于五单位码)、电文开始 2(或用于六单位码)、电文开始 3(或用于七单位码)、电文开始 4(或用于八单位码)、电文结束和传输结束。

4 个已有的附加业务比特组合可根据双方协定进行分配。

非数据码组的电文信息部分(保持、传输结束和电文结束)没有任何意义,但在接收端仍要对这样的码组进行检验。

在未选用 g→k 附加组合时,在"准备发送"电路的"断开"状态跃变成"接通"状态之后的第一个数据码组前面,自动地加上 a 组的码组 A 序列指示符,然后按顺序跟上数据码组 BCABC 等等,但在插入一个(或多个)其它类型的码组时例外。

当选用 g→k 附加组合时,在第一个数据码组的前面要加上电文开始指示符 1,2,3,4(g→k 组)其中的一个,要加哪一个电文开始指示符,取决于在传输期间将要使用的每个字符所含的比特数。然后再跟上数据码组 ABCAB 等。如果在传输期间租用型的电路发生中断,或者如果操作人员中断传输而变换至话音方式,则传输将随着在中断之前要接受的最后一个码组的序列指示符之后的那个序列指示符一起恢复。在这样的中断之后,不可使用电文开始指示符。

在交换接续的情况下,需要采取专门的措施来保证,在没有适当指示的情况下,在一份中断的电文之后,不会接着发送一份新的电文。

4 纠错程序

在反向信道(监控信道)上的二进制 1 状态表示信息需要重发(RQ)。相反,二进制 0 状态则表示已接受发送的信息。在下面各节和 § 5, § 6 两节中介绍控制这些状态的发送和接收的规定。

4.1 数据发送机程序

在下面 § 5 和 § 6 中介绍起始和再同步的情况,本节只讨论正常的操作。

一个码组一个码组地发送数据,但是每个发送码组的内容及其业务比特一起保存在发送机的存储器中,直到这些码组被正确地接收为止。必需提供至少能存储两个码组的存储器。

在一个码组的发送期间,在发送最后一个校验比特之前,对反向信道(电路 119)的状态监控 45—50ms。如果在此监控时间内有要求重发(RQ)的信号出现,则倒置一下这个最后的比特就使这个码组无效。然后,发送机访问存储器,从前一个码组开始重发。在检测此 RQ 信号之后的码组重发期间,反向信道的状态不予以考虑。

4.2 接收机程序

在正常操作中,只要接收到带有正确的校验比特和允许的业务比特组合的码组时,在反向信道上就保持二进制 0 的状态。在这些码组中包含的任何数据都被送往接收机的输出端。如果需要"纯抄件"的输出,则应当提供至少能够存储一个码组的数据存储器,因为在一个码组被完全接收下来之前,不可能对此码组进行校验。

当接收到一个不符合差错校验条件的码组时,就在反向信道上发出一个二进制 1 信号,而在接收机内注视所期望的业务比特组合。

通常,在重复周期内接收到的含有正确的校验比特的第一个数据码组也会有一个可以接受的业务比特组合,该数据码组内的任何数据都要进行处理。偶尔,正确校验的第一个码组可能会有一个由于反向信道的

线路传输差错(产生一个残缺的或模拟的二进制 0 信号)引起的异常的业务比特组合。不管碰到哪一种情况，第一个码组内的数据均被抛弃。如果码组校验正确，但是业务比特组合却表明该码组位于所期望的码组之前，则应当对反向信道施加二进制 0 信号。

如果下一个码组校验正确，而且带有一个可以接受的业务比特组合，则其数据应当加以处理，而且应当恢复正常的操作。在此业务比特组合表明码组无效的情况下，应当使用二进制 1 信号；此外，如果此业务比特组合表明该码组是跟在所期望的码组后面，这就意味着在上面 § 4.1 内所规定的 45ms 的整个时间内已经模拟出一个二进制 0 的信号，而且必须给出一个告警信号，因为不可能从这(稀有的)状态中自动恢复过来。

5 起始程序

5.1 发送机程序和同步码型

在“请求发送”和“准备发送”之间的延迟时间内，调制解调器发出线路空闲状态信号(二进制 1)。在调制解调器作好发送准备之后，第一个数据信号是同步序列字头(0101)，其后跟着同步填充符号，然后是同步码型。如果这个填充符号至少包括 28 个跃变而不包括该同步码型，则该填充符号可以具有任何长度。这个同步码型为 0101000010100101，从左边的数字开始(要了解可能的推导见附录 I)。28 个跃变是为实现位同步提供的。这些同步信号后面跟着码组 A 或一个电文开始码组(表 3/V. 41 中的 g→k 组)。在从同步字头开始的整个同步序列期间，发送机不管反向信道的状态如何，均按反向信道处于二进制 0 状态的条件进行工作。然后，此反向信道的状态才持有其正常的意义(见上面 § 4)。如果在第二个码组的校验期间这个状态是二进制 1，则在这个码组结束时必须使最后一个比特倒置，而且起始程序必须从同步序列字头重新开始。

5.2 接收机程序

在接收端的反向信道上发送二进制 1，直至检测到同步码型(0101000010100101)为止，此时发送二进制 0 并建立码组定时。跟在此同步码型后面的唯一可以接受的业务比特组合是码组 A 序列指示符，或电文开始指示符(当使用时)。如果收到其它业务比特组合，则发回二进制 1 信号并重新搜索同步码型。

6 重新同步程序

6.1 同步恢复

如果在一段合理的时间内接收机未能识别出一个可以接受的码组，则它必须要不断地检查比特流以找出同步码型。当找到这个码型时，就重新建立码组定时，而且把二进制 0 状态加到反向信道上去，除了所期望的业务比特组合(即跟在已经被接受的最后一个序列指示符后边的那个业务比特组合)之外，这程序与起始程序相同。

6.2 同步码型的发送

如果正常的重复周期已经连续地出现了若干次(典型的是四次或八次)，则发送机必须假定有必要重新同步。这正常的重复周期被由三个码组组成的一个周期代替，这三个码组中有一个同步码组、两个前已重复的码组。同步码组包括上面 § 5.1 中所述的同步序列字头、填充符号和同步码型。

注 — 短的填充符号应当产生较快的重新同步，尤其在使用长的码组时更是如此。然而，短的填充符号有其缺点，即如果字头被噪声模拟或干扰，或者同步码型受到干扰，则可能会失去正确的同步。如果使用较长的填充符号，使这个码组的长度等于数据码组的长度，就克服了这个困难。这两个长度可供选用，两个长度都可兼容。

6.3 使用同步码组来延迟传输

可以插入一个同步“码组”使信息流中断。在使用短的填充符号时，重要的是接收终端应当识别出同步字头，并立即变换至同步搜索方式，否则就将失去同步。在使用产生正常码组长度的填充符号时，最宜改变成搜索方式而不放弃码组定时，如果字头被识别出来而且校验比特与此同步码型相对应，则在此码组结束时发回一个反向二进制 0 信号。

偶尔在接收机变成同步搜索状态之前，发送机恰好发出一个重新同步周期。在接收端的程序与刚才所述用一同步码组使信息流中断的程序相同。

7 接口

7.1 调制解调器接口

在调制解调器不是数据终端不可缺少的组成部分的正常情况下，调制解调器的接口如图 1/V.41 和 2/V.41 的 A 点—A 点的部分所示。在使用同步调制解调器的地方，在这些接口里还将包括适宜的信号码元定时电路。

7.2 数据终端接口

在差错控制设备(包括存储器)不是数据终端不可缺少的组成部分的地方，差错控制设备被插在数据终端和调制解调器之间。数据终端的接口分别如图 1/V.41 和 2/V.41 的 B 点—B 点和 C 点—C 点的部分所示。每个接口都包括一条信号码元定时电路。

7.2.1 对于发送终端，所有的接口电路都完成其通常的功能，但“准备发送”电路也利用建议 V.24 最后一段规定，并按下列方式执行：

准备发送电路(见图 1/V.41)

这条电路将与信号码元定时电路一起通知数据终端设备在什么时候要求数据并对请求发送电路进行响应。当要求数据时，准备发送电路将进入“接通”状态；当不需要数据时，该电路就进入“断开”状态(一般说来，这将是在发送业务比特和校验比特以及进行任何重发时的状态)。这条电路在请求发送电路进入“接通”状态之前不会进入“接通”状态。这条电路所有的跃变将与信号码元定时电路从“接通”到“断开”的跃变重合。这样，从“接通”到“断开”的跃变最宜在一码组的第 240,480,960 或第 3840 个信息比特期间与信号码元定时电路从“接通”到“断开”的跃变重合。

7.2.2 对于接收终端，引进了两条新的电路。但是，因为有两条(或多条)调制解调器的接口电路没有用于此接口设备，所以电路的数量并未增加，在这接口设备中不能使用电路 118(反向信道发送数据)。

必须提供“准备接收”的功能，以便把数据终端的状态通知给差错控制设备。此功能可由电路 108 来完成。在这情况下，当此电路从“接通”状态转变到“断开”状态时，将释放交换电话网上的一条连接线路，或者可以另外提供一条功能控制电路，以便在数据终端不能接收数据时使线路接续保持一段短的时间。可以使用这条新电路来代替电路 120。这条新电路以下列方式工作：

准备接收(见图 2/V.41)

方向:从数据终端设备至差错控制设备

当数据终端准备接收数据时,该数据终端设备必须在这条电路上保持"接通"状态。因为差错控制设备将以码组方式接收数据,所以此数据终端设备也必须能以码组方式接收数据。因此,只有在数据终端设备能够接收一个数据码组(240,480,960 或 3840 个码元)时,该数据终端才把这电路改变为"接通"状态。如果在前一个传送的数据码组结束后的 15 个码元的间隔时间内,该数据终端设备还不能够接受另一个码组,则必须返回到"断开"状态。

注 — 如果准备接收电路在这 15 个码元的时间结束时处于"断开"状态,则将产生一个 RQ(要求重发)状态。

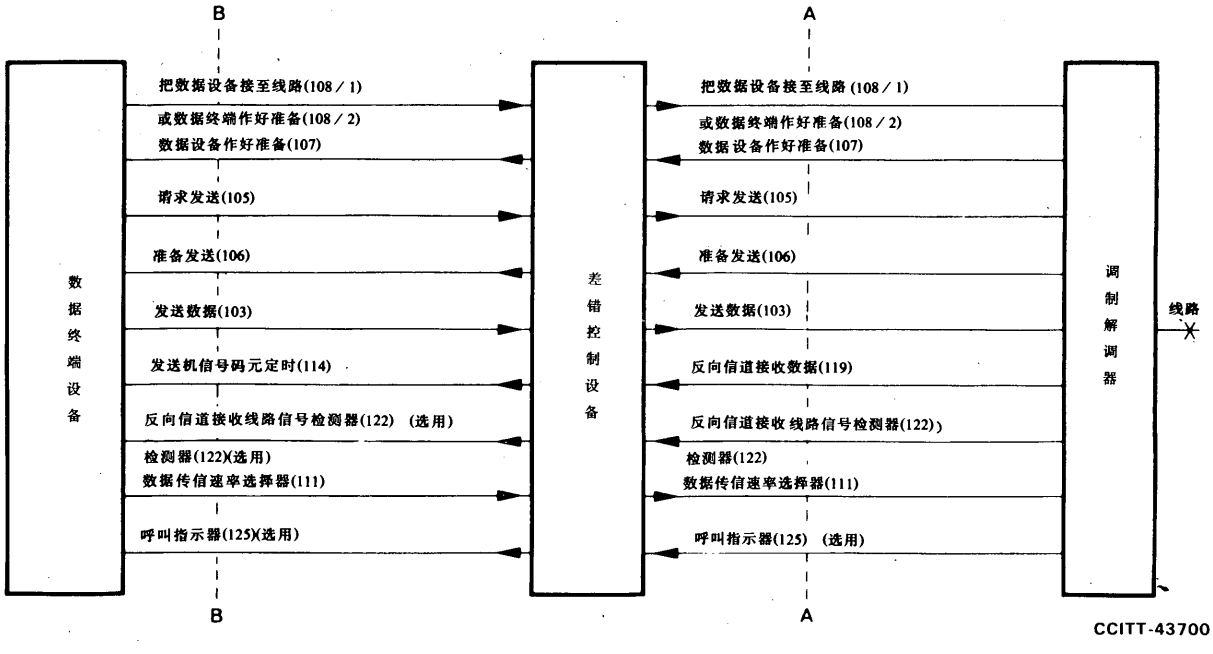


图 1/V.41

发送终端的接口电路

另一条新电路完成对准备接收功能进行响应的功能,因而它类似于电路 121(反向信道作好准备)。该新电路的功能如下:

接收数据存在(见图 2/V.41)

方向:从差错控制设备至数据终端设备

这条电路将与信号码元定时电路一起通知数据终端设备在什么时候输出数据,以响应接收数据终端的"把数据设备接至线路"(和单独提供的"准备接收"电路,在提供此电路时)以及远端送来的输入数据被判断正确无误。当数据准备输出时,"接收数据存在"电路将转变成"接通"状态,而在其它所有的时间将呈"断开"状态。这条电路的全部跃变将与信号码元定时电路从"接通"至"断开"的跃变重合。这样,从"接通"至"断开"的跃变最宜在一个码组的第 240,480,960 或第 3840 个信息比特的发送期间与信号码元定时电路从"接通"至"断开"的跃变重合。

7.2.3 根据用户双方的协定,在数据终端的接口处可以提供附加的接口电路。这些附加的接口电路可以用来提供基本必需功能以外的业务比特控制功能。这样的电路不应干扰本建议推荐使用的电路的操作。

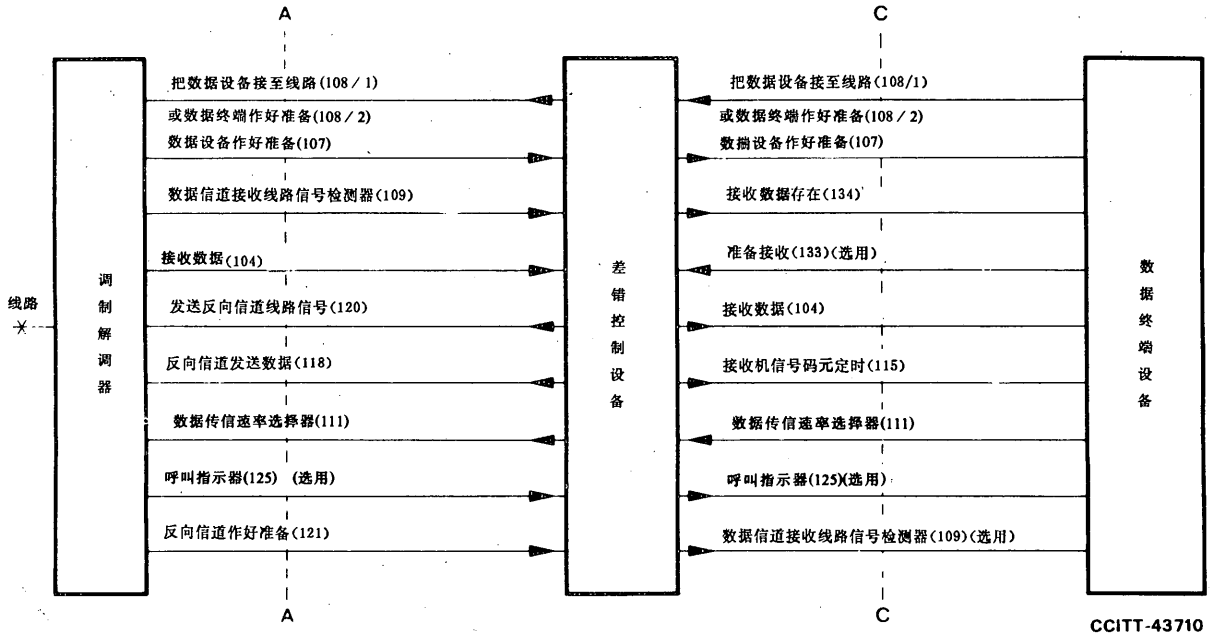


图 2/V.41

接收终端的接口电路

8 业务功能的使用

数据链转义作为一个选用的指示符，包括在表 3/V.41 之中，其应用根据操作者双方的协定来决定。例如，发送站可以用来通知接收站，希望通过接续与接收站通话。在这情况下，接收设备将驱动一个电铃或类似的呼叫设备，并把线路从调制解调器转移至电话。或者它可以使一份短的电文在电传打字机上打印出来，以引起操作者的注意。

“传输结束”预期能给接收机以明确指示，表明传输已经结束，接续可以释放。这对于解释接收数据的数据终端设备是一种选择，使之知道何时释放接续。

供选用的电文开始指示符与电文结束指示符一起可用来把电文送往不同的目的地或接收端的终端设备，这些指示符可以包括对所用电码适合的设备的选择。

在发送端一般无需使用保持码组，因为在发送的数据终端设备处数据未准备好时，可以把同步序列作为数据码组之间的填充。但是，如有需要，也可以使用保持码组以达到此目的。

附 录 I

（附于建议 V.41）

循环码系统编码与译码的实现

I.1 编码

图 I－1/V.41 所示为使用移位寄存器的编码安排。为了进行编码，各级存储器被置于 0 状态，A 和 B 门被打开，C 门被关闭，而 K 个业务和信息比特按定时进入输入端。这些比特将在输出端同时出现。

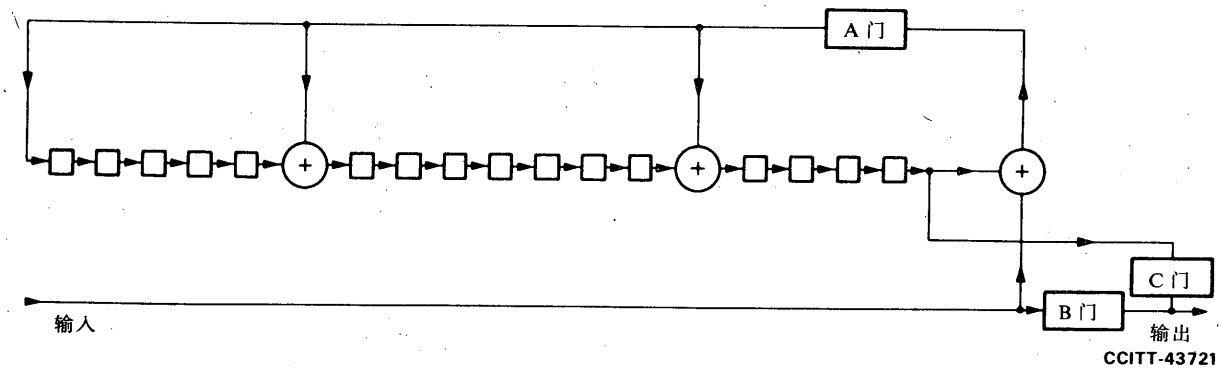


图 I —1/V. 41

编码器

在这些比特输入之后，A 和 B 门关闭，C 门打开，此寄存器按定时再移 16 位。在这些移位的过程中，所需的校验比特将连续地在输出端出现。

同步码型的产生可以通过使 K＝4 来取得，这 4 个比特是 0101。在同步填充期间，暂停定时。

I.2 译码

图 I —2/V. 41 所示为使用移位寄存器的译码安排。为了进行译码，A，B，E 门被打开，D 门关闭，而各级存储器被置于 0 状态。

接着，K 个信息或字头比特被移入输入端，而在移动 K 位之后，B 门被关闭，然后把 16 个校验比特移入输入端，接着对各级存储器所含的信息进行检查。如果码组没有差错，信息为零。如信息不为零，则说明码组有差错。

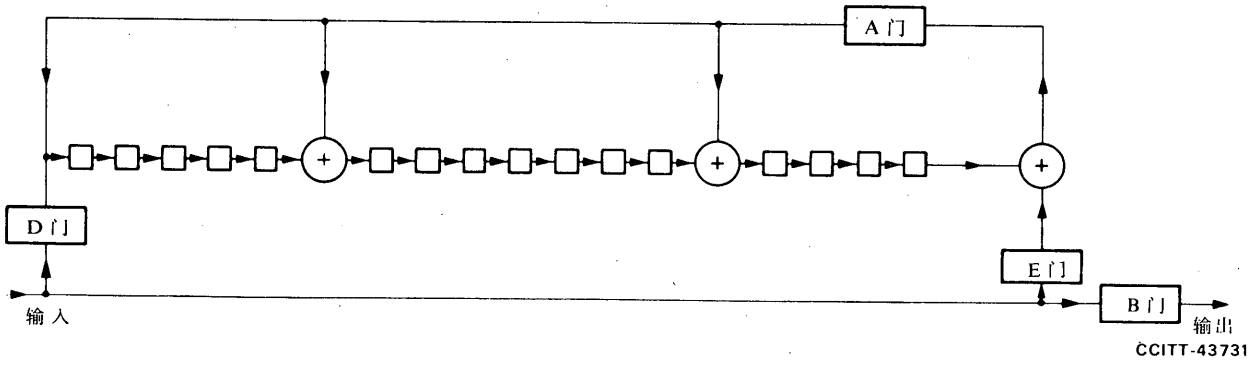


图 I —2/V. 41

译码器

I.3 接收端的同步

为了码组同步，D 门被打开(图 I -2/V. 41)，A，B，E 门关闭，在连续比特的间隔时间内检查寄存器是否存在所需的 16 比特的码型。当识别出此码型时，寄存器和比特计数器被置于零，译码便正常地进行。

参 考 文 献

[1] *Measurements on switched and leased telephone lines transmitting data at speeds of 250, 800 and 1000 bauds*, Blue Book, Vol. VIII, Supplement No. 22, ITU, Geneva, 1964.

建　议　V.42

使用异步—同步变换的DCE用的错误校正规程

（墨尔本，1988）

CCITT，

鉴于

(a)　在GSTN中使用高速DCE传输异步数据的情况日益增多；

(b)　要求使用错误校正协议改善这样的接续中的差错性能；

(c)　需要与不提供这种协议的DCE互通，宣布下列意见：

使用异步—同步变换的DCE要遵循的错误校正规程在本建议中予以规定。

目　录

1　范围

1.1　概述

1.2　与其它国际标准的关系

2　定义

3　缩写

4　建立错误校正的连接

5　受错误校正影响的接口电路

6　错误校正DCE操作综述

6.1　概述

6.2　控制功能概述

6.3　差错控制功能概述

6.4　控制功能和差错控制功能之间的通信

7 控制功能的操作

7.1 物理的信号联络
7.2 错误校正协议建立阶段
7.3 数据传送
7.4 中断信号的传送
7.5 中断的接收
7.6 参数值和选用规程的协商/指示
7.7 有次序地释放错误校正连接
7.8 环回测试

8 差错控制功能的操作：LAPM 规程

8.1 概述
8.2 规程的 LAPM 要素和字段格式
8.3 错误校正连接的建立
8.4 V.24 接口的用户数据的传送
8.5 异常状态的报告和恢复
8.6 用户控制信息的传送
8.7 有次序地释放错误校正连接
8.8 拆线状态
8.9 无编号命令和响应的碰撞
8.10 参数值和选用规程的协商/指示
8.11 环回测试
8.12 监控功能
8.13 中断信号的传送

9 系统参数

9.1 控制功能的参数
9.2 差错控制功能的参数

10 选用规程的协商

11 控制功能对控制功能的连接

12 信息字段的编码

12.1 I 帧的信息字段
12.2 XID 帧的信息字段
12.3 UI 帧的信息字段
12.4 TEST 帧的信息字段

附件 A — 差错控制功能的操作——选用规程
附件 B — 字符格式至 8 比特格式的映射
附录 I — 与非错误校正的 DCE 互通

附录Ⅱ — 数据转发条件
附录Ⅲ — 与 CCITT 建议 Q.920 和 Q.921 相互对照
附录Ⅳ — 决定确认定时器的因素
附录Ⅴ — LAPM 可能要加强的一些特性

1 范围

1.1 概述

本建议叙述与 V 系列双工 DCE 一起使用的错误校正协议，该协议用于从 DTE 接收起止式字符数据，并以同步方式进行传输。在半双工 DCE 中的应用有待进一步研究。

本建议含有一个以 HDLC 为基础的协议，它叫做调制解调器使用的链路接入规程，LAPM。此外，一种供选用的规程在附件 A 中予以规定。

注 — 目前有一些实现附件 A 中规定的协议的 DCE 正在运行。

与本建议保持一致，就要求实现两种协议。但是，除非用户选用的规程另有规定，否则两个 V.42DCE 将使用 LAPM 进行通信。一个 V.42DCE 对目前使用附件 A 协议进行操作的 DCE 拨号呼叫或后者对它拨号呼叫时，它将使用附件 A 的协议进行通信。

CCITT 打算进一步加强和扩展 LAPM 协议。附录Ⅴ列出了某些需要深入研究的课题。CCITT 不准备进一步加强附件 A 规定的协议。

协议的主要特性如下：

a）以非错误校正方式与含有按 V.14 建议规定的异步—同步变换的 V 系列 DCE 互通；

b）使用循环冗余校验进行错误检测；

c）使用自动重发数据进行错误校正；

d）通过起止式字符数据的变换进行同步传输；

e）在起止格式中起始的信号联络使 DTE 的中断减至最小。

1.2 与其它国际标准的关系

在本建议正文中规定的错误校正协议能够用高级数据链路控制（HDLC）的格式和规程来说明。特别是，它使用了平衡异步类（BAC）的 HDLC 规程。该协议的基本方式（即没有选用方式）使用了 HDLC“选用功能”1，2，4，7，8 和 10。（该方式与 CCITT 建议 Q.920/Q.921 相同。）在使用错误校正协议的选用规程时，便增加了 HDLC“选用功能”3（用于选择性重发），12（用于环回测试）和 14（用于 32 位帧校验序列）。

2 定义

错误校正协议可以与信号变换器一起使用，以产生一个错误校正的 DCE。

2.1 DCE

在本建议中，在没有进一步限制的条件下使用 DCE 时，DCE 主要由三部分组成：对 DTE 接口的接口电路和用于在话路上进行传输的信号变换器。使用一种控制功能以提供用户接口，并用于协调接口电路和信号变换器的操作。DCE 的接口示于图 1/V.42。

a）DTE 通过 V.24 接口与 DCE 交换数据。数据用起止格式进行交换。

b）信号变换器提供在 GSTN 或两线点对点租用电路上进行交换的调制和解调信号。

c）控制功能提供 DCE 各组成部分之间所有的控制和协调。控制器为用户选择的 DCE 提供具体的操作配置。控制器的用户接口取决于具体的实现。

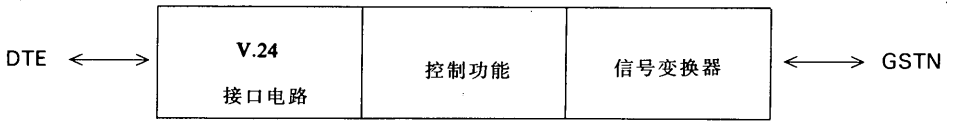


图 1/V.42

DCE

2.2　错误校正 DCE

错误校正 DCE 的逻辑结构示于图 2/V.42。差错控制功能实现本建议的错误校正协议。

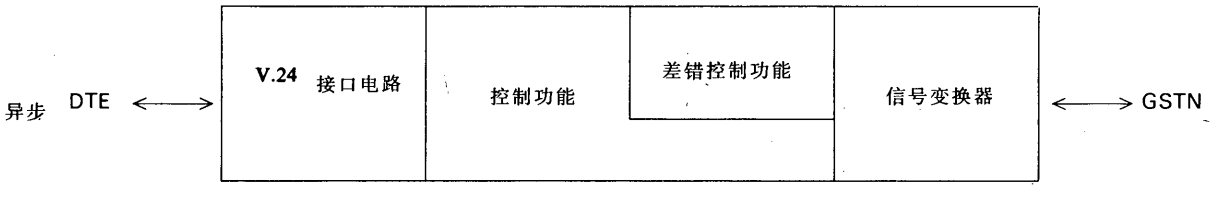


图 2/V.42

错误校正 DCE

3　缩写

本建议中所用的缩写为：

ADP	应答检测码型
C/R	命令/响应比特
CRC	循环冗余校验
DCE	数据电路终接设备
DISC	拆线（帧）
DLCI	数据链路连接标识符
DM	拆线方式（帧）
DTE	数据终端设备
FCS	帧校验序列
FI	格式标识符
FRMR	帧拒绝（帧）
GI	组标识符
GL	组长度
GSTN	公用电话交换网

HDLC　高级数据链路控制（协议）
I　信息（帧）
LA　链路确认（选用的错误校正规程的帧）
LAPM　调制解调器的链路接入规程
LD　链路拆除（选用的错误校正规程的帧）
LN　链路注意（选用的错误校正规程的帧）
LNA　链路注意确认（选用的错误校正规程的帧）
LR　链路请求（选用的错误校正规程的帧）
LT　链路传送（选用的错误校正规程的帧）
ODP　始发者检测码型
P/F　询问/终止（比特）
PI　参数标识符
PL　参数长度
PV　参数值
REJ　拒绝（帧）
RNR　接收未准备就绪（帧）
RR　接收准备就绪（帧）
SABME　置扩展的异步平衡方式（帧）
SREJ　选择性拒绝（帧）
UA　无编号的确认（帧）
XID　交换标识（帧）

4　建立错误校正的连接

遵照 DCE 错误校正协议进行操作的连接分两个阶段建立。在开始时，按相关 V 系列建议的规定，在等同的信号变换器之间建立物理连接。在建立物理连接之后，信号变换器处于数据方式。

错误校正 DCE 应提供一种促使或停止错误校正协议建立的机理。在建立错误校正协议的尝试干扰远端 DTE 的操作时，或者在不需要进行 DCE 之间的错误校正时（例如，在 DTE 提供较高层的差错控制时），可以使用这种机理。可以按选用方式提供启动或终止与物理连接无关的（即在物理连接早已进行或保持物理连接时）错误校正协议的能力。但是，不是紧跟在物理连接建立之后而是在其它时间进行的协议起始的协调工作，不是本建议研究的课题。

如果建立错误校正协议，则在信号变换器处于数据方式之后，等同的差错控制功能将建立错误校正连接。

5　受错误校正影响的接口电路

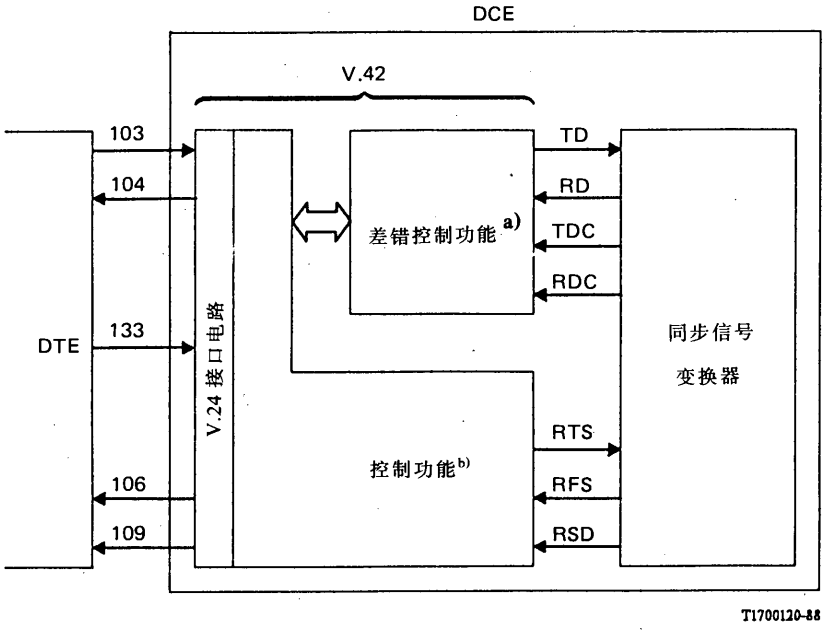
受影响的电路列于表 1/V.42 中。

错误校正 DCE 各功能部件的互连示于图 3/V.42 中。

表 1/V.42

受差错控制影响的接口电路

编　号	说　　明
103	发送数据
104	接口数据
106	准备发送
109	数据信道接收线路信号检测器
133	准备接收



a) 见§8和附件A。

b) 见§7。

图 3/V.42

受差错控制影响的电路

6 错误校正 DCE 操作综述

6.1 概述

如图 2/V.42 所示，错误校正 DCE 包括四个组成部分：

a) V.24 接口电路；

b) 一个信号变换器

c) 控制功能；

d) 差错控制功能。

虽然在图 1/V.42 所示的一般 DCE 中也能看到前三个组成部分，但是在错误校正 DCE 中的控制功能得到了加强，超过了一般 DCE 中控制功能部分的功能。例如，错误校正 DCE 中的控制功能能够确定远端 DCE 是个错误校正 DCE，还是个非错误校正的 DCE。差错控制功能是错误校正 DCE 所独有的。

第七节提供控制功能的详细叙述。第八节和附件 A 详细地叙述了错误校正协议及其与控制功能的相互作用。

注 — 将错误校正 DCE 的功能分解成控制功能和差错控制功能并且描述了它们的相互作用，这并不意味使用了某种特殊的实现方法。

§6 的其余小节概述了控制功能和差错控制功能。

6.2 控制功能概述

控制功能应负责 DCE 中各功能的协调。在错误校正 DCE 中实现控制功能时，控制功能应负责以下附加

的操作方面的问题：

a) 进行起始的信号联络以确定远端 DCE 是否也是一个 V.42 错误校正 DCE；

b) 降低到非错误校正方式与包括按 V.14 建议规定的异步—同步变换的 V 系列 DCE 互通；

c) 对任何必需的参数的协商和（或）指示进行协调；

d) 对选用的规程的协商进行协调；

e) 对于在与等同的错误校正 DCE 建立物理连接之后的错误校正连接建立进行协调；

f) 对于 V.24 接口和差错控制功能之间的数据传递进行协调，而尽量不发生由于 DTE/DCE 或 DCE/DTE 的接口拥挤而产生的数据丢失（包括对于从 V.24 接口接收的字符进行检查，以确定 DTE 是否已经调用流量控制）；

g) 把从 V.24 接口接收的起止式成帧的数据变换成一种适于同步传输的格式；

h) 把从 DCE/DCE 接口接收的同步格式的数据变换成起止式字符数据，以便在 V.24 接口上用起止式成帧的方式进行传递；

i) 对于从 V.24 接口接收的中断（间隔）信号进行处理以便进行同步传输；

j) 对于从 DCE/DCE 接口接收的中断指示信号进行处理；

k) 协调环回测试；

l) 如果情况允许，重新协商参数；和

m) 有次序地释放错误校正连接。

6.3 差错控制功能概述

差错控制功能应负责实现错误校正连接的协议的操作。协议应具有以下功能方面的能力：

a) 适当的操作参数的协商和（或）指示；

b) 选用的规程的协商；

c) 建立错误校正连接；

d) 发送和接收数据；

e) 错误检测和校正；

f) 发送和接收中断信号；

g) 起始和响应环回测试；和

h) 有次序地释放错误校正连接。

6.4 控制功能和差错控制功能之间的通信

控制功能和差错控制功能之间的通信模型是一组抽象的原语，这组原语表示为完成一个任务或服务而进行的信息和控制的逻辑交换。在本建议中，控制功能被视为“服务用户”，而差错控制功能被视为“服务提供者。”

原语具有一般的形式

X—NAME TYPE

其中

X 表示某一对通信实体；

NAME 表示正在调用的服务；

TYPE 表示通信起始者。

表 2/V.42 示出控制功能所期待的服务（即“NAME”可以取的值）。

有四种“类型”原语，它们是：

a) 请求原语，由服务用户用于请求某个服务；

b) 指示原语，由服务提供者用以把某个服务请求或服务提供者起始的某个动作通知服务用户；

c) 响应原语，由服务用户用以响应某个服务请求；以及

d) 证实原语，用于表示服务请求已经完毕。

表 2/V.42

控制功能期待的服务

服　　务	原　语	§
在等同的错误实体之间建立错误校正连接	L-ESTABLISH	7.2.2
传送数据	L-DATA	7.3
释放错误校正连接	L-RELEASE	7.22，7.7
传送中断信号	L-SIGNAL	7.4，7.5
协商/指示参数值和选用规程	L-SETPARM	7.6
在错误校正实体之间进行环回测试	L-TEST	7.8

7 控制功能的操作

§6.2 概述了控制功能。本节详细地叙述了控制功能的操作，它控制差错控制功能操作的所有阶段。

7.1 物理的信号联络

有关的 V 系列建议规定了建立物理连接的规程。在建立物理连接之后，控制功能应该了解以下信息：

a) DCE 是始发 DCE，还是应答 DCE；

b) 有关传输设备各方面的情况（如速率）；以及

c) DTE 使用的字符格式。

确定上述信息的方法超出了本建议讨论的范围。该信息用于控制错误校正 DCE 操作某些方面的问题。

7.2 错误校正协议建立阶段

在接收到信号变换器组件已经完成载波信号联络而且物理连接准备通信的指示之后，控制功能起始错误校正协议的操作。该过程分为两个阶段：

a) 检测阶段确定远端 DCE 是否也是一个错误校正 DCE；和

b) 协议建立阶段确定需要使用的参数值和选用规程，并建立错误校正连接。

检测阶段的设计已能避免如果控制功能立即进入协议建立阶段但远端 DCE 不是错误校正 DCE 而对被叫 DTE 可能发生的中断。然而，如果知道应答的 DCE 是个兼容性的 DCE，则用户可以按选用方式停止使用检测阶段。在成功地建立错误校正连接之后，错误校正 DCE 才能以错误校正方式对远端 DCE 发送在 V.24 接口上接收的数据。然后，控制功能对 V.24 接口进行调节，通知 DTE 可以开始 DTE 对 DTE 的数据传送。

7.2.1 检测阶段

本阶段允许控制功能检验远端错误校正 DCE 的存在。

关于错误校正 DCE 和非错误校正 DCE 之间互通的考虑在附录 I 中给出。

7.2.1.1 确定任务

检测阶段的成功与否取决于两个控制功能是否明确其任务，作为始发 DCE（本建议以后称作始发者），还是作为应答 DCE（应答者）。由用于通信的频率确定任务，或者在载波信号联络期间按照某个调制建议的分配规定确定任务。在没有电话呼叫（例如“租用线路”接续）或者由于调制的性质之故在终发者和应答者之间没有明显区别的情况下，任务必须由参数来确定（对控制功能停止使用选用方式或有关所需任务的其它用户指示）。

7.2.1.2 始发者动作

用户可以停止始发者在检测阶段的动作。在该情况下，始发者直接转移到协议建立阶段（见 § 7.2.2）。

如果启动检测阶段，则当电路 RFS 处于接通状态表明在信号变换器之间连接成功时，始发者应发送始发者检测码型（ODP）。ODP 被规定为以下比特码型（发送顺序从左到右）：

010001000111…11010001001111…11

本码型表示使用偶数校验的 DC1，后跟 8-12 位“1”，再跟使用奇数校验的 DC1，再跟 8-12 位“1”。在检测阶段定时器 T400 期间发送 ODP（见 § 9.1.1）或者 ODP 一直发送到接收应答者检测码型（ADP）为止，ADP 在 § 7.2.1.3 中予以规定。

运用信号变换器的扰码功能（如果具备扰码功能）发送所有的信号，而且发送的信号与取得的载波时钟信号同步（即不使用信号变换器任何固有的异步速率匹配能力，该能力将在异步的非错误校正 DCE 中使用）。

始发者应从接收机信号码元中检查输入的比特流是否存在 ADP。应该要求始发者正确地接收至少两个相邻的 ADP 的字符，才能确定已观察到 ADP 码型。

如果在发送完最后一个重复的 ODP 之后，在 T400（见 § 9.1.1）的时间内没有观察到 ADP，则始发者应该决定应答者没有 V.42 错误校正能力。在此情况下，始发者可以降低水平返回到非错误校正的方式，或者可以试图检测是否存在如附件 A 所述的选用的错误校正能力。

如果在 T400 的时间内观察到 ADP，则始发者停止发送 ODP，并根据接收的 ADP 采取适当的行动（例如，倘若接收到“EC”，则始发 LAPM）。

7.2.1.3 应答者动作

在接收到在信号变换器之间已成功地建立连接的指示之后，应答者的控制功能应发送“1”比特（传号）直至检测阶段结束，接收到 ODP 或检测到协议阶段的开始（由接收到连续的标志或接收到 LAPM 或选用规程的协议帧来表示协议阶段开始）。

应答者应该检查来自信号变换器的输入比特流是否存在 ODP，这在 § 7.2.1.2 中予以规定。应该要求应答者正确地接收到至少 4 个交替使用偶数和奇数校验的 DC1，才能确定已观察到 ODP。

如果在建立物理连接后，在 T400（见 § 9.1.1）的时间内没有观察到 ODP，而且在同一时间内也没有观察到协议建立阶段的开始，则应答者应该决定始发者不能进行 V.42 错误校正的操作，并且应降低水平返回到非错误校正的操作。

如果观察到 ODP，则应答者把此 ODP 视为始发者的指示，说明始发者能够进行错误校正的操作，而且希望继续进入协议建立阶段。应答者应该立即发送表 3/V.42 规定的应答者检测码型（ADP）中的一种码型，该码型要发送 10 次。

所有信号的发送均使用信号变换器的扰码功能，并与取得的载波时钟信号同步。

表 3/V.42

应答者检测码型

类型	含意
0 1010 0010 1 11...11 0 1100 0010 1 11...11 (E)和(C)由 8 至 16 个"1"隔开	支持 V.42 建议
0 1010 0010 1 11...11 0 0000 0000 1 11...11 (E)和(零)由 8 至 16 个"1"隔开	不希望使用错误校正协议
0 1010 0010 1 11...11 0 0000 XXXX 1 11...11	剩余的 15 个码点备用,有待研究和分配

注 — 上述比特码型的发送次序从左到右（首先发送低位比特）。

7.2.2 协议建立阶段

始发的 DCE 在成功地完成检测阶段（如果启动检测阶段）之后起始协议建立阶段。此阶段的目的是：

a) 协商和（或）指示控制 DCE 随后操作的参数和任何选用规程；和

b) 建立错误校正连接。

如果补缺的参数值和规程是令人满意的，则可以省略协商/指示。在需要协商/指示时，控制功能应该遵照 §7.6 中规定的参数值和选用规程的协商/指示。

在完成协商/指示过程后，DCE 起始错误校正连接建立。始发的 DCE 的控制功能发出一个 L-ESTABLISH 请求原语，指示其差错控制功能起始连接建立。

在从其差错控制功能接收 L-ESTABLISH 指示原语后，控制功能必须确定它是否愿意接受错误校正连接建立的请求。如果它愿意接受该请求，则它发出一个 L-ESTABLISH 响应原语；现在可以在错误校正连接上发送数据。否则，控制功能对差错控制功能发出一个 L-RELEASE 请求原语。控制功能可以降低水平以非差错控制方式进行操作，或者它可以释放物理连接。

在发出 L-ESTABLISH 请求原语之后，控制功能在接收 L-ESTABLISH 证实原语后便认为错误校正连接的建立已完成，而且可以在此连接上发送数据。如果控制功能接收到一个 L-RELEASE 指示原语（例如，不能建立错误校正连接，或远端控制功能拒绝接受错误校正连接的建立），则它可以降低水平以非错误校正方式进行操作，或者它可以释放物理连接。

7.3 数据传送

在协议建立阶段完成后，控制功能应该请求差错控制功能发送在 V.24 接口上接收的数据。不管所用的字符格式如何，在 V.24 接口上接收的每个字符应该按 8 比特字符发送（没有起始位和终止位），通过 DCE/DCE 接口。

附件 B 提供由各种不同的字符格式至 8 比特字符的变换。

注 — 控制功能如何确定何时请求差错控制功能发送数据的规定，已超出本建议的范围。某些考虑在附录 II 中给出。

为了发送数据，控制功能应该对差错控制功能发送一个 L-DATA 请求原语。

在接收 L-DATA 原语后，控制功能应该将接收的数据传递到 V.24 接口。每个字符应该含有正确的起止式成帧结构。

ARCHIVES U.I.T. GENÈVE

7.3.1 通过 DTE/DCE 接口的流量控制

控制功能将能指示 DTE 暂时不能接受电路 103 上的数据（DCE 处于未准备就绪状态），并能识别 DTE 相应的指示（DTE 未准备就绪状态）。在接收到这样的指示后，DCE 和 DTE 都应该发完所有只发送一部分的字符，然后停止发送电路 104（103）上的数据，并将电路 104（103）箝位于二进制 1。在清除未准备就绪状态时，DCE（DTE）可以恢复在电路 104（103）上的数据传输。

可使用下面两种方法中的一种方法来完成流量控制指示：

a） 使用电路 133 和 106：

可以使电路 106 处于断开状态来表示 DCE 未准备就绪状态，而使电路 106 处于接通状态来清除这一状态；

可以通过电路 133 从“接通”至“断开”的跃变来标识 DTE 处于未准备就绪状态，而通过该电路从“断开”至“接通”的跃变来清除这一状态；

b） 使用 DC1/DC3 字符（XON/XOFF 功能）：

可以通过在电路 104 上发送一个 DC3 字符来表示 DCE 未准备就绪状态，而通过在该电路上发送一个 DC1 字符来清除这一状态；

可以通过在电路 103 上接收一个 DC3 字符来识别 DTE 未准备就绪状态，而通过在该电路上接收一个 DC1 字符来清除这一状态。

按选用方式，从 DTE 接收的 DC1 和 DC3 字符可以保留在数据流中。

应该提供（a）和（b）两种技术，然而可根据用户的配置选用技术。

DCE 对 DTE 未准备就绪状态指示的响应时间以及 DTE 对 DCE 未准备就绪状态指示的响应时间有待进一步研究。响应时间应越短越好。在给出 DCE 未准备就绪指示后，DCE 应该通过在电路 103 上接收几个字符的方式，适应 DTE 识别 DCE 未准备就绪指示的执行时间。

7.4 中断信号的传送

在接收 V.24 接口的中断信号后，控制功能应该决定：

a） 如何处理当未通过 V.24 接口或尚未传送给远端 DCE 的数据（舍弃或传递）；和

b） 对于数据传递，按什么顺序（按顺序或提前）将中断信号传递到远端 V.24 接口。

控制功能应该对差错控制功能发送一个 L-SIGNAL 请求原语，指出与有关动作对应的中断处理方式。中断处理方式和随后采取的行动在表 4/V.42 中给出。该 L-SIGNAL 请求原语还可以指示中断的时间。

在前一个 L-SIGNAL 请求原语被差错控制功能的 L-SIGNAL 证实原语确认之前，控制功能不能发送随后的 L-SIGNAL 请求原语。

7.5 中断的接收

在接收 L-SIGNAL 指示原语后，将中断通知控制功能。控制功能应立即用 L-SIGNAL 响应原语对指示原语进行确认。如表 5/V.42 所示，在接收中断后要采取的行动取决于中断处理方式。如果没有指出中断的时间，则对 DTE 传递缺补的中断时间。

7.6 参数值和选用规程的协商/指示

在协议建立阶段（见 § 7.2.2）期间，如果补缺值不能令人满意，则在始发的 DCE 中的控制功能起始参数值和选用规程的协商和（或）指示。在这以后的任何时候，该协商/指示也可以由两个 DCE 中的任何一个 DCE 的控制功能始发。

注 — 控制功能决定改变在协议建立阶段指定的参数值和选用程序所依据的标准超出了本建议的范围。实例可以包括对正在改变的传输线路条件的检测。

控制功能发出 L-SETPARM 请求原语指示其差错控制功能起始参数值和选用规程的协商和（或）指示。

在接收其差错控制功能的 L-SETPARM 指示原语之后，控制功能应进行必要的协商（见 § 9 和 § 10）。然后，它应对其差错控制功能发送一个 L-SETPARM 响应原语，并完成协商/指示过程（见下一节）。

在接收其差错控制功能的 L-SETPARM 证实原语之后，控制功能完成协商/指示过程（见下一节）。

参数值和选用规程的协商/指示遵照 § 9 和 § 10 的规程。为了完成协商/指示过程，控制功能应该把起作用的参数置于新的值，并启动/停止起作用的规程。

注 — 某些参数的确定与远端 DCE 无关，而且不通知远端 DCE。在此情况下，如以下诸节所述，控制功能将这些参数置于新的值，而不与差错控制功能发生相互作用。

表 4/V. 42

发送的 DCE 在接收 V. 24 接口上的中断信号后的动作

中断处理方式	有关数据			
	至远端 DCE	至本地 DTE	来自远端 DCE	来自本地 DTE
破坏的/加速的[a)]	—完成正在进行的数据传输，然后发送中断信号 —舍弃还未发送的数据	—舍弃还未传递的数据	—舍弃数据直至接收确认信号	—保持数据直至接收确认信号
非破坏的/加速的	—完成正在进行的数据传输，然后发送中断信号 —保持数据直至接收确认信号	—继续传递数据	—继续接收数据	—继续接收数据
非破坏的/非加速的	—等待对以前发送的数据的确认信号，然后发送中断信号 —保持数据直至接收确认信号	—继续传递数据	—继续接收数据	—继续接收数据

a) 除了那些关于中断信号传送的状态变量之外，有关控制功能和差错控制功能操作的所有状态变量均复位至它们的原始值。

表 5/V. 42

接收的 DCE 在接收远端 DCE 的中断信号后的动作

中断处理方式	有关数据	
	至远端 DCE	至本地 DTE
破坏的/加速的[a)b)]	—舍弃还未发送的数据	—舍弃还未发送的数据 —传递中断信号
非破坏的/加速的	无效	—立即传递中断信号 —恢复正常的数据传递
非破坏的/非加速的	无效	—按数据顺序传递中断信号

a) 除了那些关于中断信号传送的状态变量之外，有关控制功能和差错控制功能操作的所有状态变量均复位至它们的起始值。
b) 对于所有的中断方式，都应该尽快地返回确认信号。

7.7 有次序地释放错误校正连接

在预先建立错误校正连接之后，控制功能可以发送一个 L-RELEASE 请求原语，指示其差错控制功能有次序地释放错误校正连接。此时，控制功能认为该程序已经完成。并决定是否释放物理连接。

注 — 促使控制功能命令差错控制功能有次序地释放错误校正连接的因素超出了本建议的范围。控制功能在检测到 V.24 接口的相应变化之后，可以拆除物理连接，无需请求有次序地释放错误校正连接。

在控制功能接收其差错控制功能的 L-RELEASE 指示原语时，它便知道有次序地释放了错误校正连接。然后，控制功能可以释放物理连接，并使 V.24 接口产生相应的变化。

7.8 环回测试

作为在协议建立阶段双方同意的一种选用功能，控制功能可以和远端的控制功能起始一次环回测试。

注 — 控制功能如何决定需要进行一次环回测试，有待进一步研究。

为了起始一次环回测试，控制功能应该对其差错控制功能发送一个 L-TEST 请求原语。控制功能负责产生独特的数据，并将由远端控制功能返回，说明测试成功。

可以在完成协议建立阶段后的任何时候起始环回测试。

在接收到含有与 L-TEST 请求原语一起发送的数据的 L-TEST 指示原语时，或者本地规定的时间已经到时，可以认为测试结束。

接收到一个 L-TEST 指示原语，但在以前没有发送 L-TEST 请求原语的控制功能（即控制功能需要对远端控制功能的环回测试进行响应），应该对其差错控制功能发送一个 L-TEST 请求原语。该原语应该含有在 L-TEST 指示原语中接收的而要返回给测试起始者的数据。

8 差错控制功能的操作：LAPM 规程

本节和附件 A 叙述差错控制功能的操作。

在 LAPM 中，所有的电文均以帧的形式进行传输，帧使用开始和结束标志作为界限。帧结构和标志码型在下面 § 8.1.1 中描述。

本建议的规程包括以下功能：

a) 帧定界、同步和透明性；
b) 传送用户信息（数据和中断信号）；
c) 顺序控制；
d) 检测传输、格式和操作差错；
e) 纠正被检测的传输、格式和操作中的差错，并通知不能纠正的差错；
f) 流量控制；
g) 参数值/选用规程和协商/指示；
h) 起始和有次序地释放错误校正连接。

此外，LAPM 还提供一个或多个“逻辑的”错误连接，利用每帧含有的数据链路连接标识符（DCLI）来鉴别这些连接。

8.1 概 述

本节规定了调制解调器链路接入规程（LAPM）正确操作所需的帧结构和程序。

8.1.1 帧结构和字段

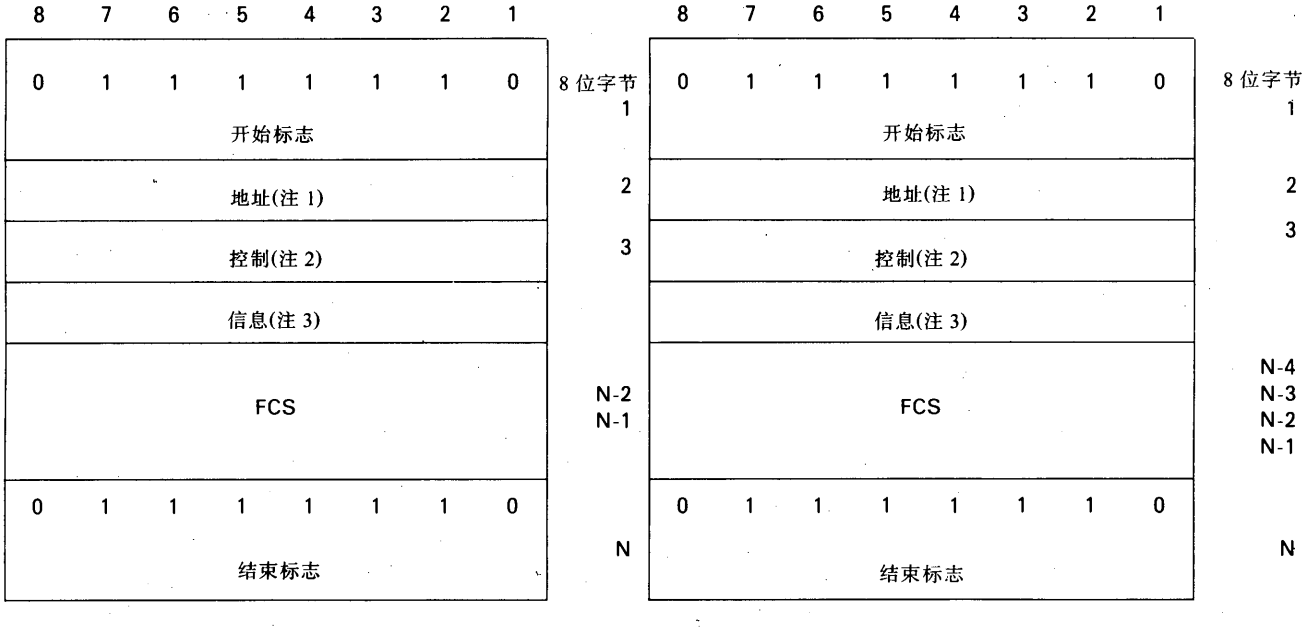
8.1.1.1 帧结构

使用图 4/V.42 所示的帧结构进行所有 DCE 对 DCE 的通信。

8.1.1.2 标志序列和透明性

所有的帧都用统一的比特码型“01111110”作为界限，该码型称作标志。在地址字段前面的标志定义为开始标志。在帧校验序列字段后面的标志定义为结束标志。一个帧的结束标志也可用作下一个帧的开始标志。

发送者检查开始标志和结束标志之间帧的内容，并在所有 5 个连续的“1”序列后面插入一个“0”比特，以此来保持透明性。接收者检查开始标志和结束标志之间帧的内容，并删除在 5 个连续的“1”比特后面的“0”比特。



a）16 位 FCS　　b）32 位 FCS

注 1 — 本字段最大长度为两个 8 位字节。

注 2 — 控制字段为两个 8 位字节，用于帧的类型和序列号，控制字段为一个 8 位字节，用于帧的类型，没有序列号，见 § 8.2.2。

注 3 — 不是所有帧的类型都有信息字段。

图 4/V.42

帧结构

8.1.1.3 地址字段

地址字段的主要目的是标识错误校正连接以及与它相关的错误校正实体。该字段的格式在 § 8.2.1 中予以规定。

8.1.1.4　控制字段

控制字段用以区别不同的帧类型。该字段在§8.2.2中进一步予以规定。

8.1.1.5　信息字段

在帧中也可能存在信息字段，但要视帧的类型而定。该字段中最大的字节数受参数N401控制（见§9.2.3）。

8.1.1.6　帧校验序列（FCS）字段

该字段使用CRC多项式防止比特差错。

8.1.1.6.1　16位帧校验序列

FCS字段应该是16位序列，位于结束标志的前面。该16位FCS应该是下面两项之和（模2）的反码：

a)　$X^K(X^{15}+X^{14}+X^{13}+X^{12}+X^{11}+X^{10}+X^9+X^8+X^7+X^6+X^5+X^4+X^3+X^2+X^1+1$（模2）除以生成多项式$X^{16}+X^{12}+X^5+1$所得的余数，其中K是开始标志的最后一个比特（它不包括在内）和FCS的第一个比特（它不包括在内）之间的比特数，不包括为透明性而插入的比特；和

b)　在开始标志的最后一个比特（它不包括在内）和FCS的第一个比特（它不包括在内）之间帧的内容（不包括为透明性而插入的比特）乘以X^{16}，再（模2）除以生成多项式$X^{16}+X^{12}+X^5+1$所得的余数。

在发送端，典型的实现方法是计算除法余数的装置的寄存器的起始内容预置成全“1”，然后地址字段、控制字段和信息字段的内容除以生成多项式（上面已经叙述），以此改变起始内容，所得余数的反码作为16位FCS发送出去。

在接收端，典型的实现方法是计算余数装置的寄存器的起始内容预置成全“1”。串行输入被保护的比特和FCS乘以X^{16}，然后再（模2）除以生成多项式$X^{16}+X^{12}+X^5+1$，处理后所得的最终余数在传输无差错的情况下将是“0001 1101 0000 1111”（从X^{15}到X^0）。

8.1.1.6.2　32位帧校验序列

FCS应该是32位序列，位于结束标志的前面。该32位FCS应该是下面两项之和（模2）的反码：

a)　$X^K(X^{31}+X^{30}+X^{29}+X^{28}+X^{27}+X^{26}+X^{25}+X^{24}+X^{23}+X^{22}+X^{21}+X^{20}+X^{19}+X^{18}+X^{17}+X^{16}+X^{15}+X^{14}+X^{13}+X^{12}+X^{11}+X^{10}+X^9+X^8+X^7+X^6+X^5+X^4+X^3+X^2+X^1+1$（模2）除以生成多项式$X^{32}+X^{26}+X^{23}+X^{22}+X^{16}+X^{12}+X^{11}+X^{10}+X^8+X^7+X^5+X^4+X^2+X+1$所得的余数，其中K是开始标志最后一个比特（它不包括在内）和FCS第一个比特（它不包括在内）之间的比特数，不包括为透明性而插入的比特；和

b)　在开始标志的最后一个比特（它不包括在内）和FCS的第一个比特（它不包括在内）之间帧的内容（不包括为透明性而插入的比特）乘以X^{32}，再（模2）除以生成多项式$X^{32}+X^{26}+X^{23}+X^{22}+X^{16}+X^{12}+X^{11}+X^{10}+X^8+X^7+X^5+X^4+X^2+X+1$所得的余数。

在发送端，典型的实现方法计算除法余数装置的寄存器起始内容预置成全“1”，然后地址字段，控制字段和信息字段的内容除以生成多项式（上面已经叙述），以此改变起始内容，所得余数的反码作为32位FCS发送出去。

在接收端，典型的实现方法是计算余数的装置的寄存器起始内容预置成全“1”。串行输入被保护的比

特和 FCS 乘以 K^{32}，然后再（模 2）除以生成多项式 $X^{32}+X^{26}+X^{23}+X^{22}+X^{16}+X^{12}+X^{11}+X^{10}+X^{8}+X^{7}+X^{5}+X^{4}+X^{2}+X+1$，处理后所得的余数在传输无差错的情况下将是“1100 0111 0000 0100 1101 1101 0111 1011”（从 X^{31}到 X^{0}）。

8.1.2 格式约定

8.1.2.1 编号约定

本建议使用的基本约定示于图 5/V.42。比特被组成八位字节。八位字节的比特按水平方向排列，其编号为 1 至 8。多个八位字节则按垂直方向排列，其编号为 1 至 n。

8.1.2.2 比特传输次序

按数字递增的次序发送八位字节，在八位字节中比特 1 是第一个要发送的比特。

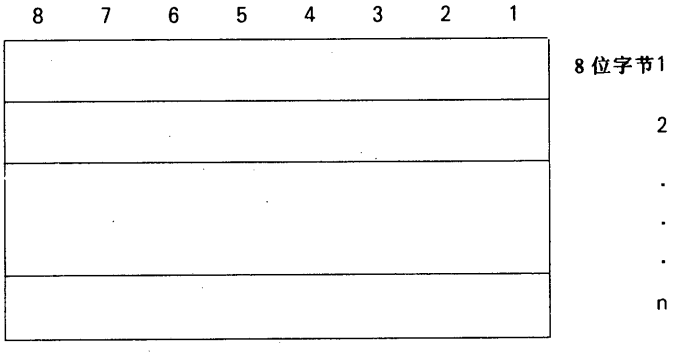


图 5/V.42

格式约定

8.1.2.3 字段映射约定

在一个八位字节含有一个字段时，该字段的最小比特号表示最低阶数。

当一个字段跨越多个八位字节时，在每个八位字节中比特的阶数随着字节数的增加而逐渐下降。与字段相关的最小比特号表示最低阶数。

例如，一个比特号可以视为一对号码（o，b），其中 o 为八位字节号，而 b 为该字节内的有关比特号。图 6/V.42 示出的字段从比特（1，3）跨越至比特（2，7）。字段的高位比特被映射到比特（1，3），而低位比特被映射到比特（2，7）。

对于前面的字段映射约定的例外情况是 FCS 字段，它跨越两个或四个八位字节。在这种情况下，第一个字节的比特 1 为高位比特，第二个字节的比特 8（16 位 FCS）或第四个字节的比特 8（32 位 FCS）是低位比特（图 7/V.42）。

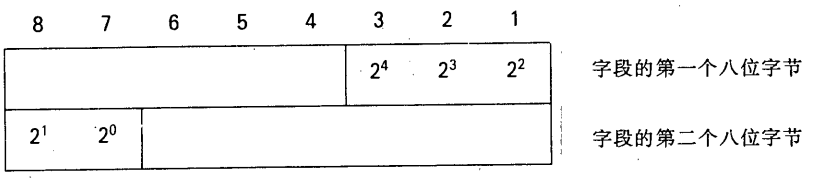


图 6/V.42

字段映射约定

8.1.3 无效帧

一个无效帧是：

a） 一个帧没有用两个标志正确地予以定界；

b） 在使用 16 位 FCS 方式时，在含有序列号的帧的标志之间帧的八位字节数不到 5 个，在没有序列号的帧的标志之间帧的八位字节数不到 4 个；或

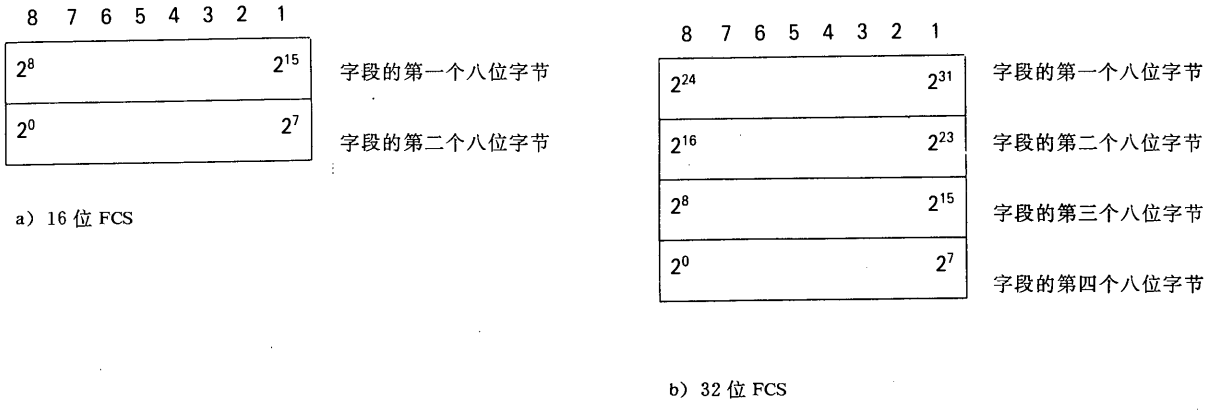


图 7/V.42

FCS 映射约定

在使用 32 位 FCS 方式时，在含有序列号的帧的标志之间帧的八位字节数不到 7 个，在没有序列号的帧的标志之间帧的八位字节数不到 6 个；

c） 在插入零比特之前或在去掉零比特之后，帧不是含有整数个八位字节；

d） 含有的帧校验序列发生差错；或

e） 含有的地址字段超过了两个八位字节，或者接收者不支持其 DLCI 值。

无效帧应该舍弃，无需通知发送者（但是，请阅 § 8.5.4）。在接收无效帧后不需采取任何行动。

8.1.4 帧异常中止

接收到七个或更多个连续的 1 比特，应该解释为异常中止，而差错控制功能应该对正在接收的帧置之不理。

8.1.5 帧间时间填充

在帧之间发送连续的标志，即发送多个八位标志序列（见 § 8.1.1.2），来完成帧间时间填充。

8.2 规程的 LAPM 要素和字段格式

规程要素规定在 LAPM 错误校正连接中使用的命令和响应。从这些规程要素中产生的程序在随后的各节中予以叙述。

8.2.1 地址字段格式

地址字段的格式示于图 8/V.42 中。地址字段含有数据链路连接标识符（DLCI）。C/R 比特和地址字段扩展（EA）比特。

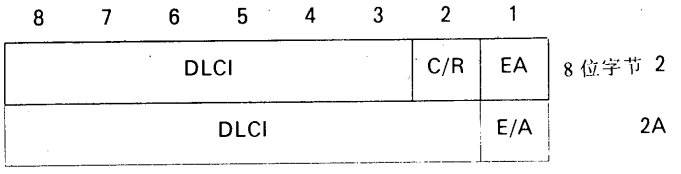


图 8/V.42

地址字段格式

8.2.1.1　数据链路连接标识符

在本建议的范围内规定两个 DLCI 值。一个 DLCI 值用于传送在 V.24 接口之间交换的信息。另一个 DLCI 值供选用，它可用作控制功能对控制功能的信息连接，这在 § 11 中予以叙述。每个 DLCI 的值在本建议的 § 9.2.7 中予以规定。

在使用选用的两个八位字节的地址字段（见 § 8.2.13）时，DLCI 还包括字节 2A 的比特 8 至比特 2。

8.2.1.2　命令/响应（C/R）比特字段

C/R（命令/响应）比特把帧标识为命令或响应。为了与 HDLC 规则保持一致，命令帧含有接收该命令帧的错误校正实体的“地址”，而响应帧含有发送该响应帧的错误校正实体的“地址”。如表 6/V.42 所规定的，对于某个给定的错误校正连接，地址字段的 DLCI 值保持不变，但 C/R 比特有变化。

表 6/V.42

命令/响应比特的用法

命令／响应	方向	C／R 值
命令	始发者 ⟶ 应答者	1
	应答者 ⟶ 始发者	0
响应	始发者 ⟶ 应答者	0
	应答者 ⟶ 始发者	1

8.2.1.3　地址字段扩展（EA）比特

根据 HDLC 的规则，把该字段每个八位字节的第一个发送的比特用于指示此字节是否是该字段最后一个字节，以此来扩展地址字段的范围。在本建议的范围内，地址字段最多为两个八位字节。

当 EA 比特在一个字节中被置成“1”时，它表示该字节是地址字段最后一个字节。当 EA 比特被置成 0 时，它表示后面还跟有地址字段的另一个字节。

8.2.2　控制字段格式

控制字段标识帧的类型，帧将是一个命令或响应。控制字段将含有序列号（在可以使用时）。

本建议规定三种类型的控制字段格式：无编号信息传送（I 格式），监督功能（S 格式）以及无编号信息

传送和控制功能（U 格式）。控制字段格式示于表 7/V.42 中。

表 7/V.42

控制字段格式

格式	控制字段比特(模 128) 8	7	6	5	4	3	2	1	
I 格式	N(S)							0	8 位字节 3
	N(R)							P	4
S 格式	X	X	X	X	S	S	0	1	3
	N(R)							P/F	4
U 格式	M	M	M	P/F	M	M	1	1	3

N（S） 发送者发送序列号
N（R） 发送者接收序列号
S 监督功能比特
M 修改功能比特
P/F 当作为命令发送时为询问比特
当作为响应发送时为终止比特
X 备用，置于 0

8.2.2.1 信息传送（I）格式

应该使用 I 格式来完成错误校正实体之间的信息传送。N（S），N（R）和 P 的功能都是独立的，即每个 I 帧有一个 N（S）序列号，一个 N（R）序列号和一个 P 比特。N（R）可用于对错误校正实体接收的更多的工帧进行确认或不进行确认，P 比特可以置成 0 或 1。

8.2.2.2 监督（S）格式

应该使用 S 格式来完成错误校正连接中的监控程序，如对 I 帧进行确认，请求重发一个或多个 I 帧和请求暂停 I 帧的发送。N（R）和 P/F 的功能是独立的，即每个监督帧有一个 N（R）序列号和一个 P/F 比特，N（R）可用于对错误校正实体接收的更多的 I 帧进行确认或不进行确认，P/F 比特可以置成 0 或 1。

8.2.2.3 无编号（U）格式

应该使用 U 格式来提供附加的连接控制程序和无编号的信息传送。U 格式不包含序列号，但是包括一个可以置成 0 和 1 的 P/F 比特。

8.2.3 控制字段参数和有关的状态变量

与控制字段格式有关的各种不同的参数在这一节中予以叙述。在这些参数中比特的编码是这样的，即在参数字段中号最小的比特是最低位。

8.2.3.1　询问/终止（P/F）比特

所有的帧都含有询问/终止（P/F）比特。P/F 比特在命令帧和响应帧中都完成一种功能。在命令帧中，P/F 比特称为 P 比特。在响应帧中，它称为 F 比特。错误校正实体使用置成 1 的 P 比特来请求（询问）等同的错误校正实体的响应帧。错误校正实体使用置成 1 的 F 比特表示对请求（询问）的命令发送的响应帧。

8.2.3.2　变量和序列号

8.2.3.2.1　模数

每个 I 帧均按序编号，编号可从 0 到 n－1（n 为序列号模数）。该模数等于 128，序列号就在整个模数范围内（从 0 到 127）循环。

注 — 本建议含有的状态变量和序列号的算术运算均按此模数运算进行。

8.2.3.2.2　发送状态变量 V（S）

在使用 I 帧命令时，每个连接应该有一个相关的 V（S）。V（S）表示要发送的下一个帧的序列号。V（S）可以取 O 到 n－1 中的任何值。每发送一个连续的 I 帧，V（S）值都要增加 1，但是它超过 V（A）的数目不能大于待确认的最大 I 帧数 K。K 值可以在 1≤K≤127 的范围之内。

8.2.3.2.3　确认状态变量 V（A）

在使用 I 帧命令和监督帧命令/响应时，每个连接应该有一个相关的 V（A）。V（A）标识其等同的实体已经确认的最后一个帧 V（A）－1 等于最后一个被确认的 I 帧的 N（S）。V（A）可以取 O 到 n－1 中的任何值。V（A）值应该由从其等同的实体接收的有效 N（R）值修改更新（见 § 8.2.3.2.6）。一个有效的 N（R）值应该在 V（A）≤N（R）≤V（S）的范围之内。

8.2.3.2.4　发送序列号

只有 I 帧才含有 N（S），即被发送的 I 帧的发送序列号。在要发送一个按序排列的 I 帧时，N（S）的值被置成与 V（S）相等的数值。

8.2.3.2.5　接收状态变量 V（R）

在使用 I 帧命令和监督帧命令/响应时，每个连接应该有一个相关的 V（R）。V（R）表示下一个按顺序要接收的 I 帧的序列号，V（R）可以取 O 到 n－1 中的任何值。每当接收到一个无差错的按序排列的 I 帧而该 I 帧的发送序列号 N（S）等于 V（S）时，V（R）值便增加 1。

8.2.3.2.6　接收序列号 N（R）

所有的 I 帧和监督帧都含有 N（R），即按顺序要接收的下一个帧的序列号。在要发送一个上述类型的帧时，N（R）值被置成与 V（R）相等的数值。N（R）表示发送 N（R）的错误校正实体已经正确地接收了序列号小于和等于 N（R）－1 的所有 I 帧。

8.2.4 帧的类型

8.2.4.1 命令和响应

任何一个错误校正实体都可以使用表 8/V.42 列出的命令帧和响应帧。为了采用 LAPM 规程，在表 8/V.42 中没有确定的那些帧的类型被列为未经规定的命令和(或)响应控制字段，要采取的行动在 § 8.5.5 中予以规定。

列于表 8/V.42 中的命令和响应在 § 8.2.4.2 至 § 8.2.4.14 诸节中予以定义。

表 8/V.42

命令和响应

格式	命令	响应	编码 8	7	6	5	4	3	2	1	
信息传送	I(信息)		N(S)							0	8 位字节 3
			N(R)							P	4
监督	RR(接收准备就绪)	RR 接收准备就绪	0	0	0	0	0	0	0	1	3
			N(R)							P/F	4
	RR(接收未就绪)	RR(接收未就绪)	0	0	0	0	0	1	0	1	3
			N(R)							P/F	4
	REJ (拒绝)	REJ (拒绝)	0	0	0	0	1	0	0	1	3
			N(R)							P/F	4
	SREJ (选择性拒绝)	SREJ (选择性拒绝)	0	0	0	0	1	1	0	1	3
			N(R)							P/F =0	4
无编号	SABME (置扩展的异步平衡方式)		0	1	1	P	1	1	1	1	3
		DM(拆线方式)	0	0	0	F	1	1	1	1	3
	UI(无编号信息)	UI (无编号信息)	0	0	0	P/F	0	0	1	1	3
	DISC(拆线)		0	1	0	P	0	0	1	1	3
		UA(无编号确认)	0	1	1	F	0	0	1	1	3
		FRMR (帧拒绝)	1	0	0	F	0	1	1	1	3
	XID (变换标识)	XID (变换标识)	1	0	1	P/F =0	1	1	1	1	3
	TEST (测试)		1	1	1	P=0	0	0	1	1	3

8.2.4.2　信息（I）命令

信息（I）命令的功能是在错误校正连接上传送按顺序编号的帧。该帧含有从 V.24 接口接收的以及由控制功能提供的数据。

8.2.4.3　置扩展的异步平衡方式（SABME）命令

SABME 无编号命令用于将被寻址的错误校正实体置于连接的状态。

SABME 命令不允许携带信息字段。错误校正实体尽快地发送 UA 响应以证实 SABME 命令已被接受。在接受此命令后，错误校正实体的 V（S），V（A）和 V（R）均置成 0。SABME 命令的发送表示清除所有异常状态。

在处理该命令时，未被确认的以前发送的 I 帧继续不予确认并舍弃。

8.2.4.4　拆线（DISC）命令

DISC 无编号拆线命令用于返回到拆线状态。

DISC 命令不允许携带信息字段。接收 DISC 命令的错误校正实体通过发送 UA 响应证实 DISC 命令已被接受。在发送该 DISC 命令的错误校正实体接收确认的 UA 或 DM 响应时，它就终止错误校正连接。

在处理该命令时，未被确认的以前发送的 I 帧继续不予确认并舍弃。

8.2.4.5　无编号的信息（UI）命令/响应

无编号的信息（UI）帧用于传送 I 帧携带的 DTE 信息流之外的控制信息。此控制信息可能与 DTE 的信息流有关（例如中断信号）。在 UI 帧的控制字段中不包含序列号。UI 帧的 P/F 比特置成 0。

有关这信息字段的编码在 § 12.3 中给出。

8.2.4.6　接收准备就绪（RR）命令/响应

RR 错误校正实体用监督帧以：

a）表示它准备接收 I 帧；

b）确认在以前接收的序列号小于和等于 N（R）－1 的所有 I 帧（按 § 8.4.3.1 的规定）；和

c）清除由同一个错误校正实体以前发送的 RNR 帧指示的占线状态。

除了指示错误校正实体的状态外，错误校正实体还可以使用 P 比特置 1 的 RR 命令询问其等同的错误校正实体的状态。

8.2.4.7　拒绝（REJ）命令/响应

拒绝错误校正实体用监督帧以请求重发从 N（R）编号开始的 I 帧。REJ 帧中的 N（R）值对序列号小于和等于 N（R）－1 的所有 I 帧进行确认。等待初始传输的一些新的帧可以在重发的 I 帧之后发送。

在某个时刻，对于给定的信息传送方向，只能建立一个 REJ 异常状态。在接收到 N（S）等于 REJ 帧的 N（R）的 I 帧后，就能清除（复位）该 REJ 异常状态。

REJ 帧的发送还能表示，发送的错误校正实体以前发送的 RNR 帧所报告的该错误校正实体的任何占线状态已被清除。

除了指示错误校正实体的状态之外，错误校正实体还可使用 P 比特置 1 的 REJ 命令询问其等同的错误校正实体的状态。

8.2.4.8　选择性拒绝（SREJ）命令/响应

选择性拒绝（SREJ）帧的实现是任选的。在实现该 SREJ 时，错误校正实体可用于请求重发一个编号为 N（R）的 I 帧。在本建议的范围内，SREJ 帧的 P/F 比特总是置成 0。在此情况下，SREJ 帧的 N（R）并不表示对任何 I 帧的确认。

在接收到 N（S）等于 SREJ 帧的 N（R）的 I 帧后，就清除每个 SREJ 异常状态。一个错误校正实体可以发送一个或多个 SREJ 帧，每个 SREJ 帧含有一个不同的 N（R），其 P/F 比特在清除一个或多个以前的 SREJ 异常状态之前均置成 0。

在 SREJ 帧指示的 I 帧之后发送的 I 帧，不能因为接收到一个 SREJ 而进行重发。等待初始传输的另外一些 I 帧，可以在重发 SREJ 帧要求的那个特定的 I 帧之发送。

8.2.4.9　接收未就绪（RNR）命令/响应

RNR 监督帧由错误校正实体用于指示占线状态，即暂时不能接收更多的 I 帧。RNR 帧中的 N（R）值对序列号小于和等于 N（R）－1 的 I 帧进行确认。

除了指示错误校正实体的状态之外，错误校正实体还可以使用 P 比特置 1 的 RNR 命令询问其等同的错误校正实体的状态。

8.2.4.10　无编号的确认（UA）响应

UA 错误校正实体用无编号响应对确定方式命令（SABME 或 DISC）的接收和接受进行确认。在发送 UA 响应之后，才能处理被接收的确定方式的命令。在 UA 响应中不允许使用信息字段。UA 响应的发送表示清除由同一个错误校正实体以前发送的 RNR 帧报告的任何占线状态。

8.2.4.11　拆线方式（DM）响应

DM 错误校正实体用无编号响应对其等同的实体报告，该错误校正实体处于拆线状态和（或）不能或不愿意进入连接状态。在 DM 响应中不允许使用信息字段。

8.2.4.12　帧拒绝（FRMR）响应

FRMR 无编号响应可以由错误校正实体接收，它报告通过重发同一个帧仍不能纠正的差错状态，即至少是因接收到一个有效帧而引起的下列状态中的一种状态：

a）接收到未规定或没有实现的命令或响应控制字段；

b）接收到长度有误的监督帧或无编号帧；

c）接收到无效的 N（R）；或

d）接收到信息字段超过规定的最大长度的 I 帧。

未规定的控制字段是指表 8/V.42 中没有列出的控制字段编码。

有效的 N（R）值是在 V（A）≤N（R）≤V（S）范围内的数值。

紧随控制字段并由 5 个八位字节组成的信息字段与该响应一起送回，并提供发送 FRMR 响应的原因。该信息字段的格式在图 9/V.42 中给出。

8.2.4.13　交换标识（XID）命令/响应

XID 帧被用于交换一般的标识信息。在 XID 帧的控制字段中不包含序列号。XID 帧的 P/F 比特置成 0。

8	7	6	5	4	3	2	1	
被拒绝帧控制字段								8 位字节 5 6
V(S)							0	7
V(R)							C/R	8
0	0	0	0	Z	Y	X	W	9

被拒绝的帧的控制字段是引起帧拒绝的被接收帧的控制字段。在被拒绝的帧是个无编号帧时，该被拒绝帧的控制字段位于字节 5，字节 6 被置成 0000 0000。

V（S）是报告拒绝状态的错误校正实体的当前发送状态变量值。

C/R 置成 1，如果被拒绝帧是个响应，

C/R 置成 0，如果被拒绝帧是个命令。

V（R）是报告拒绝状态的错误校正实体的当前接收状态变量值。

W 置成 1 表示在字节 5 和 6 中接收和回送的控制字段是未规定和没有实现的。X 置成 1 表示在字节 5 和 6 中接收和回送的控制字段被认为是无效的，因为该帧含有一个该帧不允许使用的信息字段，或者该帧是一个长度有误的监督帧或无编号帧。W 比特必须与 X 比特一起置 1。

Y 置成 1 表示被接收的信息字段超过了报告拒绝状态的错误校正实体规定的最大信息字段长度（N401）。

Z 置成 1 表示在字节 5 和 6 中接收和回送的控制字段含有无效的 N（R）。

字节 7 的比特 1 和字节 9 的比特 5 到 8 都应置成 0。

图 9/V.42

FRMR 信息字段格式

在本建议的范围内，XID 帧的信息字段被用于协商/指示参数值和选用规程。信息字段的编码在 § 12.2 中给出。

8.2.4.14　测试（TEST）命令

测试命令帧的实现是选用的。在实现测试命令帧时，它被用于在两个控制功能之间进行环回测试。在 TEST 帧的控制字段中不包含序列号。测试命令帧的 P 比特置成 0。

在该帧中也可以包括本建议没有规定的信息帧。起始环回测试的控制功能选择信息字段的内容。对环回测试进行响应的控制功能回送从起始者接收的信息字段。

8.2.5　定时器的使用

为了实现以下各节中的不同功能，使用定时器确保本协议操作无误。在这些章节中使用下列术语描述定时器的操作：

a）启动或重新启动某个定时器意味着使该定时器从某个预定的值开始工作；

b）停止某个定时器意味着定时器不再工作，而且在定时器停止工作时定时器的数值是没有意义的。

8.3　错误校正连接的建立

8.3.1　概述

使用本节规定的程序来建立错误校正连接（即从拆线状态到连接状态），为了将用户数据从 V.24 接口

传送到 V.24 接口。

在接收其控制功能的 L-ESTABLISH 请求原语后，差错控制功能应试图建立错误校正连接。L-ESTABLISH 请求原语还可用于重新建立错误校正连接（见 § 8.4.9）。在任何一种情况下，错误校正实体发送一个 SABME 帧。在此，除了无编号格式帧之外，对于所有接收的帧都应置之不理。

8.3.2 详细的程序

8.3.2.1 建立程序

通过发送 SABME 命令，请求建立错误校正连接。所有存在的异常状态都应清除掉，重发计数器应该复位，然后启动定时器 T401（定时器 T401 在 § 9.2.1 中予以规定）。

注 1 — 为了避免对接收的 DM 帧理解错误，在发送 SABME 帧时，其 P 比特应该置成 1。

注 2 — 在检测阶段（如果使用这一阶段）之后，或者在建立物理连接（如果没有使用检测阶段）之后，在发送上述帧作为第一个协议帧时，始发者应该首先发送标志序列，发送的时间足以保证至少发送 16 个标志序列。

由于接收到一个 L-ESTABLISH 请求原语而发送一个 SABME 命令，这意味着要舍弃在排队中的所有数据。

注 — 在发送或接收一个 SABME 帧来建立或重新建立（见 § 8.4.9）错误校正连接时，对于差错控制功能来说，任何未被确认的 I 帧继续不予确认。处理这些 I 帧信息字段内容的责任被回复到控制功能。由控制功能决定是否将这些信息字段的内容重新分配给差错控制功能。

如果接收 SABME 命令的错误校正实体能够建立错误校正连接（按照接收到控制功能对 L-ESTABLISH 指示原语进行响应而发送的 L-ESTABLISH 响应原语所表示的规定），它应该：

— 用一个 UA 响应进行响应，其 F 比特置成与接收的 SABME 命令中的 P 比特相同的二进制数值；
— 把 V（S），V（R）和 V（A）置成 0；
— 认为错误校正连接已经建立并进入连接状态；
— 清除所有存在的异常状态；
— 清除任何现有的等同实体接收者的占线状态；和
— 启动定时器 T403（定时器 T403 至 § 9.2.6 中予以规定），如果实现该定时器。

如果控制功能不能接受错误校正连接的建立（按照控制功能对 L-ESTABLISH 指示原语进行响应而发送 L-RELEASE 请求原语所表示的规定），错误校正实体应该使用 DM 响应对 SAMBE 命令进行响应，DM 响应的 F 比特置成与接收的 SAMBE 命令中的 P 比特相同的二进制数值。

在接收到 F 比特置成 1 的 UA 响应之后，SABME 命令的始发者应该：

— 停止定时器 T401；
— 启动定时器 T403，如果实现这个定时器；
— 把 V（S），V（S）和 V（A）置成 0；和
— 认为错误校正连接已经建立（即进入连接状态），并使用一个 L-ESTABLISH 证实原语通知控制功能。

在接收到 F 比特置 1 的 DM 响应后，SAMBE 命令的始发者应该（发送一个 L-RELEASE 指示原语）通知其控制功能不能建立错误校正连接，并停止定时器 T401。在此情况下，应该对 F 比特置 0 的 DM 响应置之不理。

在错误校正实体起始的重新建立期间接收的 L-RELEASE 请求原语，应该在重新建立程序完成之后处理。

8.3.2.2 定时器T401到时的程序

如果在F比特置1的UA或DM响应被接收之前定时器T401到时，则错误校正实体应该：

— 按上面的程序重发SAMBE；

— 重新启动定时器T401；和

— 重发计数器（N400）增值。

在SAMBE命令重发N400次而没有收到响应之后，错误校正实体应该使用L-RELEASE指示原语把这情况通知控制功能。在排队中的任何数据均被舍弃。

N400的数值在§9.2.2中予以规定。

8.4 V.24接口的用户数据的传送

在对接收的SABME命令发送UA响应之后，或者在接收到对发送的SAMBE命令的UA响应之后，可以开始信息传送。本节讨论V.24接口的用户数据的传送。

8.4.1 发送I帧

通过L-DATA请求原语，错误校正实体从控制功能接收的数据应该在I帧中发送。控制字段的参数N（S）和N（R）应分别指定为V（S）和V（R）的数值。在I帧发送完毕后，V（S）应该增加1。

如果在发送I帧时定时器T401不运转，则应启动该定时器。如果定时器T401到时，则应遵照§8.4.8规定的程序。

如果V（S）等于V（A）加K（K是待确认的最大I帧数——见§9.2.4），则错误校正实体不能再发送任何新的I帧，但可以象§8.4.4和§8.4.5描述的那样，因差错恢复程序而重发一个I帧。

在错误校正实体处于其自己的接收者的占线状态时，如果等同的接收者没有处于占线状态，则它仍可以发送I帧。

注 — 在定时器恢复状态（见§8.5.3）期间接收的L-DATA请求原语应该排队。

8.4.2 接收I帧

接收I帧与定时器恢复状态无关，在错误校正实体的接收者没有处于占线状态并接收到N（S）等于当时V（R）的有效I帧时，错误校正实体应该：

— 使用L-DATA指示原语将此帧的信息字段传送给控制功能；

— 将其V（R）增加1，并按下列规定行动。

8.4.2.1 P比特置成1

如果接收的I帧的P比特被置成1，则错误校正实体应接下面一种方式对其等同实体进行响应：

— 如果接收I帧的错误校正实体没有处于其自己的接收者的占线状态，则该错误校正实体应发送F比特置成1的RR响应；

— 如果接收I帧的错误校正实体处于其自己的接收者的占线状态，则该错误校正实体应发送F比特置成0的RNR响应。

8.4.2.2 P比特置成0

如果接收的I帧的P比特被置成0，

a) 如果错误校正实体没有处于其自己的接收者的占线状态，

— 如果没有 I 帧要发送，或者如果有一个 I 帧要发送，但存在等同实体接收者的占线状态，则该错误校正实体应该发送 F 比特置成 0 的 RR 响应；或

— 如果有一个 I 帧要发送，而且不存在等同实体接收者的占线状态，则该错误校正实体应该按 §8.4.1 的规定发送 N（R）置成 V（R）当前数值的 I 帧；或

b) 如果在接收该 I 帧时，错误校正实体处于其自己的接收者的占线状态，则该错误校正实体应该发送 F 比特置成 0 的 RNR 响应。

在错误校正实体处于其自己的接收者的占线状态时，该错误校正实体应该按 §8.4.7 的规定对任何接收的 I 帧进行处理。

8.4.3 发送和接收确认

8.4.3.1 发送确认

每当错误校正实体发送一个 I 帧或一个 RR，RNR 或 REJ 监督帧，N（R）应该置成与 V（R）相同的数值。

8.4.3.2 接收确认

即使在其自己的接收者的占线状态或者在定时器恢复状态，当错误校正实体接收到一个有效 I 帧或一个 RR，RNR 或 REJ 监督帧时，它应该把这个帧中含有的 N（R）视为对它发送的 N（S）小于和等于接收的 N（R）－1 的所有 I 帧的确认。V（A）应该置成 N（R）。在错误校正实体接收到 N（R）大于 V（A）的有效 I 帧或 RR，RNR 或 REJ 监督帧（实际上是对几个 I 帧的确认）时，或者当它接收到 N（R）等于 V（A）的 REJ 帧时，它应该停止定时器 T401。在错误校正实体接收到 N（R）等于或大于 V（A）的 SREJ 监督帧时，即使在 SREJ 帧中含有的 N（R）没有确认功能，它应停止定时器 T401。

注 1 — 如果发送 P 比特置成 1 的 RR，RNR 或 REJ 监督帧而没有得到确认，则不能停止定时器 T401。

注 2 — 在错误校正实体接收有效的 I 帧时，如果它处于其等同实体的接收者占线状态（即远端错误校正实体已指示占线状态），则定时器 T401 不能停止。

如果由于接收一个 I，RR 或 RNR 帧而停止定时器 T401，又如果还有待确认的 I 帧未被确认，则错误校正实体应该重新启动定时器 T401。如果在那时候定时器 T401 到时，则错误校正实体应该遵守 §8.4.8 规定的关于未确认 I 帧的恢复程序。

如果由于接收到一个 REJ 帧而停止定时器 T401，则错误较正实体应该遵守 §8.4.4 中规定的重发程序。

如果由于接收到一个 SREJ 帧而停止定时器 T401，则错误校正实体应该遵守 §8.4.5 中有关选择性重发的规定，并停止定时器 T401。如果在那时候定时器 T401 到时，则错误校正实体应该遵守 §8.4.8 规定的关于未确认 I 帧的恢复程序。

8.4.4 接收 REJ 帧

在接收有效的 REJ 帧时，错误校正实体应该按下列规定行动：

a) 如果它没有处于定时器恢复状态：

— 清除现有的等同实体接收者的占线状态；

— 将其 V（S）和 V（A）置成 REJ 帧控制字段的 N（R）数值；

— 停止定时器 T401；
— 如果实现定时器 T403，则启动该定时器；
— 如果 REJ 帧是个 P 比特置成 1 的 REJ 命令帧，则发送 F 比特置 1 的适当的监督响应帧（见§8.4.6 中的注 2）；
— 考虑到下面 1）至 3）项及其后面那段的规定，按§8.4.1 的规定，尽快地发送相应的 I 帧；并且
— 如果被接收的帧是个 F 比特置成 1 的 REJ 响应帧，则注意协议已经遭到破坏。

b） 如果它处于定时器恢复状态而且 REJ 帧是个 F 比特置成 1 的 REJ 响应帧：
— 清除现有的等同实体接收者的占线状态；
— 将其 V（S）和 V（A）置成 REJ 帧控制字段的 N（R）的数值；
— 停止定时器 T401；
— 如果实现定时器 T403 则启动该定时器；和
— 考虑到下面 1）至 3）项及其后面的那段规定，按§8.4.1 的规定，应尽快地发送相应的 I 帧。

c） 如果它处于定时器恢复状态而且该 REJ 帧不是 F 比特置成 1 的 REJ 响应帧：
— 清除现有的等同实体接收者的占线状态；
— 将其 V（S）和 V（A）置成 REJ 帧控制字段的 N（R）的数值；和
— 如果 REJ 帧是个 P 比特置 1 的 REJ 命令帧，则发送 F 比特置成 1 的适当的监督响应帧（见§8.4.6 中的注 2）。

发送 I 帧应考虑以下规定：

1） 如果错误校正实体在接收 REJ 帧时正在发送一个监督帧，它应该先发送完毕该监督帧，然后再开始发送请求的 I 帧；

2） 如果错误校正实体在接收 REJ 帧时正在发送一个 SAMBE 命令、DISC 命令、UA 响应或 DM 响应，则它应该对重发的请求置之不理；并且

3） 如果错误校正实体在接收 REJ 帧时没有发送任何帧，则它应该立即开始发送请求的 I 帧。

应该发送从被接收的 REJ 帧中标识的 I 帧开始的所有待确认的 I 帧。当未发送的其它 I 帧可以在重发的 I 帧之后发送。

8.4.5 接收 SREJ 帧

如果协商同志在错误校正连接上使用选用的选择性重发程序，则在接收 SREJ 帧之后，要重发 N（S）等于 SREJ 帧中 N（R）的 I 帧。由于接收到 SREJ 帧，不能重发其它 I 帧（但是可以发送等待初始传输的 I 帧）。

发送 I 帧应该考虑以下规定：

1） 如果错误校正实体在接收 SREJ 帧时正在发送一个监督帧，则它应该先发送完毕该监督帧，然后再开始发送请求的 I 帧；
2） 如果错误校正实体在接收 SREJ 帧时正在发送一个 SABME 命令、DISC 命令、UA 响应或 DM 响应，则它应该对重发的请求置之不理；和
3） 如果错误校正实体在接收 SREJ 帧时没有发送任何帧，则它应该立即开始发送请求的 I 帧。

如果没有同意使用选用的选择性重发程序，则 SREJ 帧的接收应该作为未被承认的命令/响应控制字段来处理（见§8.5.5）。

8.4.6 接收 RNR 帧

在接收到一个有效的 RNR 命令或响应后，如果错误校正实体不在进行确定方式的操作（即不在发送 SABME 或 DISC 帧），它应该置等同实体的接收者占线状态，然后：

— 如果该帧是 P 比特置 1 的 RNR 命令，又如果错误校正实体没有处于其自己的接收者的占线状态，则该错误校正实体应该用 F 比特置成 1 的 RR 响应进行响应，如果错误校正实体处于其自己的接收者占线状态，则该错误校正实体应该用 F 比特置成 1 的 RNR 响应进行响应；并且

— 如果该帧是个 F 比特置成 1 的 RNR 响应，则应该清除现有的定时器恢复状态，并使用 RNR 响应中含有的 N（R）来更新 V（S）。

该错误校正实体应注意等同实体接收者的占线状态，而且不能对远端的错误校正实体发送任何 I 帧。

注 — 任何 RR 或 RNR 命令帧（不管 P 比特置成什么数值）中的 N（R）不能用于更新发送状态变量 V（S）。

然后，该错误校正实体应该：

— 把接收的 RNR 帧中含有的 N（R）视为对已经（重新）发送的 N（S）小于和等于 N（R）—1 的所有 I 帧的确认，并且将其 V（A）置成 RNR 帧中含有的 N（R）数值；和

— 除非还在期望接收 F 比特置成 1 的 RR，RNR 或 REJ 监督响应帧，否则重新启动定时器 T401。

如果定时器 T401 到时，则错误校正实体应该：

— 如果它还没有处于定时器恢复状态，则进入定时器恢复状态，并将重发计数变量复位；或

— 如果它已经处于定时器恢复状态，则对其重发计数变量加 1。

然后，该错误校正实体应该：

a） 如果重发计数变量小于 N400：

  — 发送 P 比特置成 1 的适当的 RR，RNR 或 REJ 监督帧（见下面注 2）；

  — 重新启动定时器 T401；和

b） 如果重发计数变量等于 N400，则按 § 8.4.9 规定起始重新建立程序。

接收 P 比特置成 1 的 RR，RNR 或 REJ 监督帧的错误校正实体，应该尽快地使用 F 比特置 1 的 RR，RNR 或 REJ 监督响应帧（见下面的注 2）进行响应，并指出是否还存在其自己的接收者的占线状态。

在接收到 F 比特置 1 的 RR，RNR 或 REJ 监督响应之后，错误校正实体应该停止定时器 T401，并且：

— 如果该响应是个 RNR 响应，则清除等同实体接收者的占线状态，而且错误校正实体可以按照 § 8.4.1 或 § 8.4.4 的规定发送新的 I 帧或重发 I 帧；或

— 如果该响应是个 RNR 响应，则接收该响应的错误校正实体应该按照本节第一小段的规定进行操作。

如果在询问过程中接收到 P 比特置 0 或 1 的监督命令（RR，RNR 或 REJ），或者接收到 F 比特置 0 的监督响应帧（RR，RNR 或 REJ），错误校正实体应该：

— 如果该监督帧是个 RR 或 REJ 命令帧或者是个 RR 或 REJ 响应帧，则清除等同实体接收者的占线状态，如果接收的监督帧是个 P 比特置 1 的命令，则发送 F 比特置成 1 的适当的响应帧（见下面的注 2）。但是，要在接收 F 比特置 1 的适当的监督响应帧之后，或者在定时器 T401 到时之后，才能发送和重发 I 帧；或

— 如果该监督帧是个 RNR 命令帧或者是个 RNR 帧，则保持等同实体接收者的占线状态，如果接收的监督帧是个 P 比特置成 1 的命令，则发送 F 比特置成 1 的适当的监督响应帧（见下面的注 2）。

在接收 SABME 命令后，错误校正实体应该清除等同实体接收者的占线状态。

注 2 — 如果错误校正实体没有处于其自己的接收者的占线状态，而是处于拒绝异常状态（即已经检测到 N（S）序列号差错而且已经发送了 REJ 帧，但是还没有接收到清求的 I 帧），则适当的监督帧是 RR 帧。

如果错误校正实体没有处于其自己的接收者的占线状态，但是它处于N（S）序列号差错的异常状态（即已经检测到N（S）序列号差错，但还没有发送REJ帧），则适当的监督帧是RNR帧。

如果错误校正实体处于其自己的接收者的占线状态，则适当的监督帧是RNR帧。

否则，适当的监督帧是RR帧。

8.4.7 自己的接收者占线状态

当错误校正实体进入其自己的接收者占线状态时，它应尽快地发送一个RNR帧。

该RNR帧可以是：

— F比特置成0的RNR帧；

— F比特置成1的RNR帧，如果在接收P比特置成1的命令帧后进入这一状态；或

— P比特置成1的RNR命令，如果在定时器T401到时后进入这一状态。

所有被接收的P比特置成0的I帧，在更新V（A）后，均被舍弃。

所有被接收的P/F比特置成0的RR，RNR，REJ监督帧都应该进行处理，其中包括更新V（A）。

所有被接收的P/F比特置成0的SREJ监督帧都应该接§8.4.5的规定进行处理。

所有被接收的P比特置成1的I帧，在更新V（A）后，均被舍弃。但是，应该发送F比特置成1的RNR帧。

所有被接收的P比特置成1的RR，RNR，REJ监督帧都应该进行处理，其中包括更新V（A）。应该发送F比特置成1的RNR帧。

为了对等同的错误校正实体指出已经清除其自己的接收者的占线状态，错误校正实体应该发送一个RR帧，如果还没有报告以前检测到的N（S）序列号差错，则发送其N（R）置成V（R）当时数值的REJ帧，或者发送SREJ帧（如果商定同意使用此帧）。

发送一个SABME命令或UA响应（为了对SABME命令进行响应），这也对其等同的错误校正实体指出已经清除其自己的接收者的占线状态。

8.4.8 等待确认

错误校正实体应该保持一个内部的重发计数变量。

如果定时器T401到时，则错误校正实体应该：

— 如果它还没有处于定时器恢复状态，则进入定时器恢复状态，并将重发计数变量复位；或

— 如果它已经处于定时器恢复状态，则对其重发计数变量加1。

然后，错误校正实体应该：

a） 如果重发计数变量的值小于N400，则重新启动定时器T401，并发送P比特置成1的适当的监督命令（见§8.4.6的注2）；或

b） 如果重发计数变量的值等于N400，则按§8.4.9的规定起始重新建立程序。

在错误校正实体接收到一个F比特置成1的有效的RR、RNR或REJ监督响应帧时，定时器恢复状态被清除。如果被接收的RR，RNR或REJ监督帧的N（R）在其当时的V（A）和当时的V（S）的范围之内（这两个值也包括在内），该错误校正实体应该将其V（S）置成被接收的N（R）的数值。如果被接收的监督帧响应是个RR或REJ响应，则定时器T401应该停止，然后该错误校正实体应适当地恢复I帧的发送或重发。如果被接收的监督响应是个RNR响应，则应该停止和重新启动定时器T401，以便按照§8.4.6的规定进行询问的程序。

8.4.9 错误校正连接的重新建立

8.4.9.1　重新建立的准则

在这一节中规定重新建立错误校正连接如下：

— 在连接状态期间接收到 SABME；
— 接收到控制功能的 L—ESTABLISA 请求原语（见§8.3.1）；
— 在定时器恢复状态期间 N400 重发失败（见§8.4.8）；
— 出现如§8.5.5 中规定的帧拒绝状态；
— 在连接状态期间接收到 FRMR 响应帧（见§8.5.6）；
— 在连接状态期间拉收到一个非请求的 F 比特置成 0 的 DM 响应（见§8.5.7）；
— 在定时器恢复状态期间接收到 F 比特置成 0 的 DM 响应。

8.4.9.1　规程

在所有重新建立的情况下，错误校正实体应该遵守§8.3 中规定程序。所有本地发生的重新建立状态将导致 SAMBE 的发送。

在任一错误校正实体起始重新建立的情况下，如果在重新建立之前 V（S）>V（A），则该错误校正实体还应该对控制功能发送一个 L-ESTABLISH 指示原语，并舍弃排队中的所有 I 帧。

在控制功能起始重新建立的情况下，或者如果在重新建立期间出现 L-ESTABLISH 请求原语，则应该使用 L-ESTABLISH 证实原语。

8.5　异常状态的报告和恢复

由于出现物理连接差错或错误校正实体的规程差错，可能会发生异常状态。

在某个错误校正实体检测到异常状态后可用于恢复的差错恢复程序在本节中予以规定。

8.5.1　N（S）序列号差错

在被接收的有效 I 帧所含有的 N（S）值不等于接收端的 V（R）时，接收端发生 N（S）序列号差错的异常状态。该接收端的行动取决于是否已经商定同意在错误校正连接上使用选用的选择性重发程序。如果该接收端已经商定同意使用这种选用程序，则 N（S）不等于接收端 V（R）的 I 帧的信息字段应该保留下来，随后再传递给控制功能，该信息字段要保留到接收预期的 I 帧（即 I 帧的 N（S）=V（R））为止。如果没有商定使用该选择性重发程序，则 N（S）不等于 V（R）的所有 I 帧的信息字段都应舍弃。

在任何一种情况下，在接收到 N（S）正确的 I 帧之前，接收端不能对产生序列号差错的 I 帧进行确认（不能将其 V（R）加 1），也不能对在它后面的任何 I 帧进行确认。

接收一个或多个序列号有错但其它方面都正确无误的 I 帧或随后的 RR，RNR 和 REJ 监督帧的错误校正实体，应该使用控制字段含有的 N（R）和 P 比特的置数来完成连接控制功能，例如接收对以前发送的 I 帧的确认并使错误校正实体进行响应，如果 P 比特被置 1。所以，重发的 I 帧含有的 N（R）值和 P 比特可能是更新的，与原来发送的 I 帧中的 N（R）和 P 比特的数值不同。

在检测到一个 N（S）序列号差错之后，接收的错误校正实体使用 REJ 帧或 SREJ 帧，来起始异常状态的恢复（重发）。

在给定的信息传送方向上一次只能建立一个 REJ 异常状态。在给定的信息传送方向上，一次可以建立任何数量的 SREJ 异常状态。

接收 REJ 命令或响应的错误校正实体应该从 REJ 帧中 N（R）指出的 I 帧开始按顺序发送（重发）I 帧。

接收 SREJ 命令或响应帧的错误校正实体应该开始重发 SREJ 帧中 N（R）指出的 I 帧。

在接收到请求的 I 帧时，或者在接收到 SAMBE 或 DISC 命令时，清除 REJ 或 SREJ 异常状态。

不可重发 REJ 或 SREJ 帧（如果丢失 REJ 或 SREJ 帧，在远端错误校正实体中的定时器 T401 的到时，将

使请求的I帧得以重发)。但是，如果对被接收的I帧的检查指出已经重发请求的I帧，但仍没有满足拒绝状态的要求，则可以按选用方式建立新的REJ或SREJ状态，重发REJ或SREJ帧。

8.5.2 N（R）序列号差错

在接收到一个含有无效N(R)值的有效监督帧或I帧时，便在发送端出现N(R)序列号差错异常状态。一个有效的N（R）应该在V（A）≤N（R）≤V（S）的范围之内。

序列号和格式均正确的I帧中的信息字段可以通过L-DATA指示原语传递给控制功能。

错误校正实体应该遵照§8.4.9.2的规定起始重新建立。

8.5.3 定时器恢复状态

如果由于传输之故错误校正实体没有接收到任何I帧，或者没有接收到I帧序列中的最后一个帧，它将不检测序号差错的异常状态，因而将不发送REJ或SREJ帧。

发送未被确认的I帧的错误校正实体应该在定时器T401到时后按§8.4.8的规定采取适当的恢复行动，以决定I帧的重发必须从哪里开始。

8.5.4 无效帧状态

被接收的任何无效帧（按§8.1.3的规定）都应舍弃，无需采取任何行动。

作为对于被接收的具有FCS差错的帧进行响应的选用规程，错误校正实体可以发送REJ帧，而不是对该帧置之不理，不采取任何行动。在其它所有情况下，被接收的帧应该舍弃，而且不通知控制功能该帧的接收情况。

8.5.5 帧拒绝状态

§8.2.4.1（第一段）和§8.2.4.12的b，c，d项描述的状态中的一种状态能够产生帧拒绝状态。

在出现帧拒绝状态时，错误校正实体应起始重新建立（见§8.4.9.2）。

注 — 为了能令人满意地进行操作，接收端必须能够在§8.1.3规定的无效帧和信息字段超过最大规定长度的I帧（见§8.2.4.12中的d）项）之间进行鉴别。如果接收到的帧为允许的最长帧的两倍再加上两个八位字节，但是没有检测到一个标志，则认为这是个没有定界的帧，因而将它舍弃。

8.5.6 FRMR响应帧的接收

在连接状态接收到FRMR响应帧之后，错误校正实体应该起始重新建立（见§8.4.9.2）。

8.5.7 非请求的响应帧

在接收到非请求的响应帧后要采取的行动在表9/V.42中予以规定。

表 9/V.42

在接收非请求的响应帧后采取的行动

非请求的响应帧	拆线状态	等待连接建立	等待连接释放	连接状态	
				没有处于定时器恢复状态	处于定时器恢复状态
UA 响应 F=1	置之不理*	（请求的）	（请求的）	置之不理*	置之不理*
UA 响应 F=0	置之不理*	置之不理*	置之不理*	置之不理*	置之不理*
DM 响应 F=1	置之不理	（请求的）	（请求的）	置之不理*	（请求的）
DM 响应 F=0	建立连接	置之不理	置之不理	重新建立连接	重新建立连接
RR，RNR，REJ 响应 F=1	置之不理	置之不理	置之不理	置之不理*	（请求的）
RR，RNR，REJ 响应 F=0	置之不理	置之不理	置之不理	（请求的）	（请求的）
SREJ 响应 F=1	置之不理	置之不理	置之不理	重新建立连接	重新建立连接
SREJ 响应 F=0	置之不理	置之不理	置之不理	（请求的）	（请求的）

注 1 — 对于标有星号的“置之不理”的情况，错误校正实体可以通知控制功能协议遭到破坏。

注 2 — 标有“（请求的）”情况表示协议操作正确无误。

8.6 用户控制信息的传送

使用 UI 帧的信息字段传送用户控制信息。UI 帧具有与用以传送用户数据相同数值的 DLCI。

一般说来，用户控制信息的传送可以立即进行，或者与用户数据一起按顺序进行。在第一种情况下，在发送完当时的 I 帧（如果有 I 帧发送）后，应立即发送 UI 帧。在第二种情况下，只有在接收到对所有未确认的 I 帧的确认之后，才能发送 UI 帧。在发送 UI 帧之后，是否可以立即恢复随后 I 帧的发送，或者还需等待某个事件，要视发送的控制信息类型而定。

要了解在 V.24 接口之间发送中断信号的程序，请看 § 8.13。

8.7 有次序地释放错误校正连接

8.7.1 概述

使用这些程序返回到拆线状态。

控制功能使用 L-RELEASE 请求原语请求释放错误校正连接。

除了在释放程序接收到的未编号帧之外的所有帧均不被理睬。

所有未完成的 L-DATA 和 L-SIGNAL 请求原语以及在排队中的所有有关的帧都应舍弃掉。

8.7.2 释放程序

错误校正实体应该发送拆线（DISC）命令来起始释放连接的请求。

注 — 为了避免对被接收的 DM 响应帧产生错误的理解，应该始终发送 P 比特置 1 的 DISC 帧。

然后，应该启动定时器 T401，并将重发计数器复位。

在连接状态期间接收 DISC 命令的错误校正实体应该发送一个 UA 响应，其 F 比特置成与接收的 DISC 命令中 P 比特相同的二进制数值。对于控制功能应该传送一个 L-RELEASE 指示原语，并且进入拆线状态。

如果 DISC 命令的始发者接收到：

— F 比特置成 1 的 UA 响应；或

— F 比特置成 0 的 DM 响应，表示等同的错误校正实体已经处于拆线状态，

则它应该进入拆线状态，并停止定时器 T401。

发送 DISC 命令的错误校正实体现在处于拆线状态，并用 L-RELEASE 指示原语通知其控制功能。关于该状态的一些情况在 § 8.8 中予以规定。

8.7.3 定时器 T401 到时的程序

如果在接收 F 比特置 1 的 UA 或 DM 响应之前定时器 T401 到时，则 DISC 命令的始发者应该：

— 按 § 8.7.2 的规定重发 DISC 命令；

— 重新启动定时器 T401；和

— 将重发计数器加 1。

如果错误校正实体没有象 § 8.7.2 规定的那样接收到正确的响应，在 N400 次恢复尝试之后，错误校正实体应该进入拆线状态，并用 L-RELEASE 指示原语通知其控制功能。

8.8 拆线状态

在拆线状态期间：

— DISC 命令的接收应该导致发送 F 比特置成被接收的 P 比特数值的 DM 响应；

— 在接收 SABME 命令之后，应该遵守 § 8.3 规定的程序；

— 在接收 F 比特置成 0 的非请求的响应后，如果错误校正实体能够起始这一程序，而控制功能又愿意这样做，则该实体应该发送 SAMBE 来起始错误校正建立程序（见 § 8.3.2.1）。否则，应该对 DM 置之不理；和

— 所有其它帧的类型均应舍弃。

8.9 无编号命令和响应的碰撞

8.9.1 发送和接收的确定方式的命令相同

如果发送和接收的无编号确定方式的命令（SABME 或 DISC）相同，则错误校正实体应该尽快地发送 UA 响应。在接收 UA 响应之后，应该进入所指示的状态（如果命令为 SABME，则该状态为连接状态，如果命令为 DISC，则该状态为拆线状态）。该错误校正实体应该使用适当的原语通知其控制功能。

8.9.2 发送和接收的确定方式的命令不同

如果发送和接收的无编号确定方式的命令（SABME 或 DISC）不同，则错误校正实体应该尽快地发送 DM 响应。在接收 F 比特置 1 的 DM 响应之后，该错误校正实体应该进入拆线状态），并使用 L-RELEASE 指示原语通知其控制功能。

8.9.3 非请求的 DM 响应和 SABME 或 DISC 命令

对与 SABME 或 DISC 命令发生碰撞的 F 比特置 1 的 DM 响应应该置之不理。

8.10 参数值和选用规程的协商/指示

8.10.1 概述

在接收其控制功能的 L-SETPARM 请求原语之后，错误校正实体应该使用 XID 帧起始与远端 DCE 协商/指示年数值和选用规程的程序。如果可以进行数据传送（即错误校正连接处于连接状态），则错误校正实体应该首先对其等同的实体发送 P 比特置 1 的 RNR 命令（见 § 8.4.7），并停止 I 帧的发送。

注 — 这是必需的，因为要进行协商/指示的参数/规程可能会影响控制 I 帧传输的程序。

在协商/指示过程完成后，应该记录所产生的参数值/规程设置。如果已经起始占线状态作为改变参数值/规程设置的部分程序（见上面的规定），则应该发送清除占线状态的指示。

9 和 10 两节分别指出可以协商/指示的参数和规程，而 § 12.2 指出 XID 帧的信息字段的编码。

8.10.2 协商/指示程序

在接收 L-SETPARM 请求原语之后，错误校正实体应该发送一个 XID 命令帧。该帧的信息字段用于对远端错误校正实体传送要协商/指示的参数/规程。然后，应该启动定时器 T401，并将重发计数器 N400 复位。

注 — 在检测阶段（如果使用这个阶段）或物理连接建立（如果没有使用检测阶段）之后发送上述帧作为第一个协议帧时，始发者应该首先发送标志码型，发送的时间要足以保证至少发送 16 个标志码型。

在接收用于参数/规程的协商/指示的 XID 命令帧之后，差错控制功能应该对其控制功能发送一个 L-SETPARM 指示原语，并将信息字段的内容传送给控制功能。

在接收其控制功能的 L-SETPARM 响应原语之后，差错控制功能应该返回在 XID 响应帧信息字段中指示的参数值/规程设置。

如果在协议建立阶段请求和同意使用 32 位 FCS（见 § 7.2.2），则被叫 DCE 应该能够同时按照 16 位 FCS（见 § 8.1.1.6.1）和 32 位 FCS（见 § 8.1.1.6.2）校验随后的 I 帧（如果一个帧经过两种校验均告失败，则应舍弃该帧）。被叫 DCE 发送具有 16 位 FCS 的帧，直到接收 SABME 帧才止。接收具有 16 或 32 位 FCS 的 SABME 帧表示对于所有随后的帧使用相应的 FCS（按照 16 位和 32 位 FCS 对帧的校验可以仃止）。根据协商/指示的规定，在接收到另一个具有 16 位 FCS 的 XID 命令帧时，要使用具有 16 位 FCS 的 XID 响应帧对它进行响应。

在接收用于参数/规程的协商/指示的 XID 响应帧之后，差错控制功能应该使用 L-SETPARM 证实原语把信息字段中含有的数值通知其控制功能。

8.10.3 定时器 T401 到时的程序

如果在接收 XID 响应帧之前定时器 T401 到时，则错误校正实体应该：

— 按上述规定重发 XID 命令；

— 重新启动定时器 T401；和

— 将重发计数器（N400）加 1。

在重发 XID 命令 N400 次但仍没有接收到 XID 响应之后，错误校正实体应该通知控制功能协商/指示程序没有完成。

N400 的值在 § 9.2.2 中予以规定。

8.11 环回测试

在接收其控制功能的 L-TEST 请求原语之后，错误校正实体应该发送 P 比特置 1 的 TEST 命令帧。应该使用 TEST 帧的信息字段来传送控制功能提供的信息。在协议建立阶段完成后的任何时候都可能接收 L-TEST 请求原语。这请求原语的接收并不影响其它帧的流动。

在接收 P 比特置 0 的 TEST 命令帧之后，错误校正实体应该对其控制功能发送一个 L-TEST 指示原语，该指示原语也传送被接收的 TEST 帧信息字段的内容。

8.12 监控功能

8.12.1 概述

§8 的上述部分已规定的规程要素可用以监督错误校正连接。本节叙述可用于提供这监督功能的程序。该功能供选用。

8.12.2 在连接状态期间的监督

连接证实是错误校正实体对其控制功能提供的一种服务。这意味着，只有在发生故障的情况下才通知控制功能。此外，该程序还可以用于“正常”的信息交换，该程序可能比以控制功能的操作为基础的程序更为有效。

此程序以监督命令帧（RR 命令、RNR 命令）和定时器 T403 为基础，而且在连接状态期间按下述规定进行操作。

如果在错误校正连接上没有帧进行交换（没有新的 I 帧或待确认的 I 帧，没有 P 比特置成 1 的监督帧），则没有办法检测错误校正连接的错误状态。定时器 T401 表示没有帧进行交换的最大允许时间。

如果定时器 T403 到时，则发送 P 比特置成 1 的监督帧。利用定时器 T401 和 N400 重发计数可以保护这一程序防止出现传输差错。

8.12.3 连接证实程序

8.12.3.1 启动定时器 T403

在以下情况可启动定时器 T403：

— 当进入连接状态时；和

— 在连接状态，每当定时器 T401 停止时。

8.12.3.2 定时器 T403 停止

在下列情况下定时器 T403 停止

— 当进入连接状态时

— 脱离连接状态时

在接收 I 帧或监督帧之后，如果不启动定时器 T401，则将重新启动定时器 T403。

8.12.3.3 定时器 T403 到时

如果定时器 T403 到时，则错误校正实体将按以下规定行动（应该注意，定时器 T401 既不运转，也不到时）：

a) 将重发计数变量置成 0；

b) 进入定时器恢复状态（见 § 8.5.3）；

c) 按下列规定发送 P 比特置成 1 的监督帧：

— 如果不存在错误校正实体自己的接收者占线状态，则发送 RR 命令；或

— 如果存在错误校正实体自己的接收者占线状态，则发送 RNR 命令；

d) 启动定时器 T401；和

e) 在 N400 次重发后通知控制功能。

8.13 中断信号的传送

8.13.1 概述

在接收其控制功能的 L-SIGNAL 请求原语之后，错误校正实体应该发送 P 比特置 0 的 UI 命令帧。UI 命令帧的信息字段应该进行编码以便指示中断(BRK)电文，而且应该含有如控制功能指出的中断处理任选项。如果 L-SIGNAL 请求原语包含中断长度，则它也应该在控制功能中进行编码（见 § 12.3 有关用于传送中断信号的 UI 帧的编码）。DCE（其中包括错误校正实体）采取的行动在表 4/V.42 中予以规定。

在接收到指示 BRK 的 UI 命令帧之后，错误校正实体应该对其控制功能发送 L-SIGNAL 指示原语，传送中断处理任选项和中断长度(如果存在的话)，然后采取表 5/V.42 规定的行动。在接收其控制功能的 L-SIGNAL 响应原语之后，错误校正实体应该尽快地发送一个 UI 帧，其 P 比特置成与被接收的 UI 命令帧相同的二进制数值。UI 响应帧的信息字段应该进行编码以便指示中断确认（BRKACK）电文。

在接收到对于传送 BRK 的 UI 命令帧进行响应的具有 BRKACK 电文的 UI 响应帧之后，错误校正实体应该对其控制功能发送一个 L-SIGNAL 证实原语。

注 — 本身和自行的 UI 帧交换并不提供证实服务。如本节所述，对控制功能提供的 L-SIGNAL 服务的证实性质是通过对交换的 UI 帧的信息字段内容的联想和解释而产生的，并不是通过 UI 帧与以前发送的 UI 命令帧的联系而产生的。

8.13.2 状态变量和参数

8.13.2.1 发送和接收序列号

为了区别携带中断信息的 UI 帧是唯一的帧，还是重复的帧，错误校正实体应该对 UI 帧的信息字段进行模 2 排序操作。信息字段第一个八位字节的比特 8 应该用于这一目的。这样，在 BRK 电文中，比特 8 用作中断发送序列号 N（SB），而在 BRKACK 中，它被用作中断接收序列号 N（RB）。

8.13.2.2 发送状态变量 V（SB）

错误校正实体应该保持中断发送状态变量 V（SB）。V（SB）表示由于从控制功能接收一个 L-SIGNAL 请求原语而发送的下一个 BRK 电文的 N（SB）值。每当 BRKACK 电文正确地确认一个发送的 BRK 电文时，将 V（SB）加 1。最初在建立物理连接时，V（SB）被置 0。根据 § 8.4.9 的规定，即使重新建立错误校正连接，N（SB）也不能复位置 0。

8.13.2.3 接收状态变量 V（RB）

错误校正实体应该保持中断接收状态变量 V（RB）。V（RB）表示要接收的下一个 BRK 电文中预期的 N（SB）数值。如果在下一个被接收的 BRK 电文中的 N（SB）等于 V（RB），则在发送 BRKACK 电文之前应该将 V（RB）加 1。最初在建立物理连接时，V（RB）被置 0。根据§8.4.9 的规定，即使重新建立错误校正连接，N（RB）也不能复位置 0。

8.13.3 中断程序

8.13.3.1 发送 BRK 电文

在接收 L-SIGNAL 请求原语之后，错误校正实体应该在 P 比特置 0 的 UI 命令帧中发送一个 BRK 电文。错误校正实体应该把 N（SB）置成 V（SB）当前的数值，启动确认定时器 T401（见§9.2.1），并将重发计数器 N400（见§9.2.2）置 0。

8.13.3.2 接收 BRK 电文

在接收 UI 命令帧中的 BRK 电文时，错误校正实体应该检查 N（SB）是否等于当时的 V（RB）值。如果 N（SB）等于当时的 V（RB）值，则错误校正实体应该对控制功能发送一个 L-SIGNAL 指示原语，对控制功能传送中断处理任选项和中断信息长度（如果存在的话）。错误校正实体还应该将 V（RB）的值加 1。

在接收 L-SIGNAL 响应原语之后，错误校正实体应该在 N(RB)等于 V(RB)的 UI 响应帧中发送 BRKACK 电文。UI 响应帧的 F 比特应该置成与被接收的 UI 命令帧相同的二进制数值。

如果在被接收的 BRK 电文中的 N（SB）不等于 V（RB），则错误校正实体应该舍弃该 BRK 电文，并重发以前的 BRKACK 电文，其 N（RB）等于当前的 V（RB）值。对控制功能不发送 L-SIGNAL 指示原语。

8.13.3.3 接收 BRKACK 电文

在接收 UI 响应帧中的 BRKACK 电文时，错误校正实体应该检查 N（RB）是否等于 V（SB）+1，如果 N（RB）等于 V（SB）+1，则错误实体应该将 V（SB）加 1，停止确认定时器 T401，并对控制功能发送 L—SIGNAL 证实原语。如果 N（RB）不等于 V（SB）+1，则错误校正实体应该对该 BRKACK 电文置之不理。

8.13.3.4 确认定时器到时

如果在接收 BRKACK 电文对最后一个发送的 BRK 电文进行确认之前 T401 到时，则错误校正实体应该重发 N（SB）等于当前 V（SB）数值的 BRK 电文。重发不能超过 N400 次。如果在重发 N400 次后仍没有接收 BRKACK 电文，则要将这情况报告控制功能。

9 系统参数

本节规定为了进行正确无误的操作而必需的各种参数。对于每个参数，本节都指出：

a） 该参数由控制功能还是由差错控制功能使用；

b） 该参数的定义；

c） 有关该参数的信息是否在 XID 帧中携带，如果由 XID 帧携带有关信息，则还要指示该信息用于协商，还是用于指示目的；

d） 对于由 XID 帧协商的那些参数，要指出协商的规则是什么；和

e) 该参数的补缺值是什么。

9.1 控制功能和参数

9.1.1 检测阶段定时器（T400）

检测阶段定时器控制始发或应答的 DCE 中的控制功能等待 ADP 或 ODP 的时间（见§7.2.1）。在 XID 帧中不携带该定时器的信息。补缺值应该是 750ms。（这是对要求的所有传输估算的最大传播延迟，其中包括一条卫星链路，加上按照使用异步 - 同步变换的 V 系列调制解调器使用的数据速率进行传输所需的充分时间）。

注 — 实现方法可以提供一种机理，用户可用以确定与补缺值不同的数值。

9.2 差错控制功能的参数

9.2.1 确认定时器（T401）

确认定时器控制错误校正实体等待确认的时间，在确认之后才能采取其它行动（例如发送一个帧）。在 XID 帧中不携带该定时器的信息。与一次错误校正连接相关的两个错误校正实体可以使用不同的 T401 值进行操作。

注 — 该定时器应该视为一个逻辑参数。也就是说，对于要求在该定时器到时之前接收确认的每个 LAPM 功能（例如，发送一个 I 帧，发送一个 BRK 电文），只能有一个确认定时器。这并不意味着要使用单独的定时器电路。

附录Ⅳ说明影响 T401 的各种因素。

9.2.2 最多的重发次数（N400）

N400 控制错误校正实体重新尝试某个要求响应的程序的最多次数。在 XID 帧中不携带这个计数器的信息。与一次错误校正连接相关的两个错误校正实体可以使用不同的 N400 值进行操作。对于 N400 没有规定补缺值，其最小值应该为 1。

9.2.3 信息字段的最大八位字节数（N401）

N401 控制错误校正实体发送的 I 帧、XID 帧、UI 帧或 TEST 帧的信息字段可以携带的最大八位字节数。两个数据传输方向的 N401 补缺值应该为 128 个八位字节。如果协商起始者认为该补缺值不能令人满意，则可以使用 XID 帧对每个方向单独协商使用不同的数值。协商起始者应该指出它对每个方向希望使用的 N401 值（如果它不指出 N401 值，则表示使用补缺值）。协商响应者指出它对每个方向希望使用的 N401 值。响应者选择的值应该在起始者选择的值和补缺值之间，其中包括这两个数值，而且该值应该是在错误校正连接操作期间使用的那个值（除非被随后的协商所取代）。

9.2.4 窗口大小（K）

K 控制错误校正实体可以具有的待确认（即未被确认）的最大 I 帧数。两个传输方向的 K 的补缺值应该为 15。如果协商起始者认为该补缺值不能令人满意，则可以使用 XID 帧对每个方向单独协商使用不同的数值。协商起始者应该指出它对每个方向希望使用的 K 值（如果不指出 K 值，则表示使用补缺值）。协商响应

者指出它对每个方向希望使用的 K 值。响应者选择的值应该在起始者选择的值和补缺值之间，其中包括这两个数值，而且该值应该是在错误校正连接操作期间使用的那个值（除非被随后的协商所取代）。

9.2.5　*应答延迟定时器（T402）— 供选用*

T402 是错误校正实体在接收任何要求应答的帧后，在开始发送适当的应答之前可以等待的最长时间，其目的是保证远端的错误校正实体在其 T401 定时器到时之前接收应答的帧。在 XID 帧中不携带该定时器的信息。如果该定时器到时，则不再发送在该定时器到时之前应该回送的应答。

注 — 该定时器的必要性和操作有待进一步研究。

9.2.6　*无活动定时器（T403）— 供选用*

T403 表示允许错误校正实体在错误校正连接上不交换帧而经过的最长时间。在 XID 帧中不携带此定时器的信息。与一次错误校正连接相关的两个错误校正实体可以使用不同的 T403 值进行操作。对于 T403 不规定补缺值，它应该取较小的数值，以便能够较早地检测到故障。

9.2.7　DLCI 值

在差错控制功能发送的帧的地址字段中的 DLCI 值，可用于标识两个等同的错误校正实体之间的连接。在 XID 帧不携带有关这些数值的信息。DLCI 值在表 10/V.42 中予以规定。

表 10/V.42

DLCI 值的分配

DLCI 值	用　　于
0	DTE 到 DTE（V.24 接口）的数据
1—31	本建议将来备用
32—64	不由本建议备用
63	备用，将来用于控制功能到控制功能的信息（有待进一步研究）

注 — 上面的 DLCI 分配是使用一个八位字节的地址字段的分配情况（见 § 8.2.1）。使用选用的八位字节 2A（见图 8/V.42）的 DLCI 值的分配有待进一步研究。

10　用规程的协商

在本建议的范围内，对于差错控制功能的操作有三种规程可供选用。这些规程为：

a）选择性重发，使用一个 SREJ 帧只请求重发一个帧；

b）环回测试，在使用这种测试时控制功能能够测定其等同的控制功能是否可以工作；和

c）扩展的 FCS，那时可以使用 32 位 FCS（而不是 16 位 FCS）。

任何选用规程的使用，要求两个控制功能使用 § 8.10 中的机理进行协商。协商的起始者可以选择是否请求使用某个特定的规程。只有在协商的起始者请求使用而且响应者同意使用某个规程时，才能使用该规程。

11　控制功能对控制功能的连接

DLCI 值为 63 的错误校正连接已被保留用于控制功能对控制功能的连接。在两个控制功能之间的协议

有待进一步研究。

12 信息字段的编码

12.1 I 帧的信息字段

I 帧的信息字段的编码取决于错误校正连接的使用（例如用于携带从 V.24 接口接收的数据）。

12.2 XID 帧的信息字段

12.2.1 概述

XID 帧的信息字段的一般结构是以 ISO 标准 8885 的编码为基础的，并在下面的图 10/V.42 中予以说明。该字段由一些子字段组成。这些子字段为一个格式标识符子字段，零或更多的数据链路层子字段和（在可能的情况下）一个用户数据子字段。

在说明任何子字段的一个八位字节的编码时，最右边的比特是低位比特，该比特首先发送。

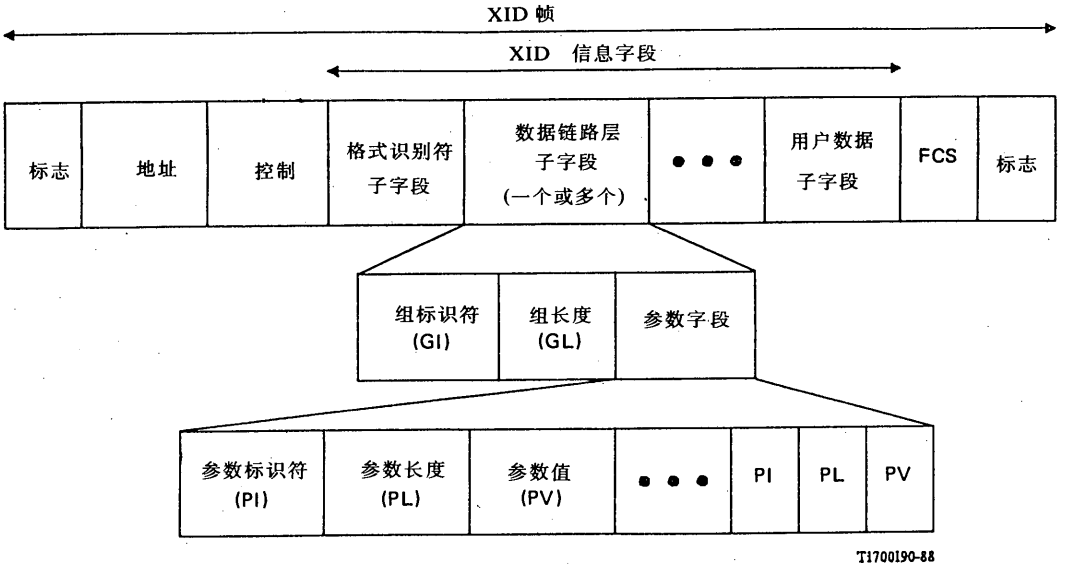


图 10/V.42

XID 信息字段的一般格式

12.2.1.1 格式标识符子字段

格式标识符（FI）子字段的长度为一个八位字节，它是 XID 帧信息字段的第一个八位字节。一般说来，FI 的编码能够表示 128 个不同的 ISO 标准化格式和 128 个不同的用户规定格式。每个 ISO 标准化格式涉及一个不同的 FI 数值。在此时定义的唯一格式是“通用格式”。

12.2.1.2 数据链路层子字段

数据链路层子字段用于规定各种不同的数据链路层的特性，如操作参数。根据图 10/V.42，数据链路层

子字段由组标识符（GI）、组长度（GL）和参数字段组成，GI 的长度为一个八位字节，GL 的长度为两个八位字节，参数字段的长度由 GL 给出。参数字段可以同样地分解为一组或多组参数标识符（PI）、参数长度（PL）和参数值（PV）（但是 PL 的长度仅为一个八位字节）。

12.2.1.3　用户数据子字段

GI 已被规定用于说明与“通用”FI 一起使用的用户数据子字段。该子字段跟在所有数据链路层子字段的后面，如图 10/V.42 所示。随后的信息由 FCS 字段定界。

为了本建议的目的，本子字段也被分成 PI、PL 和 PV 组。

12.2.2　用于协商/指示参数值和选用规程的编码信息字段应该按以下规定进行编码。没有得到承认的字段均被舍弃。

格式标识符子字段

为了协商/指示参数值和选用规程，应将 FI 子字段编成“10000010”，表示 ISO 标准化“通用”FI。

数据链路层子字段

应该只能出现与“参数协商”相关联的数据链路层子字段。本子字段的 GI 值为“10000000”。该子字段的长度（GL）取决于要发送的实际信息。

要协商和（或）指示的每个项均使用 PI 来标识。表 11/V.42 示出各个项及其 PI 值。

用户数据子字段

用户数据子字段的存在与是否进行协商或指示的情况无关。该子字段的 GI 值为“11111111”。

本建识此时规定的用户数据子字段中的唯一参数是“制造厂商”的 ID。该参数应该用“11111111”的 PI 值来标识。相关的 PV 子字段的编码由制造厂商确定。PV 字段第一个八位字节的高位比特使用如下：

— 比特＝0：CCITT 没有指定制造厂商 ID；

— 比特＝1：CCITT 指定制造厂商 ID（这些标识符的分配有待进一步研究）

在接收没有承认的制造厂商 ID 时，应该对制造厂商 ID 字段置之不理。

12.3　UI 帧的信息字段

在下面的编码中，比特 1 是低位比特并首先发送。

应该对 UI 帧信息字段的第一个八位字节进行编码，以指出该字段的用途，如表 12/V.42 所示。

表 11/V.42

参数/规程

PI		参数/规程	单　　位
十　进　制	二　进　制		
3	00000011	HDLC 选用功能	（注 1）
5	00000101	信息字段最大长度（N401）：发送方向	比特（注 2）
6	00000110	信息字段最大长度（N401）：接收方向	比特（注 2）
7	00000111	窗口大小（K）：发送方向	帧
8	00001000	窗口大小（K）：接收方向	帧

注 1 — 这项的长度为 3 个八位字节（即 PL＝3）。这些八位字节构成 24 位掩码，对于每一个特定的 HDLC 选用功能都有一个掩码。该掩码的比特 1 是第一个字节的低位比特，而且首先发送；比特 9 是第二个字节的低位比特，以此类推。与本建议中使用的选用规程相对应的比特

如下：

—3　选择性重发规程（SREJ 帧）

—14　环回测试规程（TEST 帧）

—17　扩展的 FCS 规程（32 位 FCS）

置 1 的比特位置表示请求/同意使用该规程。置 0 的比特位置表示不请求/不同意使用该规程。

为了与 ISO 标准 8885 的编码规则保持一致，XID 命令帧的发送者应该将比特位置 2，4，8，9，12 和 16 置成 1。XID 响应帧的发送者也应该将这些比特位置置成 1，但是如果比特位置 17 置成 1，则比特位置 16 应该置成 0。这些帧的接收者应该对这些比特位置置之不理。

注 2 — N401 用八位字节表示。但是，为了进行协商，应该使用“比特”单位。

注 3 — PL 值应该是表示该参数值所需的最小的八位字节数。

注 4 — PI 的参数值为 5，6，7，8，应该用二进制编码。在一个八位字节中，发送的第一个比特应该是低位比特。在需要使用多个字节表示一个参数值的情况下，发送的第一个字节应该含有高位比特。

表 12/V.42

UI 帧信息字段第一个八位字节的编码

信息类型	比特 8	7	6	5	4	3	2	1
BRK	x	1	0	0	0	0	0	0
BRKACK	x	1	1	0	0	0	0	0

注 1 — 在该表中没有示出的编码均为备用。

注 2 — X 的值按下面的讨论置数。

12.3.1　BRK 电文的编码

BRK 电文的编码示于图 11/V.42。第一个八位字节的比特 8 用作序列号（模 2）（见 § 8.13.2.1）。

中断处理任选项

中断处理任选项按“DS”进行编码，在 DS 中：

— “D”比特（第二个八位字节的比特 8）应该指出以前存储的、但还没有传递的数据是否应该舍弃掉：

　D＝0　表示不舍弃数据

　D＝1　表示舍弃数据

— “S”比特（第二个八位字节的比特 7）应该指出是否应该按顺序传递中断信号：

　S＝0　表示中断信号应该与在中断信号之前发生的数据一起按顺序进行传递；

　S＝1　表示中断信号应该在以前接收但还没有传递的所有数据之前进行传递。

中断长度

中断长度是选用的，它在第三个八位字节中以 10ms 为单位进行二进制编码，比特 1 为低位比特。“11111111”这一数值用于表示中断超过 2.54 秒。在被接收的 BRK 电文中没有示出中断长度，这应该理解为中断使用补缺的长度。

8	7	6	5	4	3	2	1	
X	1	0	0	0	0	0	0	8 位字节 1
中断处理选用项		备用						2
中断长度								3

图 11/V.42

用于中断的 UI 信息字段格式

12.3.2 BRKACK 电文的编码

BRKACK 电文只含有一个八位字节。第一个字节的比特 8 用作序列号（模 2）（见 § 8.13.2.1）。

12.4 TEST 帧的信息字段

控制功能将 TEST 帧的信息字段用作环回测试的一部分。虽然关于这个字段的某种特殊编码的规定超出了本建议的范围，控制功能应该保证，该字段是独特的，所以它能够决定测试在什么时候成功地完成。

参 考 文 献

References

[1] CCITT Recommendation Q.920, *ISDN user-network interface data link layer – general aspects*

[2] CCITT Recommendation Q.921, *ISDN user-network interface – data link layer specification*

[3] CCITT Recommendation V.14, *Transmission of start-stop characters over synchronous bearer channels*

[4] CCITT Recommendation V.24, *List of definitions for interchange circuits between data terminal equipment and data circuit-terminating equipment*

[5] CCITT Recommendation X.3, *Packet assembly/disassembly facility (PAD) in a public data network*

[6] ISO 3309, *Data communication – High-level data link control procedures – Frame structure*

[7] ISO 4335, *Data communication – High-level data link control elements of procedures*

[8] ISO 7809, *Data communication – High-level data link control procedures – Consolidation of classes of procedures*

[9] ISO 8885, *Data communication – High-level data link control procedures – General purpose XID frame information field content and format*

附 件 A

（附于建议 V.42）

差错控制功能的操作 — 选用规程

A.1 概述

本附件规定 DCE 选用的错误校正规程正确无误地操作所用的帧结构和程序。

A.2 格式约定

见 § 8.1.2。

A.3 起止式、面向字节的成帧方式

在使用这种方式时，错误校正实体对八位字节的数据流进行操作。起止式面向字节的成帧方式使用的成帧格式示于图 A-1/V.42。为了透明性，该成帧方式要求使用四个特殊的字节值（SYN，DLE，STX 和 ETX）。该透明方法在下面 § A.3.4 中叙述。

发送的每个字节有一个起始位和一个终止位。

A.3.1 起始标志字段

所有的帧都应该由三个字节的起始标志序列 SYN-DLE-STX 开始。该标志序列的数值示于图 A-1/V.42。

A.3.2 标题字段

标题字段的内容在 § A.6.2 和 § A.6.3 中叙述。

A.3.3 信息字段

帧的信息字段（存在时）含有透明的用户数据。

A.3.4 透明性

发送的错误校正实体应该检查帧的主体（它由标题和信息字段组成），而且在帧主体的字节流中出现的 DLE 字节后面立即插入一个 DLE 字节。接收的错误校正实体应该检查帧的主体并舍弃两个字节的 DLE—

DLE 序列中的第二个 DLE。第一个 DLE 被认为是帧主体字段的一部分。在起始标志和终止标志中用于对 STX 和 ETX 控制字节定界的 DLE 不能重复，所以它们被认为是成帧的字段。

A.3.5 终止标志字段

所有帧的结束都要使用两个字节的终止标志序列 DLE-ETX（后面跟有 FCS 字段）。此标志序列的数值示于图 A-1/V.42。

A.3.6 帧校验序列（FCS）字段

该 FCS 是个由循环冗余校验（CRC）多项式 $X^{16}+X^{15}+X^{2}+1$ 产生的 16 位序列。FCS 的计算包括帧的主体和终止标志。FCS 的计算不包括起始标志和用于保持数据透明性的所有 DLE 字节（§A.3.4）。

注 — 在这种成帧的方式中使用的 CRC 多项式与 §8.1.1.6.1 规定的多项式不同。

A.4 面向比特的成帧方式

在使用这种方式时，错误校正实体对比特数据流进行操作。面向比特方式的成绩格式示于图 A-2/V.42。

A.4.1 标志序列和透明性

见 §8.1.1.2。

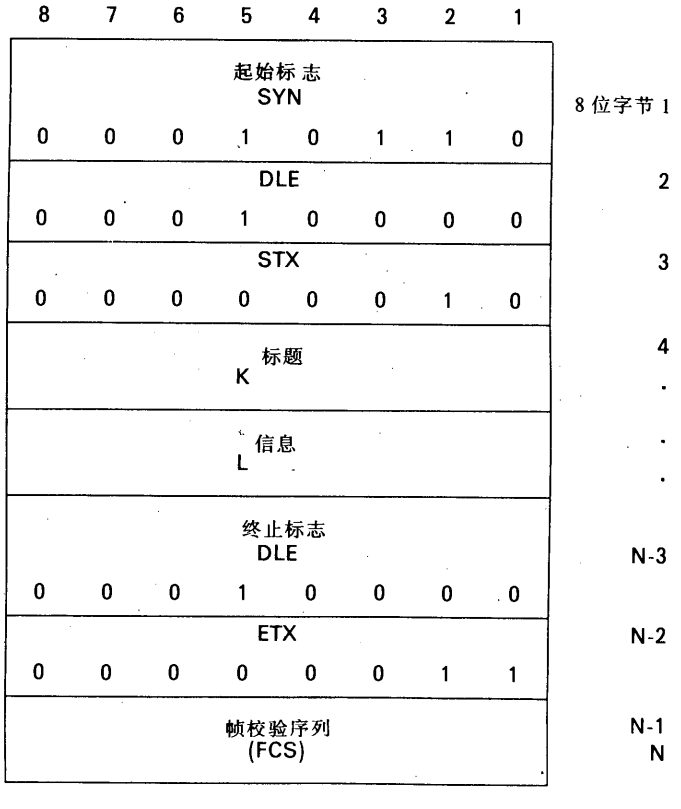


图 A-1/V.42

起止式面向字节方式的帧格式

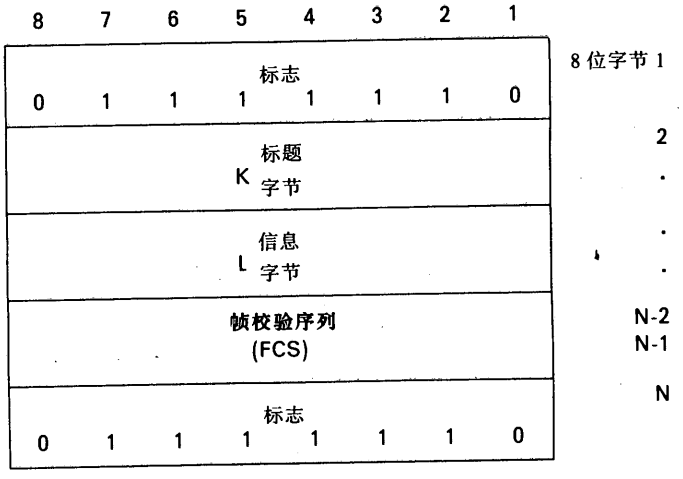


图 A-2/V.42

面向比特方式的帧格式

A.4.2　标题字段

标题字段的内容在§A.6.2和§A.6.3中予以规定。

A.4.3　信息字段

帧的信息字段（存在时）含有透明的用户数据。信息字段的内容应该由整数个八位字节组成。

A.4.4　帧校验序列（FCS）字段

见§8.1.1.6.1。

A.5　无效帧

关于面向字节的成帧方式，见§8.1.3的d）项。关于面向比特的成帧方式，见§8.1.3的a）至d）项。

A.6　选用的规程要素和字段格式

A.6.1　概述

规程要素规定在选用的错误校正连接上使用的电文格式。

A.6.2　标题字段—格式

标题字段由固定长度和可变长度的参数组成。固定长度的参数或固定参数具有由类型指示的数值规定的预定长度。可变长度的参数或可变的参数具有3个或更多的八位字节的长度。

所有有效的标题字段都应该有一个长度指示（固定参数0）和一个类型指示（固定参数1），用于标识该标题字段的剩余部分的编码。该格式在图A-3/V.42中予以说明。

A.6.2.1　固定参数 0 — 长度指示

长度指示应该是标题字段的第一个八位字节。长度指示的数值决定标题字段的总长度，以八位字节计。长度的数值不包括长度指示本身。

应该使用 255 的数值来表示后两个八位字节构成 16 位扩展的长度指示。长度指示要求用 3 个八位字节表示 254 个八位字节的长度。

A.6.2.2　固定参数 1 — 类型指示

类型指示应该是标题字段的第二个八位字节。类型指示指出标题字段的类型以及该标题字段剩余部分的编码。

标题字段的类型示于表 A-1/V.42。

表 A-1/V.42

标题字段类型

类型指示		数值
链路请求	LR	1
链路拆除	LD	2
链路传送	LT	4
链路确认	LA	5
链路注意	LN	6
链路注意确认	LNA	7

A.6.2.3　固定参数 2 至 n

固定参数 2 至 n 的出现取决于标题字段的类型。

A.6.2.4　可变参数

所有的可变参数应该具有三个部分：

a)　参数类型指示

b)　参数长度指示

c)　参数值

可变参数的结构示于图 A-4/V.42。

A.6.2.4.1　可变参数的类型指示

可变参数的类型指示应该由一个八位字节组成，它含有的数值在 1 至 254 的范围之内。对于每个标题字段类型，有一个单独和独立的可变参数类型的编号序列。

A.6.2.4.2　可变参数的长度指示

可变参数的长度指示应该是一个八位字节，它规定可变参数值中含有的八位字节数。

A.6.2.4.3　可变参数值

可变参数字段应该由一个或多个八位字节组成，八位字节的数量由该参数的长度指示规定。

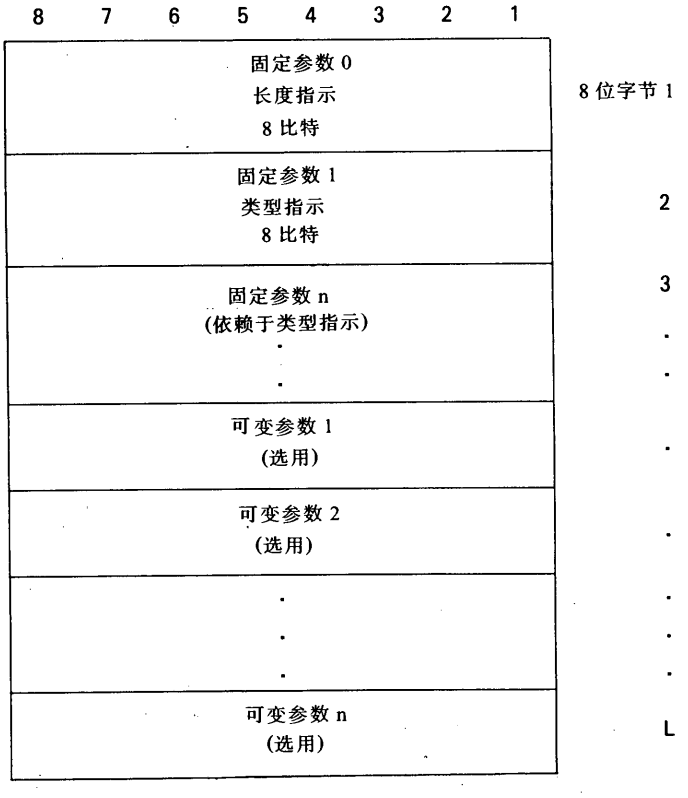


图 A-3/V.42

标题字段格式

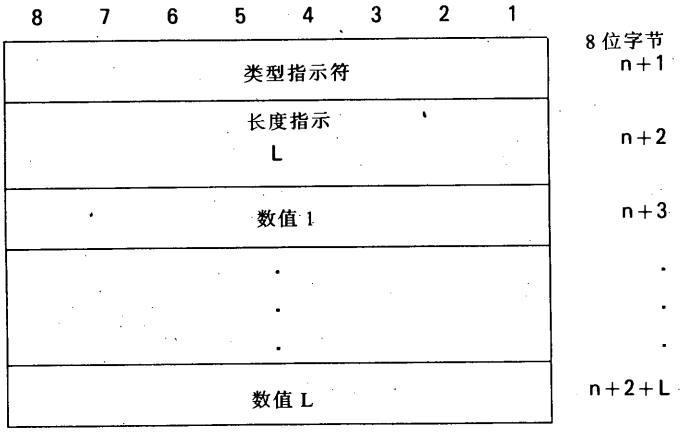


图 A-4/V.42

可变参数的格式

A.6.3 标题字段 — 参数

A.6.3.1 模数

每个 LT 帧和 LN 帧都按顺序编号，而且可以具有 0 至模数－1 的数值（模数即是序列号的模数）。模数为 256，序列号在此范围内循环。

A.6.3.2 发送状态变量 V（S）

发送状态变量 V（S）表示下一个要按顺序发送的 LT 帧的序列号。V（S）可以取 0 至模数－1 之中的任何值。每当连续地发送一个 LT 帧，V（S）的值便增加 1，但是它超过最后接收的 LA 帧 N（R）的数目不能大于待确认的最大 LT 帧数（K）。K 值在 § A.6.4.1.6 和 § A.7.5.7 中予以规定。

在数据阶段起始后，V（S）值被置成 1。

A.6.3.3 发送序列号 N（S）

只有 LT 帧才含有 N（S），N（S）为发送的 LT 帧的发送序列号。在要发送一个按顺序的 LT 帧时，将 N（S）的数值置成等于发送状态变量 V（S）的数值。

A.6.3.4 接收状态变量 V（R）

接收状态变量 V（R）表示按顺序下一个预期要接收的 LT 帧的序列号。V（R）可以取 0 至模数－1 之中的任何值。每当接收到一个无差错的、按顺序排列的 LT 帧而这 LT 帧的发送序列号 N（S）与接收状态变量 V（R）相等时，V（R）的数值便增加 1。

在数据阶段起始后，V（R）被置成 1。

A.6.3.5 接收序列号 N（R）

所有的 LA 帧都含有 N（R），即最后接收的 LT 帧的发送序列号。在要发送 LA 帧时，N（R）的数值等于接收状态变量 V（R）当前的数值－1。N（R）表示发送 N（R）的错误校正实体已经正确地接收了小于和等于 N（R）的所有 I 帧。

A.6.3.6 注意发送状态变量 V（SA）

注意发送状态变量 V（SA）表示按顺序下一个要发送的 LN 帧。V（SA）可以取 0 至模数－1 之中的任何值。每当连续地发送一个 LN 帧时，V（SA）的数值增加 1。

在数据阶段起始后，V（SA）被置成 1。

A.6.3.7 注意发送序列号 N（SA）

只有 LN 帧才含有 N（SA），即被发送的 LN 帧的注意发送序列号。在要发送一个按顺序的 LN 帧时，将 N（SA）的数值置成注意发送状态变量 V（SA）的数值。

A.6.3.8 注意接收状态变量 V（RA）

注意接收状态变量 V（RA）表示下一个按顺序预期要接收的 LN 帧的序列号。V（RA）可以取 0 至模数

－1 范围内的任何值。每当接收到一个无差错的、按顺序排列的 LN 帧而这 LN 帧的注意发送序列号 N（SA）与注意接收状态变量 V（RA）相等时，V（RA）的数值便增加 1。

在数据阶段起始后，V（RA）被置成 1。

A.6.3.9　注意接收序列号 N（RA）

LNA 帧含有 N（RA），即最后接收的 LN 帧的注意发送序列号。要发送 LNA 帧时，将 N（RA）的数值置成等于接收状态变量 V（RA）的当前数值－1 的数值。N（RA）表示发送 N（RA）的错误校正实体已经正确地接收了小于和等于 N（RA）的所有 LN 帧。

A.6.3.10　接收信用状态变量 R（K）

接收信用状态变量 R（K）表示接收者能够接收的 LT 帧的数量。接收但还未确认的 LT 帧的数量加上 R（K）不能大于 K（K 为待确认的最大 LT 帧数）。系统参数 K 在 § A.7.5.7 中予以规定。

当错误校正实体进入数据阶段时，将 R（K）置成等于 K 的数值。在数据阶段期间，错误校正实体经常更新 R（K），为了能够精确地表示接收者接受 LT 帧的能力。

A.6.3.11　接收信用数 N（K）

只有 LA 帧才含有 N（K）。在要发送一个 LA 帧时，N（K）的数值被置成等于接收信用状态变量 R（K）的数值。N（K）表示发送 N（K）的错误校正实体能够正确地接收小于和等于 N（R）＋N（K）的所有 LT 帧。

A.6.3.12　发送信用状态变量 S（K）

发送信用状态变量 S（K）表示在没有接收到接收者另外的信用状的情况下发送者能够发送的 LT 帧的数量。未被确认的 LT 帧的数量加上 S（K）不能大于 K（待确认的最大 LT 帧数）。系统参数 K 在 § A.7.5.7 中予以规定。

在数据阶段起始后，S（K）被置成 K 的数据。

A.6.4　协议建立阶段

选用的错误校正规程在协议建立阶段开始操作。在此阶段中，错误校正实体试图起始错误校正连接以便交换数据。

在连接建立的电文交换中，协议电文应该用起止式、面向字节的方式进行发送。在协议建立阶段期间确定随后的错误校正连接操作诸阶段使用的成帧方式。

A.6.4.1　链路请求（LR）帧

链路请求（LR）帧用于和运行的物理连接一起建立两个错误校正实体之间的错误校正连接。LR 帧还可用于协商在错误校正连接期间有效的操作参数（见 § A.7.1.5）。

LR 帧的标题字段参数示于表 A-2/V.42。LR 帧不允许有信息字段。

A.6.4.1.1　固定参数 0 — 长度指示

长度指示的值应该是等于标题字段长度（不包括长度指示符）的计算值。

A.6.4.1.2 ·固定参数 1 — 类型指示

类型指示的值应该是字节值 1。

A.6.4.1.3 固定参数 2 — 恒定参数 1

这个恒定参数应该是标题字段第三个八位字节。此恒定参数的值为字节值 2。

表 A-2/V.42

链路请求标题字段的参数

参数名称	F V	M O	值的名称	值
长度指示	F	M	–	可变
类型指示	F	M	LR	1
恒定参数 1	F	M	–	2
恒定参数 2	V	M	类型 长度 – – – – – –	1 6 1 0 0 0 0 255
成帧方式	V	M	类型 长度 方式 (见 § A.6.4.1.5)	2 1 2 ou 3
待确认的 LT 帧的最大数,K	V	M	类型 长度	3 1 可变
信息字段最大长度,N40I	V	M	类型 长度 最大长度 (两个 8 位字节)	4 2 可变
数据阶段最佳化	V	M	类型 长度 设施 (见 § A.6.4.1.8)	8 1 可变

F 固定参数

M 必须使用的参数

V 可变参数

O 选用参数

A.6.4.1.4　可变参数 1 — 恒定参数 2

此恒定参数应该是个字节序列值（1，6，1，0，0，0，0，255）。

A.6.4.1.5　可变参数 2 — 成帧方式参数

此成帧方式参数规定在错误校正连接上使用的成帧方式。

成帧方式 2 应该表示双向同时的起止式面向字节的成帧方式。

成帧方式 3 应该表示双向同时的面向比特的成帧方式。

支持成帧方式 3 的错误校正实体也必须支持成帧方式 2。

响应的错误校正实体发送具有成帧方式参数的响应 LR，该成帧方式参数要置成该响应实体支持的成帧方式使用的较小的成帧方式数值，或者置成在始发的 LR 帧中接收的成帧方式参数值。由响应的 LR 中的成帧方式参数值表示的成帧方式决定在协议建立阶段完成后在错误校正连接上使用的成帧方式。

A.6.4.1.6　可变参数 3 — 待确认的最大 LT 帧数 K

待确认的最大 LT 帧数 K 规定错误校正实体在某个给定时间无需等待确认而可以发送的具有最大长度信息字段的最大 LT 帧数。K 值不能超过序列号模数－1。

小于或等于该最大值的任何 K 值均可使用。

A.6.4.1.7　可变参数 4 — 最大信息字段长度参数 N401

最大信息字段长度参数 N401 规定在链路传送（LT）帧的信息字段中可以发送的最大用户数据长度，以八位字节计。

A.6.4.1.8　可变参数 8 — 数据阶段最佳化

数据阶段最佳化参数规定为了改善数据吞吐量在错误校正连接上可以支持的选用设施。

该参数值是一个比特映射，它表示可以使用的协议设施如下：

比特 1　1＝256 个八位字节的最大信息字段长度

比特 2　1＝固定字段 LT 和 LA 帧

比特 3-8　备用

在发送时，备用比特置成 0，在接收时可置之不理。

响应的错误校正实体发送具有数据阶段最佳化参数的响应 LR，如果它同意使用数据阶段最佳化设施。由响应 LR 中的比特值表示的设施决定在数据阶段期间在错误校正连接上使用的设施。

A.6.4.2　链路确认（LA）帧

链路确认（LA）帧用于证实选用的错误校正规程的协议建立阶段的完成。证实的 LA 由发送起始的 LR 帧的错误校正实体发送。

在发送或接收连接建立（即三种电文的交换）的证实 LA 之后，错误校正实体进入数据阶段。

链路确认帧的标题字段参数示于表 A-3a/V.42 和 A-3b/V.42。在 LA 帧中不允许有信息字段。

表 A-3a/V.42

链路确认标题字段的参数

（非最佳的数据阶段）

参数名称	F V	M O	值的名称	值
长度指示	F	M	–	7
类型指示	F	M	LA	5
接收序列号 N(R)	V	M	类型 长度 N(R)	1 1 8 比特
接收信用号，N(k)	V	M	类型 长度 信用状	2 1 8 比特

F 固定参数

M 必须使用的参数

V 可变参数

O 选用参数

表 A-3b/V.42

链路确认标题字段的参数

（最佳的数据阶段）

参数名称	F V	M O	值的名称	值
长度指示	F	M	–	3
类型指示	F	M	LA	5
接收序列号 N(R)	F	M	N(R)	8 比特
接收信用号，N(k)	F	M	N(k)	8 比特

F 固定参数

M 必须使用的参数

V 可变参数

O 选用参数

A.6.4.2.1 固定参数 O — 长度指示

在非最佳的数据阶段中长度指示的数值应该是字节值 7（见表 A-3a/V.42），在最佳的数据阶段中应该

是字节值 3（见表 A-3b/V. 42）。

A. 6. 4. 2. 2　固定参数 1 — 类型指示

该类型指示的数值应该是字节值 5。

A. 6. 4. 2. 3　可变参数 1 — 接收序列号（非最佳的数据阶段）

接收序列号参数含有最后一个正确接收的 LT 帧的接收号 N (R) 的数值。在证实 LA 的协议建立阶段接收序列号所用的数值应该为 0。

A. 6. 4. 2. 4　可变参数 2 — 接收信用号（非最佳的数据阶段）

接收信用号参数含有在错误校正实体必须暂停发送 LT 帧和等待确认之前能够发送的最大 LT 帧数的数值。

用于确认 LA 的接收信用状的数值是在响应 LR 中作为接收信用状接收的数值。

A. 6. 4. 2. 5　可变参数 1 和 2 的固定格式（最佳的数据阶段）

在最佳数据阶段期间有效地使用固定格式 LA 帧的设施时，在帧的标题字段的固定部分中含有的接收序列号和接收信用号。

接收序列号数值的字节是固定参数 2。

接收信用号数值的字节是固定参数 3。

最佳数据阶段的 LA 帧的标题字段参数示于表 A-3b/V. 42。

A. 6. 5　拆线阶段

在拆线阶段，选用的错误校正程序终止操作，可以从错误校正连接任何其它的操作阶段进入此拆线阶段。拆线阶段应该使用与拆线阶段前一个阶段相同的成帧方式。

A. 6. 5. 1　链路拆除（LD）帧

链路拆除（LD）帧用于终止正在运行的错误校正连接的操作，或用于拒绝建立错误校正连接的试图。

LD 帧的标题字段参数示于表 A-4/V. 42。在 LD 帧中不允许有信息字段。

A. 6. 5. 1. 1　固定参数 0 — 长度指示

对于没有可变参数 2 的 LD 帧，长度指示的数值应该是字节值 4，对于具有可变参数 2 的 LD 帧，长度指示的数值应该是字节值 7。

A. 6. 5. 1. 2　固定参数 1 — 类型指示

类型参数的数值应该是字节值 2。

A.6.5.1.3　可变参数 1 — 原因码

运行的错误校正连接上在 LD 帧中发送原因码时，该原因码参数说明拆线的原因，为了对连接试图进行响应在 LD 帧中发送原因码时，该原因码参数说明不能建立连接的原因。

原因码列于表 A-5/V.42。如果由于协议建立阶段的失败而导致拆线阶段，则使用原因码 1，2 和 3。

表 A-4/V.42

链路拆除标题字段的参数

参数名称	F V	M O	值的名称	值
长度指示	F	M	–	4 or 7 (见 § A.6.5.1.1)
类型指示	F	M	LD	2
原因码	V	M	类型 长度 值	1 1 可变 (见 § A.6.5.1.3)
用户码	V	O	类型 长度 值	2 1 可变

F　固定参数

M　必须使用的参数

V　可变参数

O　选用参数

表 A-5/V.42

链路拆除原因码

代　　码	原　　因
1	协议建立阶段出差错，期望但没有接收 LR
2	LR 恒定参数 1 含有不希望有数值
3	被接收的 LR 具有不兼容或未知的参数值
4-254	备用
255	用户起始的拆线

注 — 代码 3 只能在协议建立阶段期间由建立的起始者使用。

A.6.5.1.4　可变参数 2 — 用户码

用户码参数是个选用参数。如果出现该参数，则该参数规定错误校正用户释放连接的原因。

A.6.6 数据传送阶段

此选用的错误校正程序在数据传送阶段传送用户数据。

A.6.6.1 链路传送（LT）帧

链路传送（LT）帧的功能是通过按顺序编号的信息字段在错误校正连接上传送用户数据。链路传送帧的标题字段参数示于表 A-6a/V.42 和表 A-6b/V.42 中。该信息字段应该含有一个或多个八位字节的用户数据，字节数最多可达在协议建立阶段协商的最大信息字段长度。不允许使用空的（零字节）信息字段。

A.6.6.1.1 固定参数 0 — 长度指示

在非最佳的数据阶段，长度指示的数值应该是字节值 4（见表 A-6a/V.42），而在最佳的数据阶段为 2（见表 A-6b/V.42）。

A.6.6.1.2 固定参数 1 — 类型指示

类型指示的数值应该是字节值 4。

A.6.6.1.3 可变参数 1 — 发送序列号参数（非最佳的数据阶段）

发送序列号参数规定在数据排序阶段该帧及其信息字段的次序。在要发送 LT 帧时，该参数的数值置成等于发送状态变量 V（s）的数值。发送状态变量在起始时为 1，每当发送一个连续的 LT 帧时 V（s）增加模 256。

A.6.6.1.4 可变参数 1 的固定格式（最佳的数据阶段）

在最佳的数据阶段有效地使用固定格式的 LT 帧设施时，发送序列号包含在帧标题字段的固定部分之中。

发送序列号的数值字节为固定参数 2。

该格式示于表 A-6b/V.42。

A.6.6.2 链路确认（LA）帧

链路确认（LA）帧用于证实已经接收小于和等于 N（R）的所有 LT 帧。一个 LA 帧可以确认多个 LA 帧。

A.6.6.2.1 标题字段参数

LA 帧的标题字段参数示于表 A-3a/V.42 和表 A-36/V.42 中，各参数在 §A.6.4.2.1 至 §A.6.4.2.5 中叙述。在 LA 帧中不允许有信息字段。

A.6.6.2.2 LT 帧信用状

LT 帧信用参数含有的数值表示在发送 LA 帧时接收者能够接受的具有最大长度信息字段的 LT 帧的数量。为零的信用值将使发送者停止发送 LT 帧。在发送具非零的信用值的 LA 帧后，发送者应该恢复发送 LT 帧。

A.6.7　传送中断信号

注意帧提供一种在错误校正实体之间传递 DTE/DCE 接口中断状态信号的可靠机理。

A.6.7.1　链路注意（LN）帧

链路注意（LN）帧的标题字段参数示于表 A-7/V.42 中。在 LN 帧中不允许有信息字段。

表 A-6a/V.42
链路传送标题字段的参数
（非最佳的数据阶段）

参数名称	F V	M O	值的名称	值
长度指示	F	M	–	4
类型指示	F	M	LT	4
发送序列号，N(S)	V	M	类型 长度 N(S)	1 1 8 比特

F　固定参数　　M　必须使用的参数
V　可变参数　　O　选用参数

表 A-6b/V.42
链路传送标题字段的参数
（最佳的数据阶段）

参数名称	F V	M O	值的名称	值
长度指示	F	M	–	2
类型指示	F	M	LT	4
发送序列号，N(S)	F	M	N(S)	8 比特

F　固定参数　　M　必须使用的参数
V　可变参数　　O　选用参数

表 A-7/V.42

链路注意标题字段的参数

参数名称	F V	M O	值的名称	值
长度指示	F	M	–	7
类型指示	F	M	LN	6
注意发送序列号 N(SA)	V	M	类型 长度 N(SA)	1 1 8 比特
注意类型	V	M	类型 长度 中断	2 1 1= D 和 E 2= 非 -D&E 3= 非 -D 和非 -E

F 固定参数　　M 必须使用的参数
D 破坏性中断　　V 可变参数
O 选用参数　　E 加速的中断

A.6.7.1.1　固定参数 0 — 长度指示

长度指示的数值应该是字节值 7。

A.6.7.1.2　固定参数 1 — 类型指示

类型指示的数值应该是字节值 6。

A.6.7.1.3　可变参数 1 — 注意发送序列号

注意发送序列号 N（SA）参数规定该帧在注意序列空间中的次序。在要发送 LN 帧时，该参数的数值被置成等于注意发送状态变量 V（SA）的数值。注意发送状态变量在起始时为 1，每当发送一个连续的 LT 帧时，V（SA）增加模 256。

A.6.7.1.4　可变参数 2 — 注意类型

注意类型参数规定错误校正实体如何处理有关用户数据的中断状态。

如果规定使用破坏性中断处理，则错误校正实体应该把在中断信号之前发送或接收的正在转发给等同实体或不传递给用户的所有数据都舍弃掉。

如果规定使用加速的中断处理，则错误校正实体应该在等待发送的任何用户数据的前面立即处理该中断信号。

见 §7.4 和 §7.5。

A.6.7.2　链路注意确认（LNA）帧

链路注意确认（LNA）帧用于确认成功地接收了一个 LN 帧。LNA 帧的标题字段参数示于表 A-8/V.42

中。在 LNA 帧中不允许有信息字段。

表 A-8/V.42

链路注意确认标题字段的参数

参数名称	F V	M O	值的名称	值
长度指示	F	M	–	4
类型指示	F	M	LNA	7
注意接收序列号 N(RA)	V	M	类型 长度 N(RA)	1 1 8 比特

F 固定参数
M 必须使用的参数
V 可变参数
O 选用参数

A.6.7.2.1 固定参数 0 — 长度指示

长度指示的数值应该是字节值 4。

A.6.7.2.2 固定参数 1 — 类型指示

类型指示的数值应该是字节值 7。

A.6.7.2.3 可变参数 1 — 注意接收序列号

注意接收序列号参数用于确认已经接收小于和等于 N（RA）的所有 LN 帧。

A.7 错误校正规程的描述

A.7.1 协议建立阶级的规程

A.7.1.1 起始建立程序

在建立物理连接之后，开始协议建立阶段。始发的 DCE 的错误校正实体（起始者）开始协议建立阶段的程序。应答的 DCE 的错误校正实体（响应者）在物理连接建立之后应该立即准备对协议电文进行响应。

A.7.1.2 起始者程序

起始者应该对响应者发送一个 LR 帧开始连接的建立，并启动其定时器 T401，以决定等待响应的时限。当接收到响应的 LR 时，起始者进行参数协商（见 § A.7.1.5）以确定表示错误校正连接特性的参数值。

如果协商成功，则起始者发送一个 LA 帧并进入数据阶段。

ARCHIVES U.I.T. GENÈVE

起始者应该重新发送起始的 LR，如果：

a） 在等待 LR 响应时定时器 T401 到时，或

b） 到达的协议电文的帧校验序列有差错。

在重新发送起始的 LR 之后，起始者重新启动其定时器 T401，等待应答。如果定时器 T401 再次到时，或者到达的另一个协议电文具有无效的帧校验序列，则起始者可以拒绝连接建立。但是，该起始者也可以重复这个程序。

A.7.1.3 *响应者程序*

响应者应该启动定时器 T401 开始连接建立的尝试。当接收到 LR 时，响应者进行参数协商（见§A.7.1.5）以确定表示错误校正连接特性的参数值。

如果协商成功，响应者对起始者发送一个 LR，并启动其定时器 T401，以决定等待响应的时限。当接收到确认的 LA 时，响应者便进入数据阶段。

响应者应该重新发送响应 RL，如果：

a） 在等待 LR 响应时定时器 T401 到时，

b） 到达的协议电文的帧校验序列有差错，或

c） 另一个 LR 到达。

在重新发送响应的 LR 后，响应者重新启动定时器 T401，等待应答。如果定时器 T401 再次到时，或者如果到达的另一个协议电文具有无效的帧校验序列，则响应者拒绝连接建立。

A.7.1.4 *建立拒绝*

如果响应者 a)接收的 LR 具有它不准备接受的参数，或者 b)没有接收到预期的应答，则该响应者应该进入拆线阶段。

如果起始者 a）接收的 LR 具有参数协商失败的参数，或者 b）没有接收到预期的应答，则该起始者应该进入拆线阶段。

A.7.1.5 *参数协商*

错误校正实体对它接收的参数和参数值进行检查，并将它们与其内部的参数进行比较。协商规则用于解决参数的差异。如果协商规则不能解决参数的差异，则协商失败。

A.7.1.5.1 *恒定参数 1*

恒定参数 1 应该始终具有数值 2。如果使用另一个数值，则协商失败。

A.7.1.5.2 *恒定参数 2*

该参数必须始终存在。协商规则对于恒定参数 2 接受任何数值，因此总能产生恒定参数值（见§A.6.4.1.3）。

A.7.1.5.3 *成帧方式*

协商规则选择两个数值中较小的数值。

A.7.1.5.4　待确认的最大 LT 帧数 k

待确认的最大 LT 帧数 k 的数值将是两个数值中较小的数值。如果所产生的数值是个不能支持的数值，则协商失败。

A.7.1.5.5　最大信息字段长度 N401

最大信息字段长度 N401 将是两个数值中较小的数值。如果所产生的数值是个不能支持的数值，则协商失败。

A.7.1.5.6　未知的参数

在协商期间，响应者对于所有的未知参数都置之不理。当响应者发送其响应 LR 时，响应 LR 中只包含那些接收和了解的参数。

A.7.2　拆线阶段的规程

LD 帧用于终止两个错误校正实体之间的连接。在某个错误校正实体接收到 LD 帧时，该实体应该终止所有的协议程序。

A.7.2.1　用户起始的拆线

在用户数据传送结束时，该用户可以起始拆除错误校正连接。用户和错误校正实体之间的接口问题已超出本建议讨论的范围。

用户起始的拆线应该能使错误校正实体发送一个 LD 来终止错误校正连接。在发送 LD 之后，错误校正实体应该终止物理连接。

A.7.2.2　建立拒绝

在协商建立阶段期间，协商起始者和响应者实体可以拒绝建立错误校正连接的尝试。

如果由于协商规则失败而起始拆线，错误校正实体应该发送一个 LD 来终止错误校正连接。在发送 LD 之后，错误校正实体应该终止物理连接。

如果由于定时器 T401 到时而且接收的协议电文具有无效的帧校验序列而起始拆线阶段，则错误校正实体应该发送一个 LD 来终止错误校正连接。在发送 LD 之后，错误校正实体应该终止物理连接。

如果由于定时器 T401 到时而且没有接收到协议电文而起始拆线阶段，则错误校正实体应该终止操作，而不发送 LD。物理连接应该继续运行，来自 DTE 接口的数据将直接交给信号变换器，以便使用没有错误校正的起止式数据传输方式在物理连接上进行传输。

A.7.2.3　协议差错

如果错误校正实体从远端错误校正实体接收到意外的协议电文或者没有接收到响应，则本地的实体将发送一个终止错误校正连接的 LD 来释放连接。在发送 LD 之后，错误校正实体应该终止物理连接。

A.7.2.4　执行重发

如果错误校正实体重复发送一个帧并超过了N400次（N400是完成一次发送的最多尝试次数），则本地实体将发送一个终止错误校正连接的LD来释放连接。在发送LD之后，错误校正实体应该终止物理连接。

A.7.3　数据阶段规程

一旦建立物理连接并完成协议建立阶段，即可进入数据阶段。在信息阶段期间用于发送用户数据帧和确认的规程将在下面叙述。

LT和LA帧用于在错误校正连接上传送数据。

A.7.3.1　发送LT帧

当某个错误校正实体有用户数据发送时，该实体将发送N（s）等于其当前发送状态变量V（s）的LT。每个LT在信息字段中至多只能含有N401个用户字节。在发送LT帧结束时，该错误校正实体将其发送状态变量V（s）加1，并将S（k）减1（模256）。

如果定时器T401在发送LT帧时不运行，则启动该定时器。在k＝1时，则在错误校正实体完成LT帧发送后启动该定时器。

如果S（k）＝0，则要通过接收一个LA帧将S（k）更新成非零的数值之后，错误校正实体才能发送LT帧。

A.7.3.2　接收LT帧

当错误校正实体接收到发送序列号N（S）等于本地接收状态变量V（R）的有效I帧时，错误校正实体将接受该帧的信息字段，并将其接收状态变量V（R）加1（模256）。

如果定时器T402不在运行，接收LT帧将启动定时器T402。

接收LT帧也可以导致确认（LA）帧的发送（见§A.7.3.3）。

A.7.3.2.1　接收无效帧

当错误校正实体接收到一个无效帧时（见§A.5），它应该舍弃该帧。

A.7.3.2.2　接收不按顺序排列的LT帧

当错误校正实体接收到一个有效LT帧，但其发送序列号N（S）不等于当前的接收状态变量V（R）时，该错误校正实体应该舍弃该LT帧的信息字段，并按§A.7.3.3所述发送一个LA帧。

但是，对于初次接收的N（S）＝V（R）－1的LT帧置之不理，而且不发送LA帧。

A.7.3.2.3　接收没有接收信用状的LT帧

在错误校正实体接收到一个有效的LT帧而接收信用状R（k）＝0时，错误校正实体应该舍弃该LT帧的信息字段，并按§A.7.3.3所述发送一个LA帧。

A.7.3.3　发送 LA 帧

错误校正实体发送一个 LA 帧确认已成功地接收一个或多个 LT 帧，或者告诉对应的实体要求重发一个或多个 LT 帧的状态。LA 帧还用于表示接收者接受另外的 LT 帧的能力。

在根据 k 值构成的两组条件下，可能要发送 LA 帧。

A.7.3.3.1　k=1

在 k=1 时，如果产生下列条件中的一种条件，则应该发送一个 LA 帧。按优先次序列出这些条件。

a）接收到一个无效帧（§A.5）。

b）接收到一个没有按顺序排列的 LT 帧（§A.7.3.2.2）。

c）接收到一个没有接收信用状的 LT 帧（§A.7.3.2.3）

d）正确地接收到 LT 帧。

A.7.3.3.2　k>1

在 k>1 时，如果产生下列情况中的一种情况，则应该发送一个 LA 帧。按优先次序列出这些条件。

a）接收到一个无效帧（§A.5）。

b）接收到一个没有按顺序排列的 LT 帧（A.7.3.2.2）。

c）接收到一个没有接收信用状的 LT 帧（§A.7.3.2.3）。

d）定时器 T404 到时。

e）对于一个或多个正确接收的 LT 帧还没有进行确认，没有用户数据要发送。

f）对于一个或多个正确接收的 LT 帧还没有进行确认，有用户数据要发送，正确接收但还未确认的 LT 帧的数量等于或大于 k/2。

g）对于一个或多个正确接收的 LT 帧还没有进行确认，有用户数据要发送，正确接收但还未确认的 LT 帧小于 k/2，定时器 T402 到时。

当错误校正实体进入数据阶段时，应该启动定时器 T404。每当发送一个 LA 帧时，应该重新启动定时器 T404。

A.7.3.4　接收 LA 帧

在接收一个 LA 帧时，接收的错误校正实体将把该帧中含有的 N（R）视为对它发送的 N（S）小于和等于接收的 N（R）所有 LT 帧的确认。如果没有尚未确认的附加 LT 帧（即被接收的 LA 帧对所有待确认的 LT 帧进行了确认），则将停止定时器 T401。如果还有一些 LT 帧需确认，则应重新启动定时器 T401。

接收 LT 帧的错误校正实体使用在该帧中含有的 N（K），减去还没有确认的在传输中的 LT 帧数，作为新的 S（k）值。

A.7.3.5　LT 帧的重发

在错误校正实体已经发送被确认的 LT 帧并产生下列情况中的一种情况时，该错误校正实体将起始重发 LT 帧：

a）接收到的 LA 帧的 N（R）值等于最后一个接收的 LA 帧的 N（R）。

b）定时器 T401 到时。

重发从尚未进行确认的第一个 LT 帧开始。

如果 S（k）=0，在通过接收一个 LA 帧将 S（k）更新成非零的数值之后，错误校正实体才能重发 LT

帧。

在按顺序重发第一个 LT 帧时，应该重新启动定时器 T401。在 k＝1 时，在错误校正实体完成 LT 帧的发送后，启动该定时器。在 k＞1 时，在接收的实体开始 LT 帧的发送时启动该定时器。

在重发期间，接收一个 LA 帧可以对等待重发的某些 LT 帧进行确认，任何未被确认的 LT 帧将不予重发。

A.7.3.6 链路故障检测

发送的错误校正实体对某个 LT 帧的重发次数不断地进行计数。如果任何 LT 帧的重发达到 N400 次，则认为连接有故障，而且错误校正实体进入拆线阶段。

A.7.4 中断信号规程

在数据阶段，当错误校正实体接收到在 V.24 接口处用户的中断信号时，它应该使用中断信号的规程。中断信号应该导致链路注意（LN）帧的发送。用于发送 LN 帧的程序在下面叙述。

链路注意（LN）帧和链路注意确认（LNA）帧用于在错误校正连接上传送中断信号。

A.7.4.1 发送 LN 帧

当错误校正实体有中断信号发送时，该实体将发送 N（SA）等于其当前的注意发送状态变量 V（SA）的 LN 帧。在发送 LN 之后，应该启动定时器 T401。

只有在不存在还未被确认的待确认的 LN 帧的情况下，才能发送 LN 帧。

如果规定使用加速的 LN 帧，倘若没有任何帧在发送，则应该立即发送 LN 帧，倘若有些帧在发送，则在发送完那些帧后立即发送 LN 帧。在 LN 请求时，在对于任何等待发送或重发的 LT 帧进行确认后，但在随后的任何用户数据之前，发送非加速的 LN 帧。

A.7.4.2 发送的 LN 帧对数据的影响

见表 4/V.42。

A.7.4.3 接收 LN 帧

如果错误校正实体接收到一个有效的 LN 帧，而其注意发送序列号 N（SA）等于注意接收状态变量 V（RA），则该实体应该开始中断信号程序。错误校正实体应该接受该帧，并将其注意接收状态变量 V（RA）加 1（模 256）。如果被接收的有效 LN 帧的 N（SA）小于 V（RA），则错误校正实体应该对该 LN 帧的中断信号置之不理。

如 §A.7.4.5 所述，接收任何有效的 LN 帧应该导致错误校正实体发送一个注意确认（LNA）帧。

A.7.4.4 接收的 LN 帧对数据的影响

见表 5/V.42。

A.7.4.5 发送 LA 帧

错误校正实体使用 LNA 帧来确认已成功地接收一个 LN 帧。该帧的发送是对接收一个有效的 LN 帧的响应。LNA 帧应该含有等于被接收的 LN 帧中 N（SA）值的 N（RA）值。

A.7.4.6　接收 LNA 帧

被接收的含有 N（RA）的 LNA 帧应该是对发送的 N（SA）等于被接收的 N（RA）的 LN 帧的确认。如果被接收的 N（RA）等于待确认的 LN 帧的 N（SA），则停止定时器 T401，而且将注意发送状态变量 V（SA）加 1（模 256）。

在正确接收对待确认的 LN 帧进行确认的 LNA 帧之后，完成中断信号程序，而且错误校正实体恢复发送用户数据。

A.7.4.7　重发 LN 帧

在定时器 T401 到时后，错误校正实体将重发该未被确认的 LN 帧。如果接收到 N（RA）小于 N（SA）的 LNA 帧，则还要重发该未被确认的 LN 帧。

在发送该 LN 帧时，应该重新启动定时器 T401。

A.7.4.8　链路故障保护

发送的错误校正实体应该不断地对某个 LN 帧的重发次数进行计数。如果任何 LN 帧的重发计数达到 N400 次，则认为连接有故障，而且错误校正实体进入拆线阶段。

A.7.5　错误校正系统参数目录

A.7.5.1　定时器 T401 — 确认定时器

定时器 T401 的周期应该考虑是否在发送一个帧的开始时，还是在发送一个帧的结束时启动 T401，在该周期结束时可以起始一个帧的重发。

在协商建立阶段，定时器 T401 的周期应该在 0.5—9 秒的范围之内。

发送 LT 和 LN 帧的定时器 T401 的周期取决于物理连接的传输速度，并由下列公式决定：

$$T401 \geqslant \frac{2((k/2) \times L_b(L_f + L_{lt} + N401) + L_b(L_f + L_{la}))}{bps} + T_{rt}$$

式中 L_b 为比特数（成帧方式 2＝10，成帧方式 3＝8）

L_f 为帧开销部分的长度（面向字节的成帧方式＝7，面向比特的成帧方式＝4）

L_{lt}为 LT 标题字段的长度（非最佳的数据阶段＝5，最佳的数据阶段＝3）

L_{la}为 LA 标题字段的长度（非最佳的数据阶段＝8，最佳的数据阶段＝4）

T_{rt}为全程传播延迟（其中包括远端处理和排队延迟）

bps 为物理连接的速度，以比特每秒计。

典型的数值示于表 A-9/V.42。

表 A-9/V.42

发送 LT 和 LN 帧的定时器 T401 数值

物理连接速度（以 bit／S 计）	N401＝64 的周期（以秒计）	N401＝256 的周期（以秒计）
1200	6	16
2400	4	9

A.7.5.2　定时器 T402 — LA 定时器

定时器 T402 的周期应该表示错误校正实体在发送确认帧之间可以使用的最长时间，以保证在对应的实体处定时器 T401 到时之前收到确认（定时器 T402＝0.5 定时器 T401），在定时器 T402 的周期结束时必须发送确认帧。

A.7.5.3　定时器 T403 — 无活动定时器

按选用方式，错误校正实体可以支持定时器 T403，其周期至少为 59 秒。错误校正实体应该使用定时器 T403 的周期来检测半断开的连接状态，在这状态时对应的实体不活动和不工作。

在进入数据阶段时启动 T403，在接收任何有效帧时重新启动 T403。

如果 T403 被启动和到时，则观察的实体应该进入拆线阶段并终止连接。

A.7.5.4　定时器 T404 — 流量控制定时器

在错误校正连接的数据阶段应该使用定时器 T404 的周期，在这周期结束时应该发送确认帧。定时器 T404 的周期取决于物理连接的传输速率，并由表 A-10/V.42 决定。

A.7.5.5　最大发送次数（N400）

N400 的数值表示错误校正实体为了成功地发送一个帧给对应的实体而作出的最大尝试次数。

N400 的数值应该为 12。

表 A-10/V.42

定时器 T404 的数值

物理连接的速度 以 bit/s 计	周期 (以秒计)
1200	7
2400 或更快的速度	3

A.7.5.6　信息字段的最大字节数（N401）

N401 的数值应该表示错误校正实体希望从其对应的实体接受的信息字段的最大字节数，其中不包括（起止或面向字节的成帧方式的）DLE 字节或为了透明性而插入的 0 比特（面向比特的成帧方式）。

在协议建立阶段期间，N401 的数值应该取决于 LR 可变参数 4（§A.6.4.1.7）。

注 — 各种应用都应该支持 N401＝64 的数值。

A.7.5.7　待确认的最大 LT 帧数（k）

k 值应该表示错误校正实体可以具有的按顺序编号的 LT 帧待确认（即未被确认）的最大帧数。

在协议建立阶段期间，k 值应该取决于 LR 可变参数 3（§A.6.4.1.6）。

k 值不得超过 255。

注 — 各种应用都应该支持 k=8 的数值。

附 件 B

(附于建议 V.42)

字符格式至 8 比特格式的映射

本附件提出在 DTE/DCE 接口中使用的字符格式和控制功能/差错控制功能接口中使用的格式之间变换用的映射方法。只有 DTE/DCE 的 10 比特格式是必须支持的，在此示出的其它格式是选用的。除下面列举之外的其它字符格式一概不予支持。

DTE/DCE：每个字符总的比特数	支持的具体字节格式	控制功能/差错控制功能字节格式
11	起始/8 数据/2 终止 起始/8 数据/奇偶校验/终止	8 数据（在每个 DTE/DCE 接口处可以独立地产生奇偶校验位或第二个终止位）
10	起始/8 数据/终止	8 数据
	起始/7 数据/2 终止	7 数据加上在高位比特处的 0 比特填充
	起始/7 数据/奇偶校验/终止	7 数据加上奇偶校验位作为高位比特
9	起始/7 数据/终止	7 数据加上在高位比特处的 0 比特填充
	起始/6 数据/2 终止	6 数据加上在两个高位比特处的 0 比特填充
	起始/6 数据/奇偶校验/终止	6 数据加上奇偶校验位（在高位比特的前一位）加上在高位比特处的 0 比特填充
8	起始/6 数据/终止	6 数据加上在两个高位比特处的 0 比特填弃
	起始/5 数据/2 终止	5 数据加上在三个高位比特处的 0 比特填充
	起始/5 数据/奇偶校验/终止	5 数据加上奇偶校验位(在高位比特的前两位)加上在两个高位比特处的 0 比特填充

附 录 I

（附于建议 V. 42）

与非错误校正的 DCE 互通

本附录提出关于错误校正 DCE 和非错误校正的 DCE 之间互通的一些问题。

I. 1 与非错误校正的应答者的互通

非错误校正的应答 DCE 将把 ODP 传送给其附属的 DTE。在 ODP 通过 DCE 的异步—同步变换器时，ODP 产生一个比特序列，绝大多数 DTE 将该序列理解为交替奇偶校验的 IA5 字符序列（假定 DTE 正在使用以下数据格式：一个起始位，七个数据位，奇偶校验位，一个终止位）。此序列可能会干扰应答者自动的波特速率或字符格式检测机理，或者引起为建立非错误校正的 DTE 对 DTE 的通信所必需的偶而的瞬时旁路。在这种情况下，始发者必须拆线，用人工方式停止错误校，并重新试图呼叫。

I. 2 与非错误校正的始发者互通

由非错误校正的始发者呼叫的错误校正应答者将只发送传号比特，这在始发的 DTE 处不会产生明显的作用（因为传号空闲是异步 DTE 的“正常”状态）。在检测阶段的超时周期之后，错误校正应答者将返回到非错误校正 DCE 的操作（即非错误校正方式）。

I. 3 对不能识别的比特的处理

如果检测阶段成功（即差错控制的 DCE 均能识别对方的差错控制能力并进入协议建立阶段），则在检测阶段接收的比特（即 ODP 和 ADP）均不传递给 DTE。

如果检测阶段失败，错误校正实体则返回到非错误校正的 DCE 的操作。虽然在失败的检测阶段接收的比特对差错控制功能没有任何价值，但是它们对 DTE 可能有用，因为非差错控制的 DCE 已经送给附属的 DTE 开始发送的信息。如下面的讨论所述，关于处理这些比特，有几种可选用的方法，还可能存在其它方法。

a） 错误校正的 DCE 可以舍弃在检测阶段超时期间接收的比特。这种处理是最简单的实现方法。如果附属于非错误校正 DCE 的 DTE 在超时期间发送了数据，则在这情况下，如果舍弃比特的事实是可以识别的，则有必要进行重发（或许因为发送的内容意味着要请求某种类型的响应，而舍弃比特就不能实现该要求）。

b） 错误校正 DCE 可以把检测阶段接收的比特置于缓冲器，在检测阶段结束后，再将所有这些比特都传送给 DTE。因为另一个 DTE 可能连续发送，这个选用的操作方式可能要求全缓冲的操作（即接收的每个字符均保留下来，按顺序等到以前接收的字符全部转发完毕之后再转发刚收到的字符）。非错误校正 DCE 的建议并不要求这种操作方式，但是错误校正 DCE 的建议要求全缓冲的操作（和 DTE/DCE 流量控制），因为如果发生差错要进行重发。因此，没有差错控制的缓冲和流量控制的操作可以认为是个得到公认的错误校正建议的子集，制造厂商可选择和实现该子集，供用户使用。这不但克服了在检测阶段丢失比特的可能性，而且在非错误校正的操作期间还支持恒定速率的 DTE/

DCE 接口。但是，本建议不要求使用这种操作方式。

附 录 Ⅱ

（附于建议 V.42）

数据转发条件

控制功能负责决定在什么时候开始数据传送，把在 V.24 接口上接收的数据发送给远端的 DCE。虽然规定控制功能开始数据传送的时间已超出本建议讨论的范围，但是有几种数据转发的准则是可以采用的。这些准则包括：

a） 数据转发字符（这相当于建议 X.3 的参数 3）：根据在 V.24 接口上接收的一个预告指定的字符或字符序列，控制功能可以触发被接收数据的发送。

b） 空调定时器（这相当于建议×3 的参数 4）：在使用此方法时，每当在 V.24 接口上接收一个新的字符时，控制功能便启动定时器。如果预定的时间已经过去，但仍没有接收到更多的字符，则控制功能指示其差错控制功能发送存储的字符。

c） 间隔定时器：在使用此方法时，控制功能将来自 V.24 接口的字符存储一段时间。在这段时间过去后，控制功能指示其差错控制功能发送存储的字符。

d） 流水方式：在从 V.24 接口接收一个字符后，控制功能就指示其差错控制功能开始发送数据。在差错控制功能正在发送携带此数据的 I 帧时，并在附加 FCS 字段结束 I 帧之前，控制功能还可以对差错控制功能提供更多的从 V.24 接口接收的字符，加入该 I 帧。

e） 信息组方式：控制功能可以存储预定数量的字符，然后差错控制功能请求发送这些字符。

控制功能还可以使用其它的数据转发准则。控制功能可以在同一时候使用几种方法。

附 录 Ⅲ

（附于建议 V.42）

与 CCITT 建议 Q.920 和 Q.921 相互对照

在本建议的正文中使用的概念和规程大都以 CCITT 建议 Q.920 和 Q.921 为基础。本附录提供对本建议有用的 Q.920 和 Q.921 建议各章节的对照情况。特别是，本附录对 Q.920 和 Q.921 建议的各章节都指出：

— 它对本建议无用（在下列表格中用“否”来表示）；

— 广义地说，它对本建议有用（在下列表格中用“是”来表示）；或

— 可以直接使用，概念和（或）规程很近似或相同（在下列表格中用“是”来表示，并列出可使用的 V.42 建的章节。）

建议 Q.920 的章节号	在本建议中是否有用?	建设 Q.920 的章节号	在本建议中是否有用?
1	Yes	4.2	No
2	Yes (§ 6.4)	4.2.1	No
3	Yes	4.2.2	Yes
3.1	Yes (§ 8)	4.3	No
图	only *a)*	4.4	No
图	No	4.5	Yes
3.2	No	4.5.1	Yes
3.3	Yes	4.5.2	No
3.4.1	Yes	表 1	是,只用于点对点的确认
3.4.2	Yes	4.6	No
3.4.3	No	5	与 TEI 有关的规程:否 其它规程:是
3.4.4	Yes	5.1	Yes
4	Yes	5.2	Yes
4.1	Yes	5.3	Yes

建议 Q.921 的章节号	在本建议中是否有用?	建设 Q.921 的章节号	在本建议中是否有用?
1	Yes	4.2	Yes
2	Yes (§ 8.1)	4.2.1	Yes
3	Yes	4.2.2	Yes
3.1	Yes	5	Yes
3.2	Yes (§ 8.2.1)	5.1	Yes
3.3	Yes	5.1.1	No
3.3.1	Yes (§ 8.2.1.3)	5.1.2	Yes
3.3.2	Yes (§ 8.2.1.2)	5.2	Yes
3.3.3	Yes	5.3	No
3.3.4	Yes	5.4	Yes
3.3.4.1	No	5.5	Yes (§ 8.3, 8.7-8.9)
3.3.4.2	No	5.6	Yes (§ 8.4.1-8.4.8)
3.4	Yes (§ 8.2.2)	5.7	Yes (§ 8.4.9)
3.5	Yes (§ 8.2.3)	5.8	Yes, § 5.8.8 除外: (§ 8.5)
3.6	Yes (§ 8.2.4)	5.9	Yes
4	Yes	5.9.1	Yes (§ 9.2.1)
4.1	Yes (§ 6.4)	5.9.2	Yes (§ 9.2.2)
4.1.1	Yes	5.9.3	Yes (§ 9.2.3)
4.1.1.1	Yes	5.9.4	No
4.1.1.2	Yes	5.9.5	Yes (§ 9.2.4)
4.1.1.3	Yes	5.9.6	No
4.1.1.4	No	5.9.7	No
4.1.1.5	No	5.9.8	Yes (§ 9.2.5)
4.1.1.6	No	5.10	Yes (§ 8.12)
4.1.1.7	No	5.10.1	Yes (§ 8.12.1)
4.1.1.8	No	5.10.2	Yes (§ 8.12.2)
4.1.1.9	Yes	5.10.3	Yes (§ 8.12.3)
4.1.1.10	No	附件 A	No
4.1.1.11	No	附件 B	Yes
4.1.1.12	No	附件 C	No
4.1.1.13	No	附件 D	Yes
4.1.1.14	No	附录 I	Yes
4.1.1.15	No	附录 II	No
4.1.2	Yes (§ 6.4)	附录 III	No
4.1.3	No	附录 IV	Yes (§ 12.2.1)

附 录 Ⅳ

（附于建议 V.42）

决定确认定时器的因素

差错控制功能的某些规程利用确认定时器（T401）来保证按时接收远端差错控制功能的确认。为了确保在发送端 T401 到时之前接收这种确认，两个通信的差错控制功能必须考虑下列时间因素：

a） 在发送要求确认的帧时涉及的传播延迟 —（Ta）

b） 远端 DCE 处理被接收的帧和表示确认所需的时间 —（Tb）

c） 完成远端 DCE 的“发送队列”中那些帧的发送所需的最大时间（例如，正在发送中的一个帧或不能变位的一个帧） —（Tc）

d） 发送确认帧所需的时间 —（Td）

e） 发送确认帧涉及的传播延迟 —（Te）

f） 差错控制功能识别确认帧所需的处理时间 —（Tf）

如果对上述各种时限给出数值，则发送的差错控制功能使用的确认定时器的数值为

$$T401 \geqslant Ta + Tb + Tc + Td + Te + Tf$$

附 录 Ⅴ

（附于建议 V.42）

LAPM 可能要加强的一些特性

在研究制定 V.42 建议期间曾提出一些问题，在 1989—1992 的研究周期内这些问题可能会导致在 V.42 建议正文中规定的 LAPM 协议的加强或对有关 V 系列建议的修改。本附录简单地回顾这些问题，使生产厂商了解 V.42 建议可能发展的道路。除非另有规定，否则加强的部分将作为选用特性来实现。

V.1 数据压缩

从 DTE 接收的字符流在差错控制功能发送之前进行数据压缩处理，可以大大地提高错误校正 DCE 的性能。

V.2 正向纠错

在 V 系列调制解调器的某些应用中，在物理连接上产生的误码率非常高，严重地降低了差错控制功能取得的吞吐量。(这种应用的一个实例即是在蜂窝状无线链路上使用调制解调器进行数据传输。在这种情况下，如果差错控制功能的输出在物理连接上传输之前使用正向纠错码进行编码，则可以改善性能。

V.3 统计式多路复用

可以用两种方法在一条物理连接电路上复用几个用户数据流。在 LAPM 的规定中叙述的规程能够支持多个逻辑连接，所以每个数据流可以有一个单独的 DLCI。另一种方法是使用一条逻辑连接来传送几个 DTE 的数据，这将要求使用构制 I 帧信息字段的某些手段。

V.4 端对端传送接口状态信息

如建议 V.110 所述，与 V.3 有关的一个普通要求就是能够在远端的 DTE/DCE 接口处重复 V.24 接口导线的子集状态。使用 UI 帧（见 § 8.6 和 § 12.3）并在信息字段内对接口电路的状态进行编码，或者对每个 I 帧增加一个标题，便能实现这一要求。

V.5 关于控制功能对控制功能信息交换的一些问题

a) 已经保留一个 DLCI 值，准备用于在等同的 DCE 控制功能之间传送控制功能对控制功能的信息。关于这信息交换的协议有待进一步研究。
b) 使用在 LAPM 内规定的程序可以进行控制功能之间的环回测试。

V.6 速率协商

DCE 控制功能可以通过在 § V.5 中讨论的 DLCI 传递有关可使用的传输速率和调制方案的信息，因此可以商定减速/增速的原则。这特别能用于多标准的 DCE，在呼叫时能够在例如 V.32 和 V.22 建议之间进行变换的能力可以改善由于线路质量差而受影响的性能。

V.7 在不对称或半双工的物理连接上的操作

过去曾提出几个关于在不对称或半双工连接上操作的问题。对于在某个特定的物理连接上的应用，错误校正协议的性能可以是最佳的，但是实现这一要求所用的方法有待进一步研究。一种可能的技术在下面 § V.8 中叙述。另一种可能的技术在 X.32 建议中给出，这种技术叫作 LAPX，用于在半双工连接上进行操作。

V.8 多帧拒绝

规定用于 LAPM 的选择性拒绝机理允许个别地拒绝几个 I 帧，但是对于每个拒绝的帧（即要求重发的每个帧），必须发送一个控制帧 SREJ。在某些应用中，例如在半双工物理连接上使用帧拒绝技术，如果一个控制帧能够用来请求重发几个 I 帧（不一定是连续的 I 帧），则性能可以大大提高。控制帧（MREJ）可以含有一个信息字段，信息字段具有 k 比特长度的比特映象，其中每个比特状态表示对于在待确认帧的窗口大小 k 的范围内各相应帧的确认或拒绝。

V.9 字符格式指示/协商

虽然在每一端都可以使起止式字符格式与 DTE/DCE 接口发生关联（即在连接的每一端 DTE 使用的格式可以是不同的），但是某些不一致的情况是不允许的。在使用的奇偶校验或终止位数量不同的情况下，数据比特必须进行端到端的传输。如果在两个 DTE/DCE 接口处字符格式在数据比特数方面有差异，则必须拆除呼叫，或者 DCE 协商使用一个共同的格式。这有待进一步研究。

V.10 保存成帧/奇偶校验差错

在使用 11 位字符格式时，没有规定可以对远端 DTE 指示奇偶校验位状态的机理。此外，在 DTE/DCE 接口处检测到的其它字符格式错误将不通知对方。有两种方法可供使用：去掉字节对准的要求，从而允许发送第九个或随后的比特，或者在检测到差错时发送辅助信息。

V.11 加密

在错误校正 DCE 中使用加密是有些好处的，特别是在与数据压缩一起使用时。如果从 DTE 接收到经过加密的数据，则通常用于取得数据压缩的特性可能要受加密处理的影响，从而取得较差的压缩效果。在数据压缩后使用加密的有效性更高，因为在编码的数据流中冗余度较低。

V.12 ISDN 兼容性

在涉及 ISDN/GSTN 互通的应用场合，即在要求拨号接入 ISDN 服务或用户时，从与 ISDN 接入协议的兼容性可以得到一些好处。对于 ISDN 中的某些应用，例如终端适配，已建议使用以 LAPD 为基础的协议。

PAGE INTENTIONALLY LEFT BLANK

PAGE LAISSEE EN BLANC INTENTIONNELLEMENT

第 五 章

传输质量和维护

建　　议　V.50

数据传输传输质量的标准极限

（马德普拉塔，1968）

与电报传输质量一样，影响数据传输质量最重要的因素之一，是有效瞬间的时间失真（即众所周知的“电报失真”[1]）。信号失真度必须控制在某些极限范围之内，最终的目标是接收信号的失真度应当与接收设备的容限相一致。

接收信号的失真由下列原因产生：

a）发送失真；

b）由传输信道引起的失真。

因此，必须规定发送失真度和传输信道引起失真度的极限。

打算用于传输信道的极限在建议 V.53 中予以规定。这些极限（还不是最后规定）规定如下：

采用 V.21 调制解调器的信道：20—25%

采用 V.23 调制解调器的信道：

600 波特—租用电路：20 — 30%

1200 波特—租用电路：25 — 35%

600 波特—交换电路：25 — 30%

1200 波特—交换电路：30 — 35%

（当可能采用这种工作方式时）

这些数字暂时以最大的个别失真度表示，而且适用于包括调制解调器在内的电路。发送失真度的极限必须加以确定，以便给接收设备留有合理的容限，同时把电路引起的失真考虑在内。

鉴于上述情况，CCITT 一致同意发表下列建议：

1.　关于传输信号（图 1/V.51 中在 A 点的信号）的质量，如果可能采用的调制速率范围甚广，最好对每种调制解调器采用一种标准。

2.　当使用 V.21 调制解调器时，单位码元的持续时间，应当至少为 200 波特速率的单位码元持续时间的 90%（即$\frac{1}{200}\times\frac{90}{100}$秒或 4.5ms）。

3.　当使用 V.23 调制解调器时，单位码元的持续时间，应当至少为 1200 波特速率的单位码元持续时间的 95%（即$\frac{1}{1200}\times\frac{95}{100}$秒或 0.791ms）或 600 波特速率的单位码元持续时间的 95%（即$\frac{1}{600}\times\frac{95}{100}$秒或 1.583ms）。

4. 如果一个系统发送的信号的发送失真有计划地比上述有关方面规定的极限要低得多，则该系统接收端所允许的容限还可以降低。

5. 在制定出更加精确的传输质量计划以后，上述数值还可以修改。

注 — 将与国际标准化组织一起研究接收容限的极限。

参 考 文 献

[1] CCITT Definition: *Telegraph distortion*, Volume I, Fascicle I.3 (Terms and Definitions).

建 议 V.51

数据传输用的国际电话型电路的维护组织

（关于此建议的全文，请参看建议 M.729，卷Ⅳ，分册Ⅳ.1.）

建 议 V.52

数据传输用的失真和差错率测量仪的特性

（1968 年订于马德普拉塔，1972 年修改于日内瓦）

（此建议已被 1988 年在墨尔本制订的 0.153 建议取代，请参看蓝皮书卷Ⅳ，分册Ⅳ.4。）

建 议 V.53

数据传输用的电话型电路的维护极限

（马德普拉塔，1968）

为了对数据传输进行维护，对于表示传输信道质量的主要参数，建议采用下列极限。

1 电报失真极限

在接口（即包括调制解调器）之间传输信道上的失真度极限，随数据传输系统而变化。建议采用下列极限数值，这些极限同样适用于反向信道：

使用 V.21 调制解调器的系统：20—25%

使用 V.23 调制解调器的系统：

600 波特—租用电路：20—30%

1200 波特—租用电路：25—35%

600 波特—交换电路：25—30%

1200 波特—交换电路：30—35%

（当可能采用这种工作方式时）

暂时用这些数字表示最大的个别失真度。一旦确定参考理想瞬间的方法研究完毕，这些数字将更换成等时失真度，并规定测量接收机失真的同步程序。

2 差错率的极限

2.1 误码率

建议采用表 1/V.53 中的极限，当超过这些极限时，维护部门应当认为传输信道有缺陷，测量周期约为 15 分钟（更确切地说，这段时间相当于传输最接近 15 分钟的总序列数）。

表 1/V.53

调制速率（波特）	线路	最大误码率
1200	交换（当可能时）	10^{-3}
1200	租用	5×10^{-5}
600	交换	10^{-3}
600	租用	5×10^{-5}
200	交换	10^{-4}
200	租用	5×10^{-5}

注 — 这些数值并不打算用于电路规划设计，只是给维护部门提供情况而已。

2.2 误组率

将采用与误码率相同的形式给出 511 比特序列的误组情况，这两种测量是同时进行的。然而，目前还不可能提出关于误组率极限的建议。

注 — 为了使主管部门对误组率测量的意义有所了解，在表 2/V.53 中列出与不同数值的误码率相对应的 511 比特序列的误组率的最大和最小理论值。

这些理论值并不取决于调制速率。为了列出这表格，我们取 1200 波特的调制速率作为实例。

调制速率：1200 波特

测量时间：15 分钟＝900 秒

发送的比特数：1，080，000

序列的长度：511 比特

发送的序列数：2113

表 2/V.53

误码率	比特差错个数	有差错的序列			
		最大误组数[a)]	最大误组率以%计	最小误组数[b)]	最小误组率，以%计
2×10^{-3}	2160	2113	100	5	0.24
10^{-3}[c)]	1080	1080	51.1	3	0.15
5×10^{-4}	540	540	25.5	2	0.10
10^{-4}	108	108	5.1	1	0.05
5×10^{-5}	54	54	2.5	1	0.05

a) 最大误组数相当于均匀分布的比特差错（每个序列有一个比特差错）。

b) 最小误组数相当于比特差错的成组分布（影响序列的 511 比特组）。

c) 将可看到，对于 10^{-3}的误码率，误组率可能介于 0.15%和 15.1%之间。(这表明误组率的测量不仅对用户有意义，而且对主管部门也有意义，这能够得到有关误码和误组原因的有用资料)。

3 均匀频谱随机噪声的极限

见建议 G.153 [1]。

4 脉冲噪声的极限

4.1 记住以下两点：

— 建议 V.2 要求单工传输的最大数据信号电平为－10dBm0，而要求双工传输的最大数据信号电平为－13dBm0，

— 关于使用－18dBm0 和－22dBm0 的门限已有相当多的经验，

建议 M.1020 [2] 中提到的电话型电路的门限应调整为－18dBm0，优质电路的门限应调整为－21dBm0，标准测量仪器（见建议 O.71 [3]）可调至相距 3dB 的门限（见注 1）。

4.2 为了计算脉冲数，必须把仪器用于“平坦”带宽的条件（见注 2）。

在租用电路上可采纳的极限应当是 70 个脉冲计数/小时。但鉴于每 15 分钟进行一次差错率测量，对租用电路建议采用的维护极限应当是在 15 分钟内进行 18 次计数（见注 3）。测量必须在业务高峰时进行。

在测量时，在线路的两端必须端接 600Ω 的阻抗。如果线路符合该阻抗要求，调制解调器可用于这种测量。

4.3　对于公用交换电话网，不应该有关于脉冲计数建议采用的维护极限，但是这种仪器或许可以用作诊断辅助手段，这由主管部门自行处理。这是因为在任何一次接续中所取得的脉冲计数结果随时间变化相当大，而且在不同的接续之间甚至会出现较大的差别。

4.4　在误码率和这样测定的脉冲计数之间的相互关系尚未确定。

注 1 — 电平必须以 dBm0 表示，因为

a) 考虑到各国传输计划之间的差别，以及

b) 该电平值与数据信号电平值密切相关。

注 2 — 由于缺乏经验，对于目前的维护，应该不使用外部滤波器。然而，使用外部滤波器的研究必须继续下去。该仪器借助于附加的滤波器可以提供其它的选用带宽（见参考文献［4］）。

注 3 — 这些数值仅用以说明问题。测量的持续时间和脉冲噪声的最大允许标准是将来研究的课题。

参 考 文 献

References

[1] CCITT Recommendation *Characteristics appropriate to international circuits more than 2500 km in length*, Vol. III, Rec. G.153.

[2] CCITT Recommendation *Characteristics of special quality international leased circuits with special bandwidth conditioning*, Vol. IV, Rec. M.1020.

[3] CCITT Recommendation *Specification for an impulsive noise measuring instrument for telephone-type circuits*, Vol. IV, Rec. O.71.

[4] *Ibid.*, § 3.5.2.

建　议 V.54

调制解调器用的回路测试设备

（1976 年定于日内瓦，1980 年修改于日内瓦，1984 年
修改于马拉加-托雷莫里诺斯，1988 年
修改于墨尔本）

1　引言

CCITT，

鉴于

数据传输系统的应用日益广泛，大量信息在数据传输网上传送，在这样的链路上通过减少中断时间而可节支增收，确定网络维护责任和必须涉及哪几方的重要性，以及在这方面实现标准化的优点，

一致同意发表下列意见：

在许多情况下，调制解调器中构成回路的程序有助于故障位置的测定。这些环路允许有关主管部门和（或）用户以选用方式进行本地或远距离（模拟或数字的）测量。

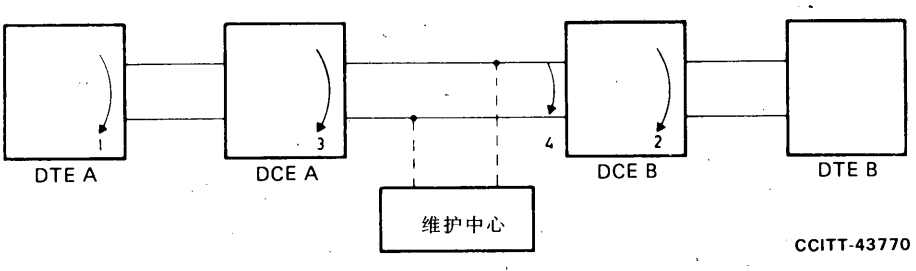
2 范围

本建议规定下列情况的调制解调器环路测试程序：

— 在点对点租用电路、多点、直通联接和公用交换电话网接续中的同步方式操作；
— 在点对点租用电路和公用交换电话网的接续中的起止方式操作。

3 回路的定义

规定了四个回路（第1—4号），如从DTE A观看，各回路的位置如图1/V.54所示。如从DTE B观看，则可以有对称的一组四个回路。



DTE 数据终端设备
DCE 数据电路终接设备

图 1/V.54

3.1 第1号回路

本回路用作对DTE操作的基本测试，把发送的信号送回到DTE进行检验。此回路应置于DTE内，要尽可能接近接口。

当DTE处于1号回路测试状态时：

— 在DTE内，发送数据电路（电路103）被接至接收数据电路（电路104）；
— 电路108/1或电路108/2必须处于与测试前同样的状态；
— 电路105必须处于“断开”状态；
— 电路125应继续受DTE的监视，以便对入呼叫提供超过例行回路测试的优先等级。

通往DCE的接口电路103，必须处于二进制1状态。

其它接口电路的状态未予以规定，但如有可能，这些电路应当允许正常的工作。特别是当发送机的定时信息来自DCE时，该信息将被继续发送（见建议V.24§4.6.2）。

注 — 当DTE不使用电路108和105时(例如,在租用电路上的某些应用),将不把这测试状态通知DCE。假如远地站未受干扰，这点被认为是可以接受的。

3.2 第3号回路

这是一条以模拟信号方式建立的本地回路,它应尽可能接近线路,以便验检DCE的工作是否令人满意。这个环路应包括在正常工作时使用的最大数量的电路（如有可能，特别要包括信号变换功能），例如，该回路有时需要包括衰减信号的设备。

当使用四线时，除了线路均衡系统部分去掉不用的某些情况外，此回路的建立没有什么困难。

对于某些二线线路，只要简单地使混合变压器不平衡，就可以获得这个回路。

当DCE处于3号回路测试状态时：

— 发送线路按照国家规定要求予以适当地端接；

— 所有接口电路都应正常地工作，但是二线半双工操作的情况除外，在使用二线半双工操作时，应使电路105和109强制性的箝位不起作用（按建议V.24§4.3.2a的规定）；

— 电路125应继续受DTE的监视，以便在放弃回路3状态之后，对入呼叫提供超过例行回路测试的优先权；

— 在数据信道上无信号发送到线路。

由于大部分接口电路都正常工作，在此不提供接口电路工作顺序图。

注 1 — 在某些交换网中，由于某些国家的规定，回路3可以拆线。但在回路3状态期间，如果DCE未被接通，就不准把DCE接至线路。

注 2 — 在四线点对点接续中，电路105必须继续处于“接通”状态。如果在这情况下使用同步调制解调器，则在电路106，109和142处于“接通”状态之后方能发送测试数据。

3.3 第2号回路

将回路2设计得要允许A站或网络能检验线路（或部分线路）和DCEB的工作是否令人满意。它只能与双工的DCE一起使用，关于反向信道的应用有待进一步研究。伪回路2可规定用于半双工的DCE，而且将在有关DCE的建议中予以规定。

当施加控制时，不管与建立回路的DCE有关联的DTE所提供的电路108的状态如何，该回路的建立是有效的。

当DCE B处于回路2测试状态时：

— 在DCE内电路104被接至电路103（见注1）；

— 通往DTE的电路104保持在二进制1状态；

— 在DCE内电路109被接至电路105（见注1）；

— 通往DTE的电路109保持在“断开”状态；

— 通往DTE的电路106保持在“断开”状态；

— 通往DTE的电路107保持在“断开”状态；

— 在DCE内电路115被接至电路113（如提供此电路）（见注1）；

— 通往DTE的电路115和电路114（如提供此电路）继续工作。

注 1 — 对于内部的DCE连接，信号电特性可以是接口电路的信号电特性，也可以是DCE内部使用的逻辑电平的信号电特性。

注 2 — 在某些应用中，可能不需把电路115接至电路113。在这种情况下，建议在电路104和电路103之间使用一个灵活的缓冲器。或者以连续相位方式改变发送时钟。

3.4 第4号回路

此回路安排只考虑在四线情况下使用。设计4号回路的目的是提供给使用模拟型测量的主管部门作线路维护之用。当接收和发送线成对串联连接时，这种连接不能作为数据电路（例如遵照线路特性曲线）来测量。

在该回路的位置上，这两对线都与 DCE 断开，并通过一个用以防止电路发生任何振荡的对称衰减器把它们互相连接起来（因此该回路不包括 DCE 中使用的任何放大器和（或）失真校正器）。此衰减器的数值将由各主管部门遵照建议 G.122 [1] 的规定给以确定。

4号回路可以在 DCE 内建立，也可以在独立的单元中建立。

当4号回路在 DCE 内部，而且在4号回路正处于测试状态时，DCE 给 DTE 提供的电路107和109处于“断开”状态，而电路142处于“接通”状态。当4号回路位于一独立设备中时，期望能出现上述这些状态，但这并不是强制性的。

4 回路控制

在 DCE 上可能有两种（不是专用的）控制形式：

— 通过设备上的开关进行人工控制；

— 通过 DCE—DTE 接口或者在识别接收数据中的环路起始信号后进行自动控制。

测试程序应该以人工或自动的回路控制为基础。不能结合使用这两种控制方法。但是，在那些实现这两种测试方法的 DCE 中，人工释放测试回路应该优先于自动控制。

注 — 在使用另一种控制方法的情况下，DCE 对自动或人工控制尝试的响应未予规定。

接口电路142应当用来向 DTE 报告本地 DCE 中的环路状态，甚至在人工控制的情况下也是这样（参看表1/V.54的注3）。为了在解释电路142时避免含混不清，在任何时间，在 DCE 中只能建立一条回路。

4.1 人工控制

见表1/V.54。

表 1/V.54

人工控制回路用的接口信号

回路	控制开关在下述设备中	给 DTE A 的信号		给 DTE B 的信号		注
		电路107	电路142	电路107	电路142	
2	DCE B	*）	*）	断 开	接 通	注 1
3	DCE A	接 通	接 通	*）	*）	注 2
4	DCE B	*）	*）	断 开	接 通	注 3

*）不使用

注 1 — 数据站 A 处于正常工作状态。通过 DCE B 的一个开关建立回路。

注 2 — 在 DCE A 内，电路107的状态将由电路108的状态决定。当接口未提供电路108时，电路107处于“接通”状态。在表中考虑了这正常情况。

注 3 — 当回路4在与 DCE 分开的一个单元中时，希望有发往 DTE B 的信号，但这并不是强制性的，因为这实现起来有困难。当回路4在 DCE 中实现时，DCE 的开关应能建立这回路。

注 4 — 表中由“接通”表示的状态也可以激励 DCE 上的可视显示器。

4.2　通过 DTE/DCE 接口进行自动控制（见表2/V.54）

通过接口的自动控制是按建议 V.24的规定用电路140，141和142取得的。电路140用来控制2号回路，而电路141用来控制3号回路。电路142的“接通”状态说明测试方式已经建立。如果电路107处于“接通”状态，则涉及到有关的终端，而随后电路103上发送的数据将通过电路104送回。如果电路107处于“断开”状态，则不涉及到有关终端。

注 1 — 人们认为，不管是在本地还是在远地站，4号回路的自动控制都没有用处。因此，就没有提供。

注 2 — 除了通过电路141激活3号回路之外，还可以通过本节规定的四个阶段的过程来激活3号回路。

表 2/V.54

自动控制回路用的接口信号

回　路	来自 DTE A 的控制信号		至 DTE A 的信号		至 DTE B 的信号		注
	电路140	电路141	电路107	电路142	电路107	电路142	
2	接　通	断　开	接　通	接　通	断　开	接　通	注1，2
3	断　开	接　通	接　通	接　通	*）	*）	注2

*）不使用。

注 1 — 存在着来自两端的控制信号发生冲突的危险。

注 2 — 在 DCE A 中，电路107的状态将由电路108的状态决定。当接口未提供电路108时，电路107处于“接通”状态。表中考虑了这正常情况。

只要电路106，140，141和142的状态如表3/V.54所示，电路103一般只能用来发送数据或测试序列。

表 3/V.54

电路 103	电路 106	电路 140	电路 141	电路 142
数　据	接　通	断　开	断　开	断　开
回路2测试序列	接　通	接　通	断　开	接　通
回路3测试序列	接　通	断　开	接　通	接　通

对于 DCE 之间的信号联络，应当使用一个分四个阶段的作用/反应顺序。在这个顺序过程中，主要涉及到的接口电路状态如图2/V.54所示。

本建议叙述了在以下情况使用同步 DCE 的自动控制：

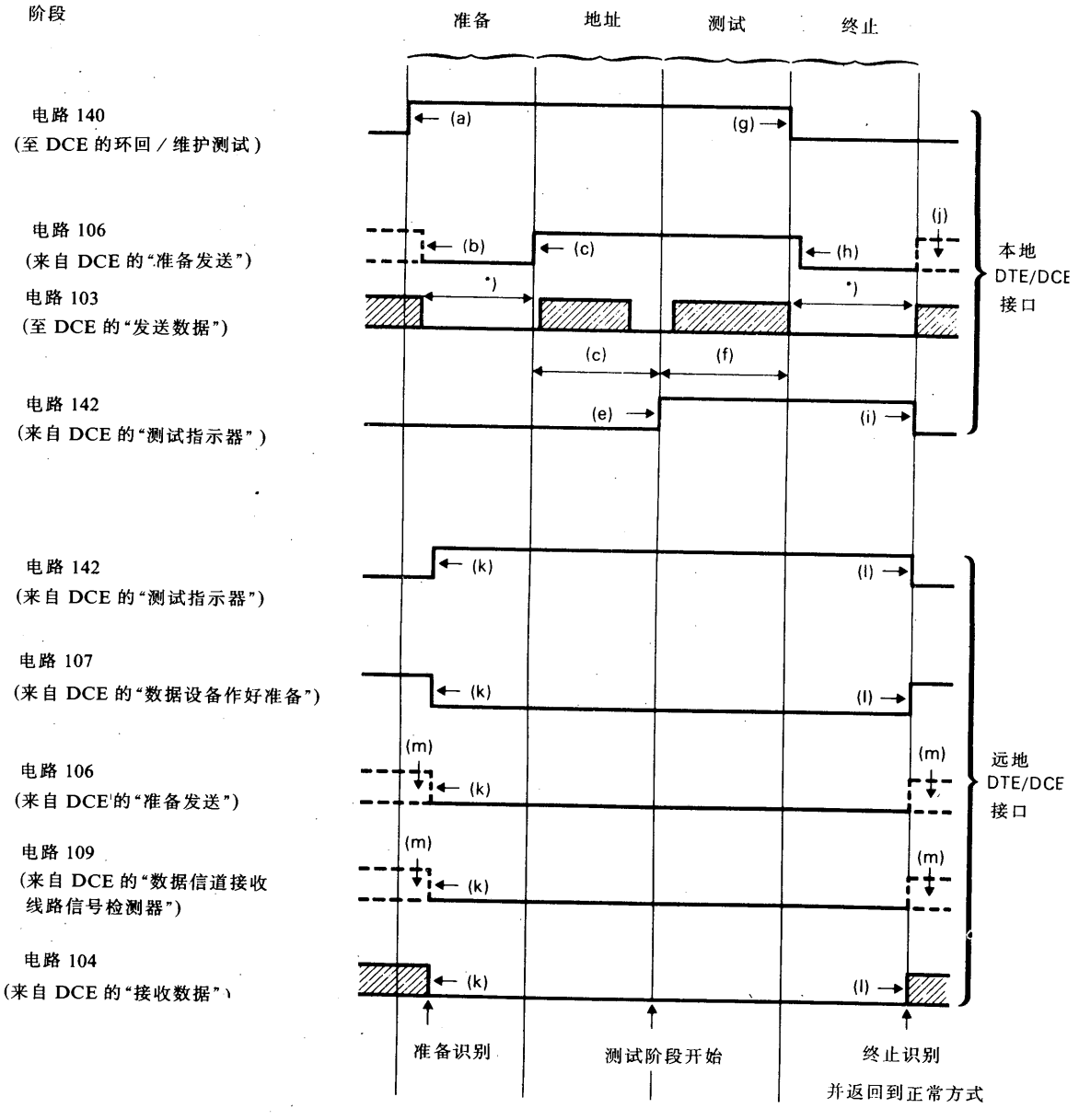
— 简单的多点电路（见§5）；

— 点对点双工电路（见§6）；

— 直通联接电路（见§7）；

本建议叙述了在以下情况使用异步 DCE 的自动控制：

— 点对点双工电路（见§8）。



*)在准备和终止阶段,DCE 将不管电路 103 的状态如何。

有效的电平参考

二进制 0 — 接通

二进制 1 — 断开

注 — 这个顺序可用于点对点的双工电路。地址阶段对点对点应用并不重要。

图 2/V.54

在四个阶段的作用/反应顺序过程中接口电路的状态

图 2/V.54 的解释

中心位置

(a) 电路140转变为“接通”状态（至 DCE），请求一个维护序列。

(b) 如果电路106还未处于“断开”状态，则在此之后，电路106很快就转变为“断开”状态（来自 DCE）。

(c) 在经过延迟之后，电路106转变为“接通”状态（来自 DCE），这表示 DCE 能接受地址信息。

(d) 电路103工作（至 DCE），发送地址。

(e) 在经过延迟之后，电路142转变为“接通”状态（来自 DCE），这表示对维护地址已经起作用，如果已经请求建立回路，则电路103现在就可以用于测试电文。

(f) 电路103工作（至 DCE），而且如同正在执行的维护程序所要求的那样包含一个测试电文或任何其它数据。

(g) 电路140转变为“断开”状态（至 DCE）请求终止维护序列，并要求返回到正常工作状态。

(h) 在此之后，电路106很快转变为“断开”状态（来自 DCE）。

(i) 在经过延迟之后，电路142转变为“断开”状态，这说明终止阶段已经结束，此系统返回到正常工作状态。

(j) 在维护序列之后，电路106可以处于“接通”状态或“断开”状态。
在维护期间，电路105的状态将被置之不理。

远地位置

(k) 电路142转变为“接通”状态（来自 DCE），这对远端 DTE 指出测试方式。
电路107转变为“断开”状态。如果电路106和109还未处于“断开”状态，则使这两条电路转变为“断开”状态。
电路104被箝位于二进制1状态，在准备识别之前，电路104上可能出现乱真的比特信号。

(l) 电路142转变为“断开”状态，电路107转变为“接通”状态，电路142“接通”状态对电路104的箝位被清除，这说明在远端 DCE 已进行终止识别，而且它已经返回到正常方式。

(m) 在维护序列的前后，电路106和109可以处于“接通”状态或“断开”状态。

5 使用同步 DCE 的简单多点电路的 DCE 之间的信号联络

注1 — 这个程序不包括符合建议 V.22的调制解调器。

注2 — 由于考虑到已经存在的和将要问世的调制解调器使用与本建议规定不同的其它信号联络技术，而且根据主管部门或用户规定的特殊条件对这些信号联络技术进行了设计，本建议不限制使用其它信号联络技术。

图 A-2/V.54示出了准备、地址、测试和终止阶段的状态图。

5.1 准备阶段

在准备阶段期间，DCE A 将发送2048±100比特的码型，该码型是使用生成多项式 $1+X^{-4}+X^{-7}$ 对二进制0进行扰码而产生的。未规定特殊的起始码型。传输将以正常的 DCE 数据传信速率进行。该码型的发送方式就象它经由电路103被发往 DCE 的情况一样。图3/V.54示出适当地实现扰码器的实例。在发送该准备信号之前，如果数据信道还未准备就绪，则 DCE A 必须建立一条数据信道。

DCE B 识别这个码型的准则不是本建议讨论的内容。实现的准则应提供非常高的保护能力，防止由于用户数据的模拟而使识别有误，防止由于高误码率而不能识别准备信号。为了防止由用户的 HDLC 帧引起的

错误识别，在这个识别准则中必须包括一条规定，即在准备信号中要有七个连续的二进制1的比特序列。

在识别出这个准备阶段之后，DCE B 就将启动定时器 T_1（如提供这定时器）。

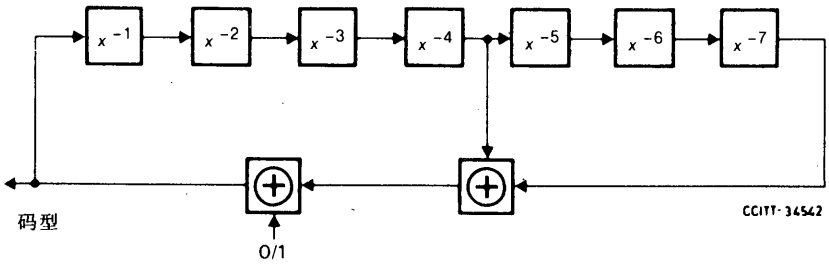


图 3/V.54

扰码器实现的实例

5.2 地址阶段

5.2.1 地址信号

在地址阶段期间，DTE 将发送一个地址序列，地址序列由一个地址8位字节组成，至少重复16次。按用户链路级协议的要求，该地址序列的前后可以是其它8位字节。同步 DCE 将以连续的8比特组发送这些8位字节。

表4/V.54含有一组可能的地址8位字节及其使用限制。

当要求扩展该地址组时，便能产生由两个8位字节地址组成的一组相似的地址组。

注 — 在表4/V.54中包含的地址组可以认为是扩展的地址组的一个子集，即一个地址组由两个相同的8位字节的地址组成。

当 DCE 在接收的至少5个连续的8位字节中检测到其地址时，DCE 将对其地址进行识别。不要求8位字节的同步。

当 DCE 检测到不包含其地址的地址序列（5个相同的连续的8位字节）时，它将使地址检测功能失效，因而避免了由于随后的测试信息模拟之故而错误地识别为自己的地址。

5.2.2 确认信号

DCE B 在识别出含有其地址的地址信号之后，将发出1948±100比特的码型。这个码型是用多项式 $1 + X^{-4} + X^{-7}$ 对二进制1进行扰码之后而产生的。未规定特殊的起始码型。传输将以正常的 DCE 数据传信速率进行。该码型的发送方式就象它通过电路103发往 DCE 的情形一样。图3/V.54示出适当地实现扰码器的实例。

在发送确认信号之前，DCE B 必须保证可以使用通往 DCE A 的数据信道。在同步的 DCE 中进行2号回路测试的情况下，DCE B 将对这个数据信道使用其接收机码元定时。

表 4/V.54

单个8位字节地址组

十六进制		十六进制		十六进制	
代 码	注	代 码	注	代 码	注
01	1	19	1	37	1
03	2	1B	2	3B	1
05	2	1D	2	3D	1
07	1	1F	1，4	3F	2，4
09	2	25	1	55	2
0B	3	27	2	57	1
0D	1	2B	2	5B	1
0F	2	2D	2	5F	2，4
11	2	2F	1	6F	2
13	1	33	2	77	2
15	1	35	2	7F	1，4
17	2	35	2	7F	1，4

注1 — 奇数校验

注2 — 偶数校验

注3 — 同步（1/6）带有奇数校验

注4 — 不能用于 ISO 3309（HDLC）帧结构

DCE A 识别这个码型的准则不是本建议规定的内容。所用的准则应能够提供良好的保护能力，防止由于高误码率而识别不出这个确认信号。

在传输这个确认信号之后，DCE B 将进入测试阶段。

在识别出这个确认信号之后，DCE A 将超时一个2148±100比特周期，然后使电路142转变为“接通”状态而进入测试阶段。

在识别出这个确认信号之后，DCE A 如果处于正常的数据方式将不采取任何行动。

5.3 测试阶段

在测试阶段期间发送的信号不是本建议规定的内容。

5.4 终止阶段

在终止阶段期间，DCE A 将发送用多项式 $1+X^{-4}+X^{-7}$ 对二进制1进行扰码而产生的8192±100比特的码型，随后跟有64个二进制1。

未规定任何特殊的起始码型。传输将按正常的 DCE 数据传信速率进行。码型的传输好似它经过电路103传送到 DCE。图3/V.54示出适当地实现扰码器的实例。

在下述任何一种情况下，DCE B 将终止测试方式：

— 识别出终止信号；

— 载频丢失时间超过1秒；

— 选用的定时器 T_1 到时。

DCE B 识别这个码型的准则不是本建议规定的内容。所用的准则应能提供良好的保护能力，防止由于测试数据的模拟而识别有误，并防止由于高误码率而识别不出终止信号。

在接收到结束终止信号的二进制1的码型期间，DCE B 在正常情况下将脱离终止阶段。

在识别出终止信号之后，DCE B 如果处于正常的数据方式，将不采取任何行动。

注 — 选用的定时器 T_1 的时间间隔长度在本建议中未作规定。

6 在使用同步 DCE 的点对点电路中使用的简化的 DCE 之间的信号联络

对于只需要控制2号回路的点对点电路，这四个阶段的顺序可以通过取消地址信号的办法加以简化。程序如下（见图 A-3/V. 54）：

— 准备阶段：与§5. 1一致。

— 地址阶段：在识别出准备信号之后，只要根据§5. 2. 2的规定发送确认信号。

— 测试阶段：在测试阶段期间发送的信号在本建议中未予规定。

— 终止阶段：与§5. 4一致。

7 在使用同步 DCE 的直通联接电路的 DCE 间的信号联络

对于直通联接电路，可以使用四个阶段的序列来控制图4/V. 54所示的环路。

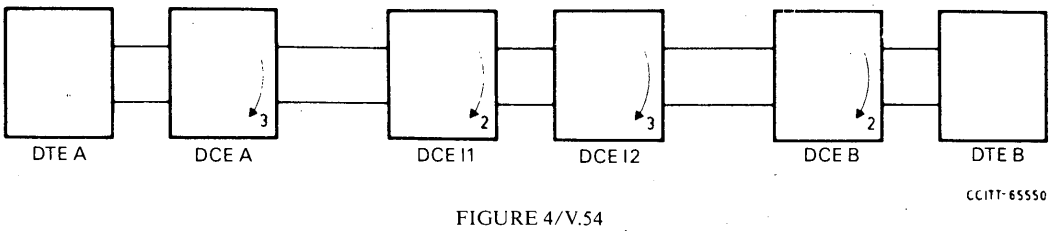
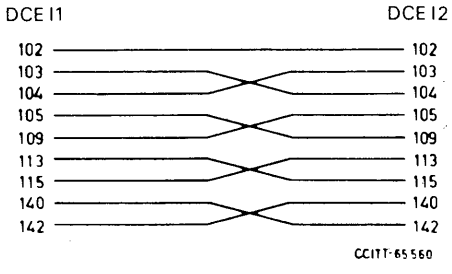


FIGURE 4/V.54

图 4/V. 54

DCE 间的信号联络程序只适用于同步调制解调器，调制解调器可以具有或没有多路复用器的特性。在中间位置的 DCE 的接口电路的连接如图5/V. 54所示。



注1 — 电路142的“接通”状态并不对 DCE I1中的接口电路107，109和104箝位。

注2 — 电路142-140的“接通”状态不应开始传输 DCE I2的准备码型，但启动地址监视器。

注3 — 只示出建立回路所必需的那些接口电路。

图 5/V. 54

四个阶段的序列状态图示于图 A-4/V. 54。其程序如下：

— 准备阶段：按§5. 1的规定。

当 DCE I1识别出该准备码型，它将通过电路142的“接通”状态对 DCE I2电路140发出该状态的信号，这将启动其地址监视器。

通过 DCE I2的电路103将这准备码型传输给 DCE B。

— 地址阶段：按§5.2的规定。

— 测试阶段：在测试阶段发送的信号在本建议中未作规定。

— 终止阶段：按§5.4的规定。

当在中间位置建立回路时，在回路“后面”的那部分链路事实上是不启动的。

当建立的回路为DCE I2中的回路3时，要从线路去掉至DCE B的载频。当这状态持续时间超过1秒时，DCE B将把该测试状态视为终止并返回至正常方式（即数据载频丢失）。因为在这情况之前是电路142的“接通”状态，远端DTE可以认为这是正常情况。当DCE I2中的回路3状态被终止时（在正常情况下这将在接收整个终止码型之后发生），在DCE B恢复载频之后，远端DTE将不接收混淆的信号。

当建立的回路为DCE I1中的回路2时，所有的码型将送至DCE B。这样，DCE B亦将接收终止码型并按规定的时间脱离测试方式。DCE I2将在检测到电路104的“断开”状态后脱离测试方式。

注 — 当通过多路复用器建立DCE I1与DCE I2的连接而对接口电路109和142没有远程通信能力时，DCE I2按选用方式可以从接口电路103存在的码型取得所要求的信息。

8 使用异步DCE的点对点连接的DCE间的信号联络

对于使用异步DCE只进行起止式操作的点对点双工电路，可以删除地址信号简化这四个阶段的顺序。应使用图5/V.54所示的简单信号方式来取代同步传输用的伪随机码型。

8.1 准备阶段

在准备阶段DCE A将发送一个空号-传号-空号码型。各间隔的持续时间应为320-400ms。

8.2 地址阶段

在识别准备码型之后，DCE B将建立回路2，并发送由100—150ms载频“断开”时间组成的确认信号。

在检测到载频信号由“断开”跃变至“接通”状态后，DCE将使电路142处于“接通”状态并进入测试阶段。

8.3 测试阶段

在测试阶段发送的信号在本建议中未作规定。

8.4 终止阶段

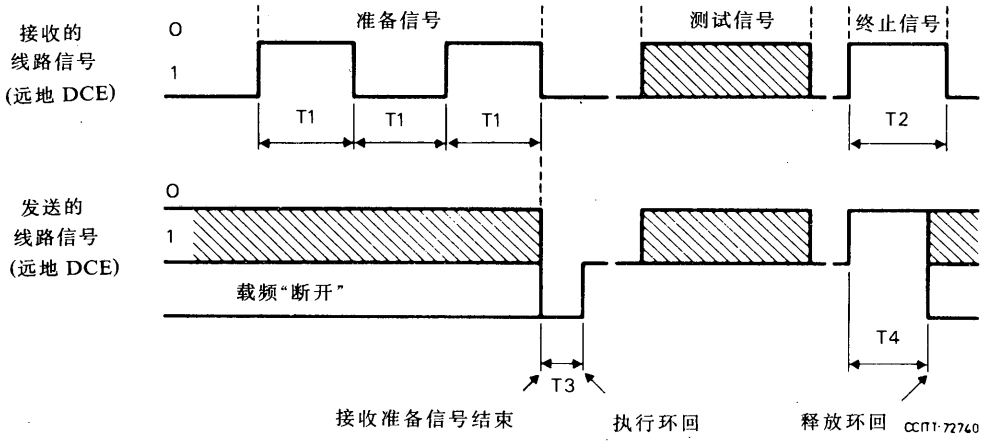
在终止阶段DCE A将发送由二进制“0”（空号）组成的信号至少达550ms。

在下述任何一种情况，DCE B将终止测试方式：

— 识别到终止信号达480-550ms；

— 载频丢失时间超过1秒。

如果DCE B处于正常的数据方式，则在DCE B识别到终止信号之后将不采取任何行动。



持续时间

T_1：320—400ms

T_2：≥550ms

T_3：100—150ms

T_4：480—550ms

注1 — 在接收准备信号结束之前和环回释放之后发送的线路信号依赖于 DTE 在电路103上发送的数据信号。

注2 — "0"（空号）和"1"（传号）分别相当于频率 F_A 和 F_Z。

图 6/V.54

异步调制解调器中回路2的信号方式

附 件 A

（附于建议 V.54）

状 态 图

A.1 引言

在本附件中将使用状态图对 V.54建议的§5，§6和§7列出的程序作进一步解释。为有助于了解这些状态图提供以下信息。

A.2 位置

在功能上，回路设备位于 DTE 和 DCE 的剩余部分之间。

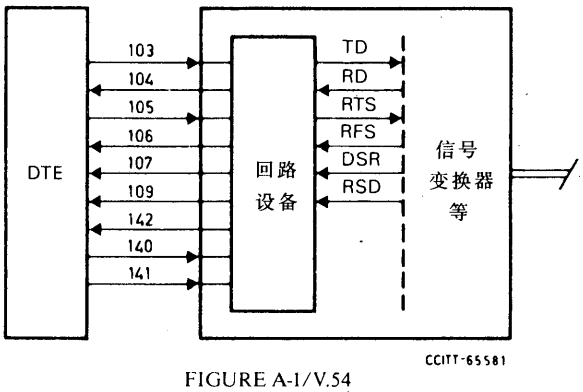


FIGURE A-1/V.54

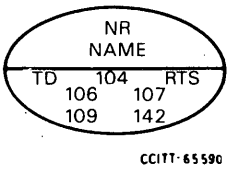
图 A-1/V. 54

在数据阶段（即在没有使用测试回路时），存在以下关系：

TD	（发送数据）	=103；
RD	（接收数据）	=104；
RTS	（请求发送）	=105；
RFS	（准备发送）	=106；
DSR	（数据设备作好准备）	=107；
RSD	（数据信道接收线路信号检测器）	=109。

A. 3　图标符号

A. 3. 1　状态



NR	状态数： LC＝回路状态 TL＝定时回路
NAME	状态名称；
TD	至信号变换器的电路 TD 的信号；
104	至 DTE 的电路104的信号；
RTS	至信号变换器的电路 RTS 的信号；
106	至 DTE 的电路106的信号；
107	至 DTE 的电路107的信号；
109	至 DTE 的电路109的信号；
142	至 DTE 的电路142的信号。

A. 3. 2　信号

“1”	稳定的二进制1；
OFF	连续的“断开”状态（=“1”）；
ON	连续的“接通”状态（=“0”）；
PREP	准备码型；
ACK	确认码型；
TERM	终止码型；
103	随 DTE 的电路103；
RD	随信号变换器的电路 RD；
105	随 DTE 的电路105；
RFS	随信号变换器的电路 RFS；
DSR	随信号变换器的电路 DSR；
RSD	随信号变换器的电路 RSD。

A.3.3 事件

14n ON	电路14n 由“断开”至“接通”的跃变；
14n OFF	电路14n 由“接通”至“断开”的跃变；
Peripheral	在外围 DCE 中有效；
intermed.	在中间 DCE 中有效；
n n n n	在 nnnn 比特间隔之后；
XXXrec.	识别 XXX 码型；
Own address	识别独特的 DCE 地址序列；
Other address	识别其它地址序列；
RSD OFF 1s	电路 RSD“断开”1秒钟。

A.4 实例

在下半部分的状态符号中，在回路设备中起始工作的所有接口电路的状态按以下次序给出：

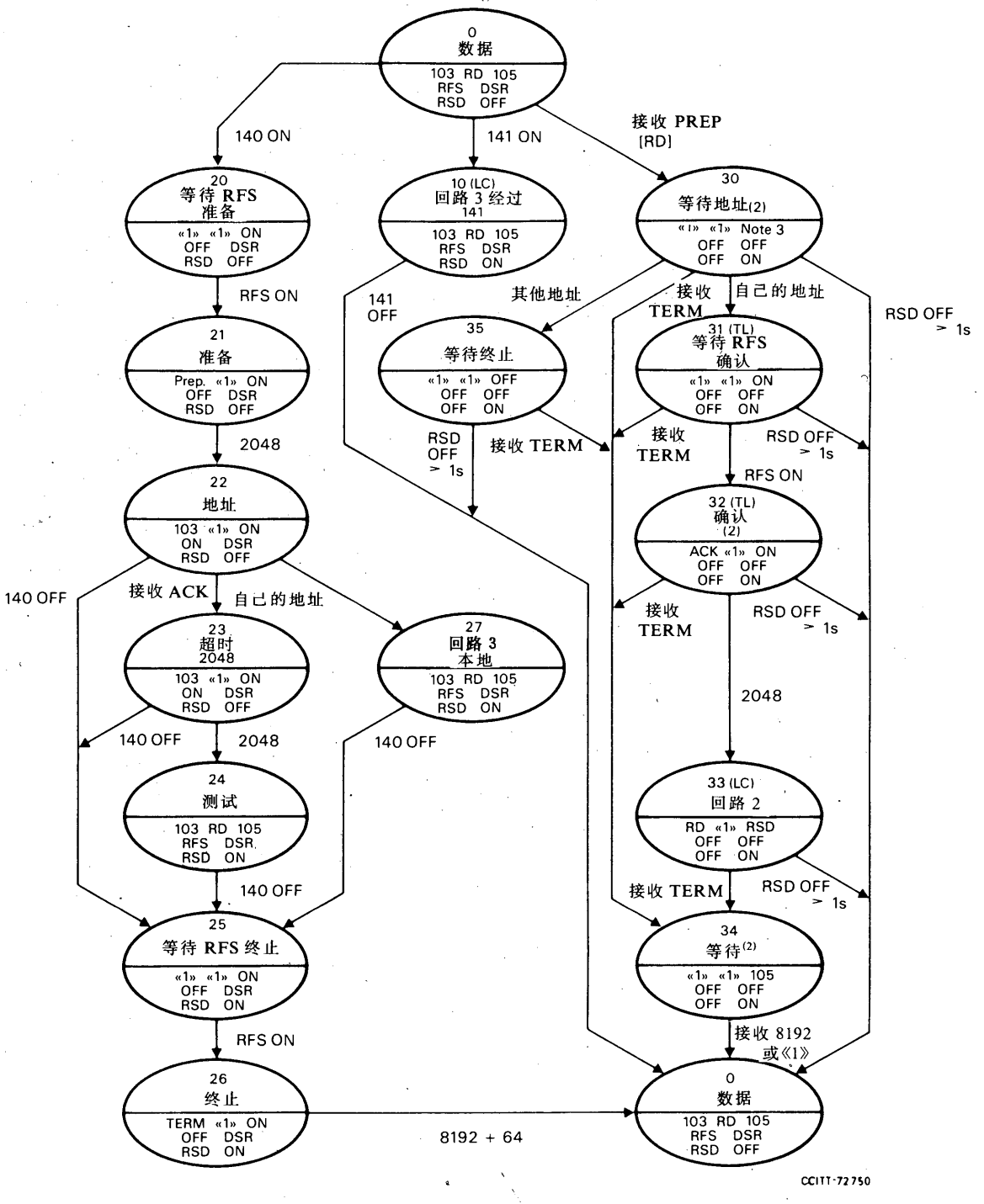
— TD	（至信号变换器）；
— 104	（至 DTE）；
— RTS	（至信号变换器）；
— 106	（至 DTE）；
— 107	（至 DTE）；
— 109	（至 DTE）；
— 142	（至 DTE）。

例如：在第一位置的“RD”意味着接至信号变换器的电路 TD 在回路设备中由信号变换器接至 RD。

在第二位置的“ACK”意味着在电路104上发送确认码型。

在第三位置的“OFF”意味着至信号变换器的电路 RTS 保持在“断开”状态。

在第四位置的“RFS”意味着至 DTE 的电路106随信号变换器的电路 RFS。



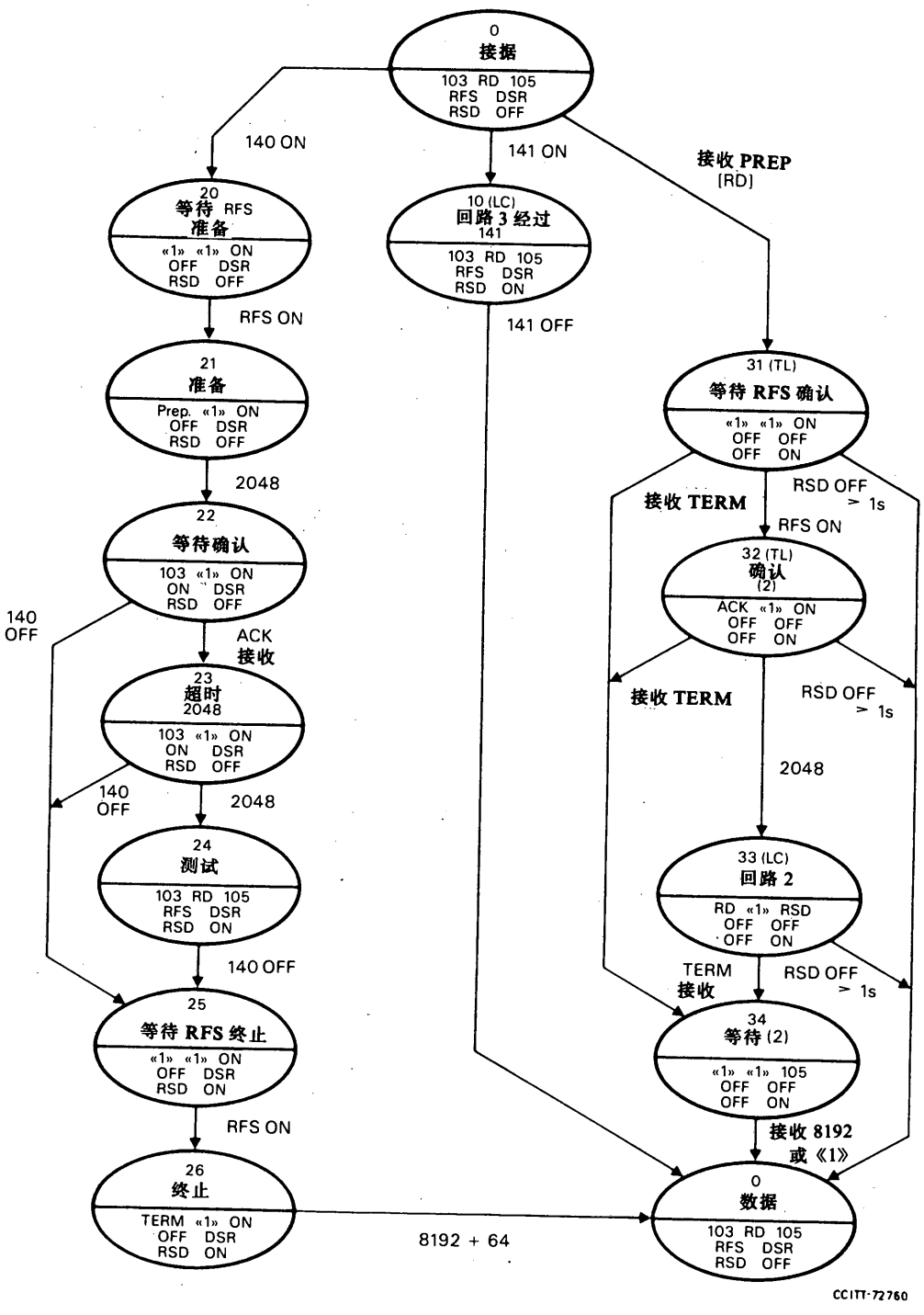
注1 — 如果电路140出现瞬时的“接通”状态，则在发送完整的准备码型之后要发送完整的终止码型。

注2 — 如果实现选用的定时器 T1，则阅读“RSD OFF>1秒或 T1到时”，而不阅读“RSD OFF>1秒”。T1在状态30开始。

注3 — 在状态30时电路 RTS 的状态可能取决于实际的结构。在状态0向状态30移动时，在正常情况下电路 RTS 将保持不变。

图 A-2/V.54

简单的多点电路的状态图

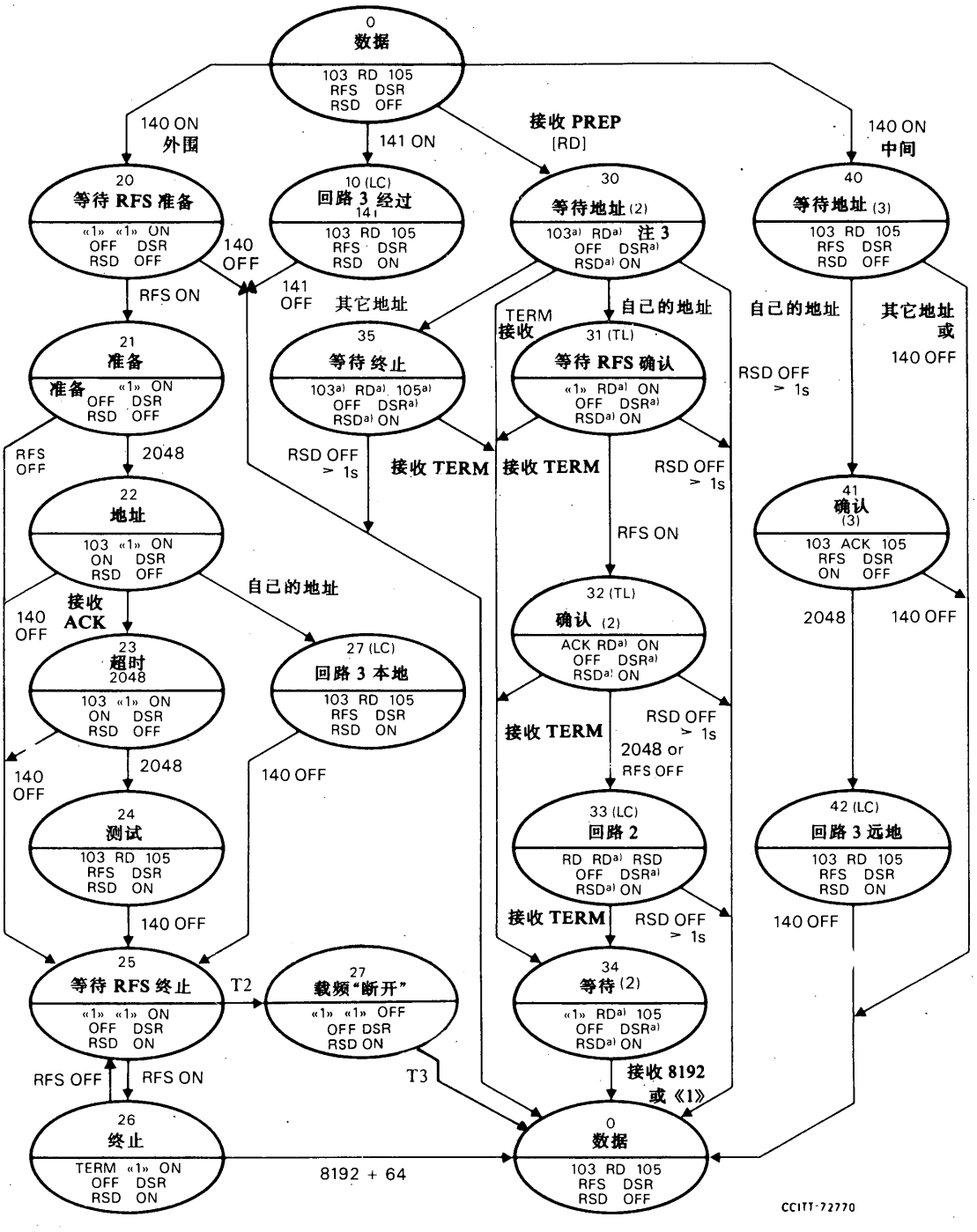


注1 — 如果电路140出现瞬时的“接通”状态，则在发送完整的准备码型之后要发送完整的终止码型。

注2 — 如果实现选用的定时器 T1，则阅读“RSD OFF>1秒或 T1到时”，而不阅读“RSD OFF>1秒”。T1在状态引开始。

图 A-3/V.54

点对点电路的状态图



a) 在中间 DCE 中不箝位，在外围 DCE 中箝位（《1》或"断开"）

注1 — 如果电路140出现瞬时的"接通"状态，则在发送完整的准备码型之后要发送完整的终止码型。

注2 — 如果实现选用的定时器 T1，则阅读"RSD OFF>1秒或 T1到时"，而不阅读"RSD OFF>1秒"。T1在状态30开始。

注3 — 在状态30时电路 RTS 可能取决于实际的结构。在状态0向状态30移动时，在正常情况下电路 RTS 将保持不变。

注4 — 在 DCEI1中的电路109可以与 DCEI2中的电路105互连的情况下，在环路2期间，在接口处允许存在与外围 DCE B 相同的状态。

注5 — 在第一次进入状态25时接通定时器 T2，在脱离状态26时断开该定时器。

注6 — 在进入状态27时，接通定时器 T3。

图 A-4/V. 54

直通联接电路的状态图

参 考 文 献

Reference

[1] CCITT Recommendation *Influence of national systems on stability, talker echo and listener echo in international connections*, Vol. III, Rec. G.122.

建　议　V.55

电话型电路用的脉冲噪声测量仪的技术规格

（关于此建议的全文，见建议O.71，卷Ⅳ，分册，Ⅳ.4）

建　议　V.56

在电话型电路上使用的调制解调器的比较测试

（1972年订于日内瓦，1976和1980年修改于日内瓦，1984年修改于马拉加-托雷莫里诺斯，1988年修改于墨尔本）

为了有利于各主管部门对不同厂家提供的在电话型电路上使用的调制解调器进行比较测试的工作，建议这些试验应当根据下列操作条件在实验室中进行：

1　测试参数表（见表1/V.56）

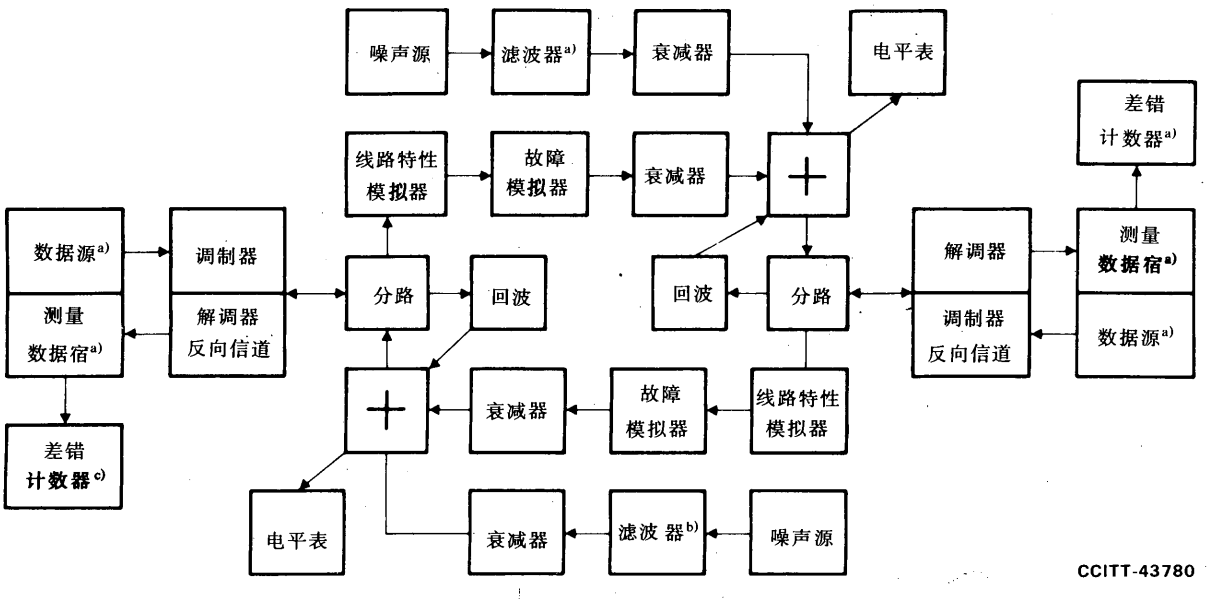
表1/V.56

测试参数

参考编号	参　　数	四　线 点 对 点	二线交换网	
			串　行 调制解调器	并　行 调制解调器
1	总衰耗或接收信号电平	×	×	
2	衰耗失真	×	×	
3	包络或群时延失真	×	×	
4	频移（或频偏）	×	×	
5	衰耗突变	×	×	
6	中断	×	×	
7	相位突变	×	×	
8	相位抖动	×	×	
9	谐波失真	×	×	
10	受话者回波		×	×
11	“白”噪声	×	×	
12	脉冲噪声	×	×	
13	单个单音干扰		×	

2 标准测试测量设备的方框图

建议使用图1/V.56所示的全部或部分测量设备来进行比较测试。



a) 511比特伪随机电文。

b) 300—3400Hz带通滤波器。如果使用方波形式的脉冲噪声，则去掉此滤波器。

c) 关于误码和误组的计数，见建议V.52。

图 1/V.56

调制解调器标准测试用的测量设备

3 测试参数

3.1 线路特性模拟器的参数

3.1.1 对称线路失真

见表2/V.56和表3/V.56。所有数值的容限为±5%。

3.1.2 非对称线路失真

见表4/V.56和表5/V.56。所有数值的容限为±5%。

3.1.3 脉动失真

脉动失真在建议M.1020〔1〕的容限方案范围之内〔1〕。见表6/V.56和表7/V.56。所有数值的容限为±5%±0.1ms。

表 2/V.56

频率 (Hz)	衰耗失真 (dB)		
	方式1（见注1）	方式2（见注2）	方式3（见注5）
300	6	12	K_1[b]
500	3	8	$0.35K_1$
800	1	2[a]	0
≈1600	0	0	0
2500	未规定	8	$0.2K_1$
2800	3	未规定	$0.3K_1$
3000	6	12	$0.4K_1$

a）待澄清。

b）K_1是数值1，2，3，4，5，6，7的乘数。

表 3/V.56

频率 (Hz)	群时延失真 (ms)		
	方式1（见注1）	方式2（见注2）	方式3（见注5）
500	3	4.5	$1.20K_1$[b]
600	1.5	3	$0.90K_1$
1000	0.5	1.5	$0.32K_1$
≈1800	0	0	0
2600	0.5	1.5	$0.12K_1$
2800	3	3	$0.23K_1$
2900	未规定	4	$0.31K_1$
3000	未规定	未规定	$0.40K_1$

a）k_1是数值1，2，3，4，5，6，7的乘数。

表 4/V.56

频率 (Hz)	衰耗失真 (dB)		
	方式1（见注1）	方式2（见注2）	方式3（见注5）
800	0	0	0
2000	0.75	未规定	未规定
2500	未规定	8	$8K_2$[a]
2800	3	未规定	未规定
3000	6	12	$12K_2$

a）K_2是数值0.4，0.8，1.2和1.6的乘数。

表 5/V.56

频率 (Hz)	群时延失真 (ms)		
	方式1（见注1）	方式2（见注2）	方式3（见注5）
500	0	0	0
1900	未规定	未规定	$0.075K_3$[a]
2600	0.5	1.5	未规定
2800	3	3	$0.225K_3$[a]
2900	未规定	4	未规定
3000	未规定	未规定	$0.30K_3$

a）K_3是数值0.5，1，2，4和8的乘数。“方式3”的所有数值都是暂时规定的。

表 6/V.56

频率 (Hz)	群时延失真 (ms)
	方式 1
500	2.0
600	1.3
1000	0 (见注3)
1400	0.5 (见注4)
1800	0 (见注3)
2200	0.5 (见注4)
2600	0.3 (见注3)
2800	2.0

表 7/V.56

频率 (Hz)	群时延失真 (ms)
	方式 2
500	2.0
600	0.8
800	0.8 (见注4)
1000	0 (见注3)
1200	0.5 (见注4)
1400	0 (见注3)
1600	0.5 (见注4)
1800	0 (见注3)
2000	0.5 (见注4)
2200	0 (见注3)
2400	0.5 (见注4)
2600	0.3 (见注3)
2800	2.0

表2/V.56至表7/V.56的注解

注1 — “方式1”与建议 M.1020一致。
注2 — “方式2”与建议 M.1025一致。
注3 — 脉动谷值（最小值）。
注4 — 脉动峰值（最大值）。
注5 — 方式3与相关的欧洲规定一致。

3.2　故障模拟器的参数

a）相位突变：使用外部定时控制（如0.25；1；100Hz）可连续地按档调至165度。
b）频移：使用信道变换器可得到例如±5Hz，±6Hz 或±10Hz 的频移。
c）峰-峰相位抖动，从0.2度至30度，连续地从50至300Hz，正弦波。
d）衰耗突变：使用外部定时控制（比如0.1；0.25；1；100Hz）可连续地或按档调至总衰耗。
e）中断：固定持续时间为1ms，而重复周期为1秒和（或）持续时间可变的单个中断。

3.3　噪声源（这个题目需要进一步研究）

a）白噪声。
b）脉冲噪声：电平可调，脉冲的持续时间可在100μs 和1ms 之间进行调节，重复周期为1秒。
c）统计分布噪声，用记录或模拟的方式产生。这样的信息有助于“随机噪声模拟器”标准化，随机噪声模拟器将鼓励使用误组计数。
d）单个单音干扰：附加信号频率的电平可调，频率在300和3100Hz 之间可变。
e）谐波失真
　i）使用700Hz 的校准信号频率，该校准信号频率具有与数据信号一样的均方根电平，其可调的谐波电平为：a_{H2}，a_{H3}和 a_{H4}，
　ii）使用700Hz 的校准信号频率，该校准信号频率具有与数据信号一样的峰-峰电平，其可调的谐波电平为：a_{H2}，a_{H3}和 a_{H4}。

3.4　受话者回波

受话者回波：可变回波衰减介于0和20dB 之间，可变回波延迟 τ_E 介于0和20ms（相应的最坏情况）之间。

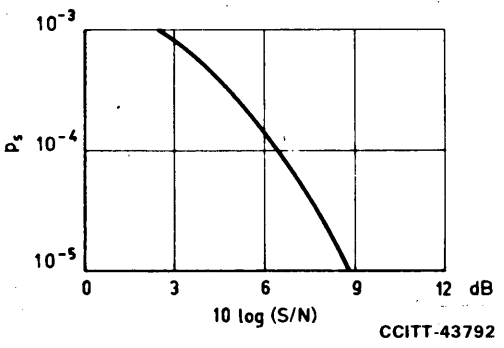
4　测量程序

4.1　在白噪声的情况下，误码率（P_S）和信噪比（S/N）函数关系的测量

在总和点的接收电平对于交换线路的比较应为－30dBm，而对于租用线路的比较应为－20dBm。
在比较时，可以确定按规定的 P_S 值的信噪比值（如3×10^{-4}或10^{-5}）。

4.2　每秒钟的比特差错个数（F/t）与不同故障和噪声参数（X）函数关系的测量

在总和点的接收电平对于交换线路的比较应为－30dBm，而对于租用线路的比较应为－20dBm。
在比较时，可以确定不同的故障和噪声参数或位于无差错区域内不同参数的 F/t 值。



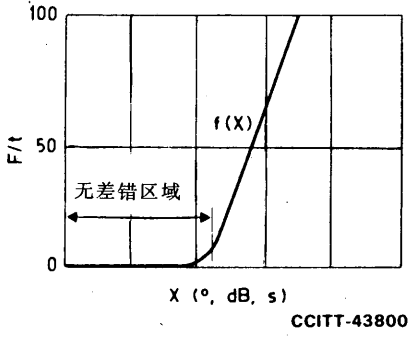
$P_S=f(S/N)=\frac{差错比特}{发送比特}$

S=信号电平

N=噪声电平

图 2/V.56

误码率与信噪比函数关系的实例



$F/t=f(X)$

$X=\Phi_S,\Phi_j,a_S,t_i,a_p,a_t,a_H$

$\Phi_S=f$ 相位突变度数

Φ_j=相位抖动度数

a_S=衰耗突变的相对电平

t_i=中断持续时间

a_p=脉冲噪声电平

a_t=单个单声电平 (dBm)

a_{H_2},a_{H_3},a_{H_4}=下面的谐波电平

图 3/V.56

每秒钟的比特差错个数与不同故障和噪声参数的函数关系的实例

5 调制解调器的比较测试表8/V.56

表8/V.56

根据本建议§§1，2，3，4规定选择的18种测试

测　试	根据表1/V.56的测试参数	根据下列各节的测试参数	根据下列各节的测量程序
A	11	3.3a)	4.1
B	2，3，11	3.1.1方式1，3.3a)	4.1
C	2，3，11	3.1.1方式2，3.3a)	4.1
D	2，3，11	3.1.2方式1，3.3a)	4.1
E	2，3，11	3.1.2方式2，3.3a)	4.1
F	2，3，4，11	3.1.1方式1，3.2b)（±6Hz），3.3a)	4.1
G	2，3，4，11	3.1.1方式2，3.2b)（±10Hz），3.3a)	4.1
H	2，3，7	3.1.1方式1，3.2a)	4.2
J	2，3，7	3.1.1方式2，3.2a)	4.2
K	8	3.2c)	4.2
L	2，3，5	3.1.1方式1，3.2d)	4.2
M	2，3，5	3.1.1方式2，3.2d)	4.2
N	6	3.2e)	4.2
P	12	3.3b)	4.2
R	13	3.3d)	4.2
S	9	3.3e) ii)	4.1
T	10，11	3.4，3.3a)	4.1
U	统计噪声	3.3c)	4.1（用于误组）

参 考 文 献

References

[1] CCITT Recommendation *Characteristics of special quality international leased circuits with special bandwidth conditioning*, Vol. IV, Rec. M.1020.

[2] CCITT Recommendation *Characteristics of special quality international leased circuits with basic bandwidth conditioning*, Vol. IV, Rec. M.1025.

高数据传信速率用的综合数据测试仪

（1972年定于日内瓦，1980年修改于日内瓦，
1984年修改于马拉加 - 托雷莫里诺斯）

（本建议已被1988年在墨尔本制定的O.153建议取代，请参看蓝皮书卷Ⅳ，分册Ⅳ4。）

第 六 章

与其它网络互通

建　　议　V.100

公用数据网(PDN)和公用交换电话网(PSTN)之间的互连

(1984 年订于马拉加-托雷莫里诺斯)

CCITT,

鉴于

(a)　一个数据站可以通过国内[①] PSTN 的一条输入线或输出线接至某分组交换数据网 (PSPDN);
(b)　在 PSPDN 接入级可能不知道数据站的传输特性;
(c)　在这种情况下,建立接续之前,调制解调器之间必须协商传输特性;
(d)　可以使用半双工调制解调器和全双工调制解调器。

建议:

主管部门可以按选用方式采用以下信号联络程序,其中包括要支持的调制解调器类型。

1　程序说明

根据调制解调器的类型 (见表 1/V.100),使用半双工或双工程序。

1.1　半双工程序

见图 1/V.100。

1.1.1　应答方式调制解调器

a)　在发送符合建议 V.25 规定的应答序列之后,调制解调器应对电路 107 施加一个"接通"状态,然后根据表 1/V.100 的规定发送 S1 部分达 294ms。在这程序期间接口电路 106 和 109 处于"断开"状态。
b)　调制解调器保持无声,直至它检测到 (表 1/V.100 中规定的) S2 或检测到 V.27 (丙) 调制解调器在减速使用时的同步信号为止。
c)　然后,调制解调器本身调节到所选择的方式或拆线。
如果在 S1 发送结束后的 2 秒钟之内没有检测到响应,调制解调器恢复发送 S1。

---

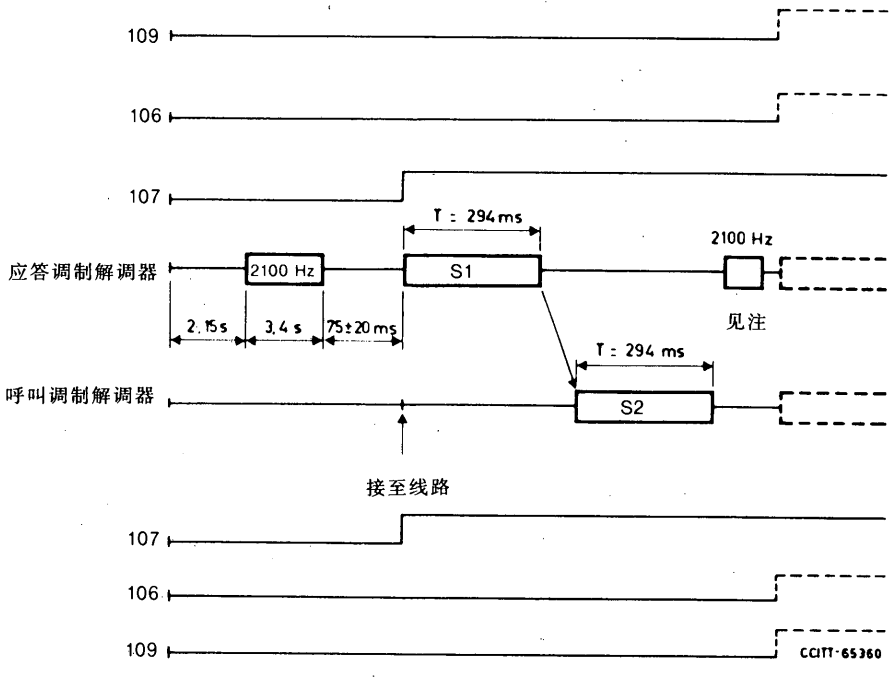
① 在国际上通过 PSTN 接入 PSPDN 是不可设想的。

表 1/V.100

S2 和 S1 信号

类　别	数据速率 (bit/s)	CCITT 建议	程　序	S2 (呼叫 DCE)	S1 (应答 DCE)
双工 异步	300 1200	V.21 V.22	双工 双工	980Hz 1200Hz	1650Hz 1800+2250Hz
双工 同步（FDM）	1200 2400	V.22 V.22（乙）	双工 双工	1200Hz 1200Hz	1800+2250Hz 1800+2250Hz
双工 同步 (FCT)[a]	2400 4800 9600	V.26（丙） V.32 V.32	半双工 双工 双工	(见 V.26 丙) (见 V.32) (见 V.32)	(见 V.26 丙) (见 V.32) (见 V.32)
半双工 同步	2400 4800 9600	V.27（丙） (减速方式) V.27（丙） (在研究中)	半双工 半双工 半双工	无 1400Hz 1100Hz	无 2200Hz 2300Hz
非对称异步	75/1200	V.23	双工	390Hz	1300Hz

a）ECT＝回波消除技术



注一 在双工传输情况下发送 2100Hz 单音，使回波抑制器不起作用（见建议 V.26 丙）。对于半双工传输，不必强制使用该单音。

图 1/V.100

半双工程序

如果 S2 表示能力不能利用，则调制解调器应拆线。

如果 S2 表示能力可以利用，则调制解调器本身调节到这方式。

d) 在接收 S2 结束后，在双工调制解调器的情况下（见建议 V.26 丙），根据建议 G.164 的规定，调制解调器发送 2100±15Hz 的单音达 500±50ms，使回波抑制器不起作用，然后保持无声达 75±20ms。

注— 在半双工调制解调器的情况下，不需发送 2100Hz 单音。

1.1.2 呼叫方式调制解调器

a) 在接至线路后，调制解调器应对电路 107 施加一个“接通”状态（在此程序期间，接口电路 106 和 109 处于“断开”状态），并至少在 400ms 的时间内保持无声。

在这期间，调制解调器检测 S1。

呼叫调制解调器根据 S1 或者其标称信号选择一种互通方式。

b) 然后，它根据表 1/V.100 的规定发送 S2，或者发送 V.27（丙）调制解调器按 2400bit/s 减速方式使用时的同步信号。

c) 然后，它本身调节到选择的能力。

1.2 双工程序

见图 2/V.100。

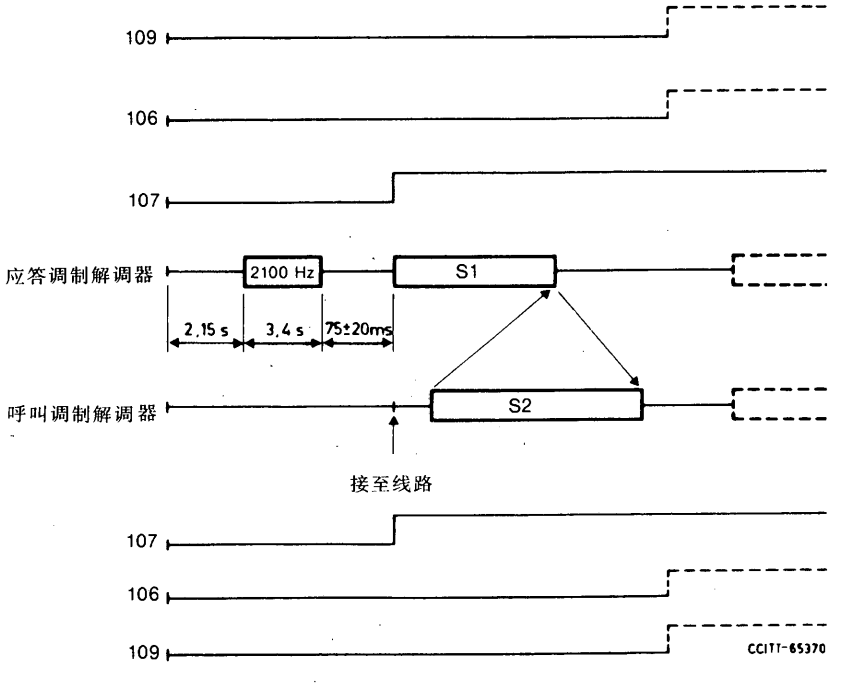


图 2/V.100

双工程序

1.2.1 应答方式调制解调器

a) 在发送符合建议 V.25 规定的应答序列之后，调制解调器应对电路 107 施加一个“接通”状态（在

这程序期间接口电路 106 和 109 处于“断开”状态)。

b) 然后，调制解调器根据表 1/V.100 的规定发送 S1 部分至少达 40±10ms，而且直至它检测到发送 S2 结束为止。

注— 在此期间，根据有关 V 系列建议的规定，在两个调制解调器之间可能会发生某些信息交换（见建议 V.32)。

如果在一段时间内（正在研究）没有检测到响应，调制解调器应拆线。

如果 S2 表示能力不能利用，则调制解调器应拆线。

如果 S2 表示能力可以利用，则调制解调器本身调节到这方式。

1.2.2 呼叫方式调制解调器

a) 根据建议 V.25，在检测到 2100Hz 单音和 75±20ms 无声期之后，调制解调器应对电路 107 施加一个“接通”状态（在这程序期间，接口电路 106 和 109 处于“断开”状态)。

b) 调制解调器检测 S1。

呼叫调制解调器根据 S1 或者其标称的信号选择一种互通方式。

c) 然后，它根据表 1/V.100 的规定发送 S2。

注— 如果调制解调器只有一种可能性，则它在接至线路后可以发送 S2。

d) 然后，调制解调器本身调节到具有选择的能力。

2 半双工和双工相结合的程序

本节叙述具有处理两种程序能力的 DCE〔指两种程序的（TP）调制解调器〕和只有一种程序的 DCE 之间的互通。

2.1 与半双工程序互通

2.1.1 应答方式的 TP 调制解调器

见图 3/V.100。

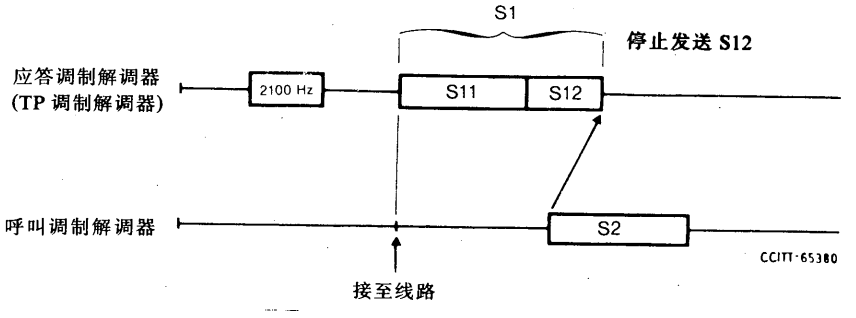


图 3/V.100

TP 调制解调器应答方式

2.1.1.1　应答 TP 调制解调器

a）在发送 V.25 序列之后，调制解调器将发送由 S11 和 S12 两部分（如建议 V.32 附录 I 所述）组成的 S1。

S 11是个在 600—3000Hz 带宽中发送 294ms 的被调制信号，而 S 12是个 600—3000Hz 频带以外的单音。

b）在发送 S12 之后，调制解调器等待 S2。当它检测到 S2 时，它将停止发送 S12，并按半双工程序进行操作。

2.1.1.2　呼叫调制解调器

由于考虑到 S12 是个带外信号，呼叫调制解调器应按半双工程序进行操作。

2.1.2　呼叫方式的 TP 调制解调器

见图 4/V.100。

2.1.2.1　应答调制解调器

应答调制解调器应按半双工程序进行操作。

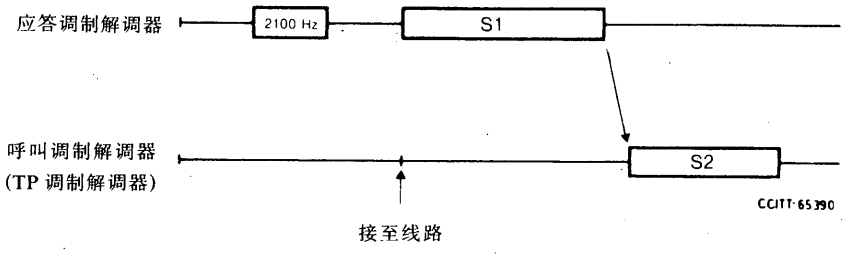


图 4/V.100

TP 调制解调器呼叫方式

2.1.2.2　呼叫 TP 调制解调器

呼叫 TP 调制解调器在 V.25 序列和接至线路之后保持无声。它检测 S1，并应按半双工程序进行操作。

2.2　与双工程序互通

2.2.1　应答方式的 TP 调制解调器

见图 5/V.100。

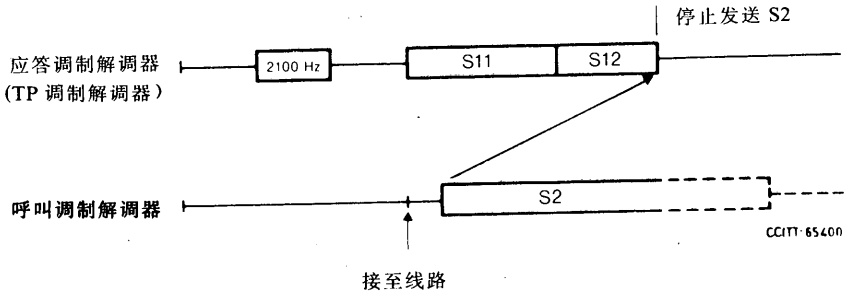


图 5/V.100

TP 调制解调器应答方式

2.2.1.1　应答 TP 调制解调器

调制解调器按§2.1.1.1 的规定进行操作，但是在检测到 S2 之后，它应按双工程序进行操作。

2.2.1.2　呼叫调制解调器

呼叫调制解调器应按双工程序进行操作。

2.2.2　呼叫方式 TP 调制解调器

见图 6/V.100。

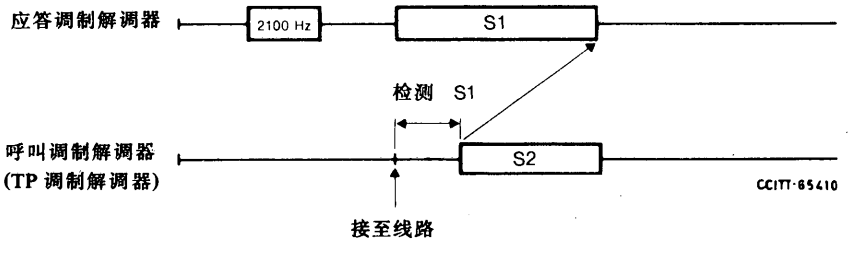


图 6/V.100

TP 调制解调器呼叫方式

2.2.2.1　应答调制解调器

应答调制解调器应按双工程序进行操作。

2.2.2.2　呼叫 TP 调制解调器

呼叫 TP 调制解调器在 V.25 序列和接至线路之后保持无声。它检测 S1，并应按双工程序进行操作。

建　议　V.110[1]

综合业务数字网（ISDN）对具有V系列型接口的数据终端设备（DTE）的支持

（1984年订于马拉加－托雷莫里诺斯，1988年修改于墨尔本）

CCITT，

鉴于

(a) 根据建议I.411中叙述的参考结构，ISDN将提供通用的接口来连接用户终端；

(b) 然而，在ISDN发展期间，在相当长的时间里将存在着需要接至ISDN的具有V系列型接口的DTE；

(c) 在建议I.211中叙述了ISDN支持的承载业务；

(d) 在建议I.430，I.440/Q.920和I.451/Q.930中叙述了D-信道信令协议；

一致同意发表如下意见：

(1) 本建议的范围包括把具有目前V系列建议规定的调制解调器接口的终端接至按电路交换或租用电路业务操作的ISDN；

(2) 应支持以下电路交换业务：

— 数据传输，（或）

— 交替的话音/数据，（和/或）

— 自动呼叫和（或）自动应答。

(3) 本建议§1中的参考结构应能适用；

(4) 在I.500系列建议中叙述ISDN的TE和其它类型的网络（如PSTN）的DTE互通的支持；

(5) 将具有V系列型接口的DTE连接至ISDN所需的终端适配器（TA）应该包括以下功能：

— 电气和机械接口特性的变换；

— 比特率适配；

— 进入和脱离数据传送阶段的端对端的同步；

— 以人工或自动呼叫和（或）自动应答为基础的呼叫建立和拆线。

1　参考结构

1.1　终端适配器参考模型

用简单的参考模型规定了终端适配器的功能。附件A更加详细地叙述了参考模型，并规定一种基本的终端适配器TA-A和一种自动呼叫和自动应答的终端适配器TA-B。

---

① 该建议也包括在I系列建议中，称作I.463。

1.2　连接类型

在本建议中叙述的终端适配器功能考虑了不同类型的 TA 之间（例如 V 系列 TE2 和 X. 21 TE2）的互通以及各种类型的端对端的连接。这些内容将在附件 A 中更加详细地予以叙述。

2　在 S 和 T 参考点的线路信号

在 ISDN 参考点 S 和 T 的 TA 信号应当遵照建议 I. 430（第一层技术规定），I. 441/Q. 921（第二层技术规定）和 I. 451/Q. 931（第三层技术规定）叙述的 ISDN 的“基本用户/网络接口”的特性。

2.1　高至 19. 2kbit/s 的同步数据传信速率的比特率适配

2.1.1　一般方法

TA 中比特率适配功能示于图 1/V. 110。功能 RA1 将用户数据传信速率变换成由 $2^k \times 8$kbit/s 表示的适宜的中间速率（k＝0，1 或 2）。RA2 完成由中间速率到 64kbit/s 的第二次变换。48 和 56kbit/s 的数据传信速率直接变换成 64kbit/s 的 B 信道速率。

2.1.2　V 系列数据传信速率对中间速率的适配

与各个 V 系列数据传信速率一起使用的中间速率示于表 1/V. 110。

注 — ISDN 要支持的特殊的 V 系列数据传信速率有待进一步研究。

2.1.2.1　帧结构

帧结构示于表 2/V. 110，并在以下段落中加以叙述。

如表 2/V. 110 所示，V 系列速率至中间速率的变换使用一个 80 比特的帧。8 位字节“0”含有 8 个二进制 0，而 8 位字节“5”含有一个二进制 1，随后跟有 7 个“E”比特（见 § 2. 1. 2. 4）。8 位字节 1—4 和 6—9 在第一位含有二进制 1，在第 8 位含有一个状态比特（S 或 X 比特），在比特位置 2—7 含有 6 个“数据”比特（D 比特）。比特传输的次序是从左到右，从上到下。

2.1.2.2　帧同步

17 个比特的帧同步码型由 8 位字节“0”的 8 个比特（置于二进制 0）和后面 9 个 8 位字节的第一个比特（置于二进制 1）组成（见 § 2. 1. 3）。

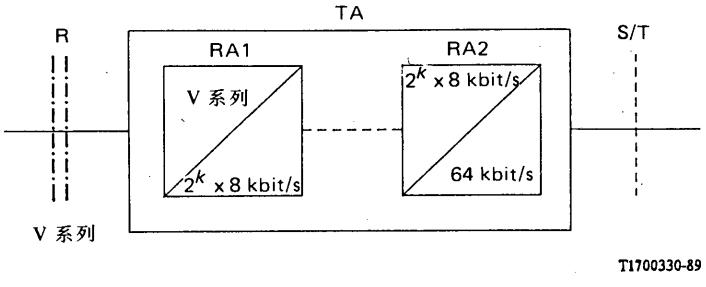


图 1/V. 110

两步的比特率适配

表 1/V.110

第一步速率适配

数据传信速率 (bit/s)	中间速率		
	8 kbit/s	16 kbit/s	32 kbit/s
600	X		
1 200	X		
2 400	X		
4 800	X		
7 200		X	
9 600		X	
12 000			X
14 400			X
19 200			X

表 2/V.110

帧结构

8 位字节编号	比特编号							
	1	2	3	4	5	6	7	8
0	0	0	0	0	0	0	0	0
1	1	D1	D2	D3	D4	D5	D6	S1
2	1	D7	D8	D9	D10	D11	D12	X
3	1	D13	D14	D15	D16	D17	D18	S3
4	1	D19	D20	D21	D22	D23	D24	S4
5	1	E1	E2	E3	E4	E5	E6	E7
6	1	D25	D26	D27	D28	D29	D30	S6
7	1	D31	D32	D33	D34	D35	D36	X
8	1	D37	D38	D39	D40	D41	D42	S8
9	1	D43	D44	D45	D46	D47	D48	S9

2.1.2.3　状态比特（S1，S3，S4，S6，S8，S9 和 X）

比特 S 和 X 用于在数据传送状态传送与数据比特有关的信道控制信息，如表 3/V.110 所示。S 比特分成两组 SA 和 SB，用以传递两个接口电路的状态。X 比特用于传递电路 106 的状态，此外还在 TA 之间传递帧同步的状态。X 比特还能够按选用方式用于在支持异步终端设备的 TA 之间传递流量控制信息。这种用法在§2.4.2 中予以规定。

在§4 中规定 S 和 X 比特用于进入和脱离数据传送状态时的同步。

通过这些比特，将发送信号速率适配器接口的控制信息正确地分配给接收信号速率适配器接口的机理示于表 3/V.110，并在第 4 节中加以叙述。

对于 S 和 X 比特，0 相当于“接通”状态，1 相当于“断开”状态。

由 S 比特传递的控制信息以及由 D 比特传递的用户数据，不应有不同的传输延迟。因此，S 比特应与表 4/V.110 规定位置中的 D 比特同时抽样并按图 2/V.110 所示传送控制信息。

在到达控制电路 106 时，X 比特应该出现。电路 106 应该按§3.3 的规定进行响应（X＝0，106＝“接通”状态）。

表 3/V.110

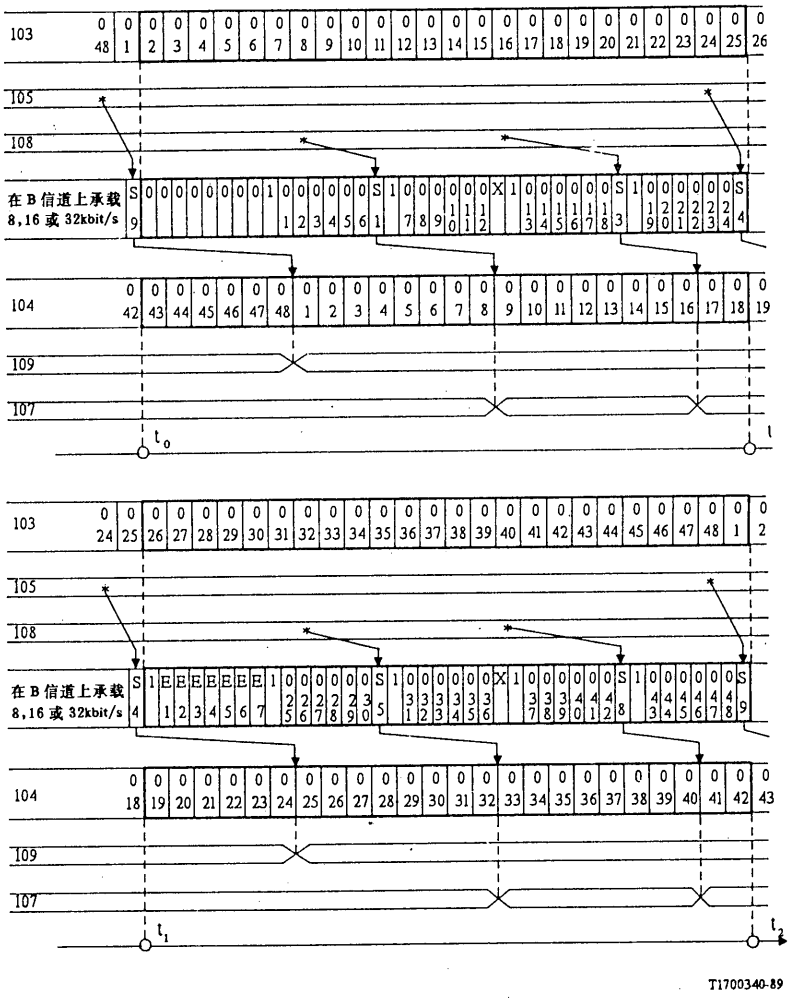
一般变换方案

108 ----------	S1, S3, S6, S8 = SA	---------- 107
105 ----------	S4, S9 = SB	---------- 109
帧同步 和 106/IWF ----------	X	---------- 106

表 4/V.110

S 比特和 D 比特之间的协调

S 比特	D 比特	
	8 位字节编号	比特编号
S1	2	3 (D8)
S3	3	5 (D16)
S4	4	7 (D24)
S6	7	3 (D32)
S8	8	5 (D40)
S9	9	7 (D48)



✱ 表示电路 105 和 108 的取样点

X 表示电路 107 和 109 的变化点

注 1 — 为了与建议 X.30（I.461）叙述的 X.1 用户业务类别的比特率适配保持一致，比特 S1 和 S6，S3 和 S8，S4 和 S9 用以传送分别与 P，Q 和 R 比特组有关的信道状态信息。

要详细了解 X.21 接口的电路 C 的信息如何变换成 S 比特和远地接口的“I”比特，可参看建议 X.30（I.461）的 § 2.1.1.2.3。

注 2 — 表 4/V.110 和图 4/V.110 叙述 S 和 D 比特之间的协调，其目的是提供与建议 X.30（I.461）的兼容性。在建议 V.110 的内容中这协调是否十分必要，有待进一步研究。

图 2/V.110

S 比特和 D 比特之间的协调

2.1.2.4 E 比特的用法

E 比特用于传递下列信息：

a） 速率重复信息：比特 E1，E2 和 E3 和中间速率（见表 2/V.110）一起提供用户数据传信速率（同步）的标识。这些比特的编码应该按表 5/V.110 所示的规定。

b） 网络独立的时钟信息：按 § 5 的规定，比特 E4，E5 和 E6 用于传递网络独立的时钟相位信息。

c） 复帧信息：比特 7 按表 5/V.110 所示的规定使用。

表 5/V.110

E 比特的用法

（注 1）

中间速率 kbit/s			E1	E2	E3	E4	E5	E6	E7
8	16	32		**(注 4)**			**(注 3)**		
bit/s	bit/s	bit/s							
600			1	0	0	C	C	C	**1 或 0 (注 2)**
1200			0	1	0	C	C	C	1
2400			1	1	0	C	C	C	1
		12 000	0	0	1	C	C	C	1
	7200	14 400	1	0	1	C	C	C	1
4800	9600	19 200	0	1	1	C	C	C	1

注 1 — 600，2400，4800 和 9600bit/s 的数据传信速率也是建议 X.1 的用户业务类别（见建议 X.30/I.461）。

注 2 — 为了保持与建议 X.30（I.461）的兼容性，对 600bit/s 的用户速率 E7 进行编码，使得 4×80 比特的复帧同步成为可能。为达此目的，在第 4 个 80 比特帧中的 E7 被置成二进制“0”（见 § 2.1.2.6 和表 6a/V.110）。

注 3 — C 表示将 E4，E5 和 E6 用于传送网络独立的阻塞信息（见 § 5）。这些比特在不用时应该置成 1。

注 4 — 如表所示，比特 E1，E2 和 E3 传递同步速率信息。必须用带外信令（D 信道中的第三层电文）或附录 I 所述的带内参数交换提供异步速率信息。

2.1.2.5 速率协商

在涉及与 PSTN 中调制解调器互连的配合工作的情况下（远地的调制解调器/DTE 能够根据不同的情况用不同的速率进行操作），同步速率的协商可能是适宜的。在 § 2.3 中规定的异步传输的互连情况下，速率协商也可能是适宜的，而且能适应分速率的操作。速率协商的需要和方法有待进一步研究。

2.1.2.6 数据比特

数据在 D 比特中传送，即每个 80 比特帧最多具有 48 个 D 比特。在本建议中没有规定用户数据流的 8 位字节的边界。

2.1.2.7 比特分配

600，1200 和 2400bit/s 对 8kbit/s 中间速率的适配分别示于表 6a/V.110，6b/V.110 和 6c/V.110 中。

7200 和 14400bit/s 对 16 和 32kbit/s 中间速率的适配分别使用表 6d/V.110 所示的数据比特分配。

4800，9600 和 19200bit/s 对 8，16 和 32kbit/s 中间速率的适配分别使用表 6e/V.110 所示的数据比特分配。

1200bit/s 的用户速率对 32kbit/s 中间速率的适配使用表 6f/V.110 所示的数据比特分配。

表 6a/V.110

600bit/s 的用户速率对 8 kbit/s 中间速率的适配

0	0	0	0	0	0	0	0
1	D1	D1	D1	D1	D1	D1	S1
1	D1	D1	D2	D2	D2	D2	X
1	D2	D2	D2	D2	D3	D3	S3
1	D3	D3	D3	D3	D3	D3	S4
1	1	0	0	E4	E5	E6	E7 [a)]
1	D4	D4	D4	D4	D4	D4	S6
1	D4	D4	D5	D5	D5	D5	X
1	D5	D5	D5	D5	D6	D6	S8
1	D6	D6	D6	D6	D6	D6	S9

a) 见表 5/V.110 的注 2。

表 6b/V.110

1200bit/s 的用户速率对 8kbit/s 中间速率的适配

0	0	0	0	0	0	0	0
1	D1	D1	D1	D1	D2	D2	S1
1	D2	D2	D3	D3	D3	D3	X
1	D4	D4	D4	D4	D5	D5	S3
1	D5	D5	D6	D6	D6	D6	S4
1	0	1	0	E4	E5	E6	E7
1	D7	D7	D7	D7	D8	D8	S6
1	D8	D8	D9	D9	D9	D9	X
1	D10	D10	D10	D10	D11	D11	S8
1	D11	D11	D12	D12	D12	D12	S9

表 6c/V.110

2400bit/s 的用户速率对 8kbit/s 中间速率的适配

0	0	0	0	0	0	0	0
1	D1	D1	D2	D2	D3	D3	S1
1	D4	D4	D5	D5	D6	D6	X
1	D7	D7	D8	D8	D9	D9	S3
1	D10	D10	D11	D11	D12	D12	S4
1	1	1	0	E4	E5	E6	E7
1	D13	D13	D14	D14	D15	D15	S6
1	D16	D16	D17	D17	D18	D18	X
1	D19	D19	D20	D20	D21	D21	S8
1	D22	D22	D23	D23	D24	D24	S9

表 6d/V.110

Na) ×3600bit/s 的用户速率对中间速率的适配

0	0	0	0	0	0	0	0
1	D1	D2	D3	D4	D5	D6	S1
1	D7	D8	D9	D10	F	F	X
1	D11	D12	F	F	D13	D14	S3
1	F	F	D15	D16	D17	D18	S4
1	1	0	1	E4	E5	E6	E7
1	D19	D20	D21	D22	D23	D24	S6
1	D25	D26	D27	D28	F	F	X
1	D29	D30	F	F	D31	D32	S8
1	F	F	D33	D34	D35	D36	S9

F=填充比特

a) N 只等于 2 或 4。

表 6e/V.110

Na) ×4800bit/s 的用户速率对中间速率的适配

0	0	0	0	0	0	0	0
1	D1	D2	D3	D4	D5	D6	S1
1	D7	D8	D9	D10	D11	D12	X
1	D13	D14	D15	D16	D17	D18	S3
1	D19	D20	D21	D22	D23	D24	S4
1	0	1	1	E4	E5	E6	E7
1	D25	D26	D27	D28	D29	D30	S6
1	D31	D32	D33	D34	D35	D36	X
1	D37	D38	D39	D40	D41	D42	S8
1	D43	D44	D45	D46	D47	D48	S9

a) N 只等于 1，2 或 4。

表 6f/V.110

12000bit/s 的用户速率对 32kbit/s 中间速率的适配

0	0	0	0	0	0	0	0
1	D1	D2	D3	D4	D5	D6	S1
1	D7	D8	D9	D10	F	F	X
1	D11	D12	F	F	D13	D14	S3
1	F	F	D15	F	F	F	S4
1	0	0	1	E4	E5	E6	E7
1	D16	D17	D18	D19	D20	D21	S6
1	D22	D23	D24	D25	F	F	X
1	D26	D27	F	F	D28	D29	S8
1	F	F	D30	F	F	F	S9

F=填充比特

2.1.3　帧同步和附加的信令能力

2.1.3.1　搜索帧同步

使用下列 17 比特同步码型取得帧同步：

0 0 0 0 0 0 0 0　1×××××××　1×××××××　1×××××××　1×××××××

1×××××××　1×××××××　1×××××××　1×××××××　1×××××××

本建议假定差错率将会很低，预期在检测一个 80 比特的帧之后能取得帧同步。

2.1.3.2　帧同步的监视和恢复

帧同步监视应是一个使用与起始检测相同的程序的连续过程。

除非连续 3 帧都检测到每帧至少有一个成帧比特差错，否则不应出现帧同步丢失。

在帧同步丢失之后，TA 将进入 § 4.1.5 所讨论的恢复状态。如果恢复未成，则可以进一步使用维护程序。

2.1.4　中间速率对 64kbit/s 的适配

因一个中间速率（例如，8，16 或 32kbit/s）对 64kbit/s 的 B 信道的适配和几个中间速率的信息流①）对 64kbit/s B 信道速率可能的多路复用必须兼容以便互通，对于第二步的速率适配和可能的中间速率的多路复用，需要一个公用的方法。这第二步的速率适配方法在建议 I.460中予以叙述。

2.2　48和56kbit/s 用户速率对64kbit/s 的速率适配

48和56kbit/s 的用户数据传信速率以表7a/V.110和7b/V.110或7c/V.110所示的一个步骤对64kbit/s 的 B 信道速率适配。

表 7a/V.110

48kbit/s 用户速率对64kbit/s 的适配

8 位字节编号	比特编号							
	1	2	3	4	5	6	7	8
1	1	D1	D2	D3	D4	D5	D6	S1
2	0	D7	D8	D9	D10	D11	D12	X
3	1	D13	D14	D15	D16	D17	D18	S3
4	1	D19	D20	D21	D22	D23	D24	S4

注 1 — 48kbit/s 也是建议 X.1的一种用户业务类别（见建议 X.30/I.461 § 2.2.1）。

注 2 — 要了解状态比特和比特 X 的使用，请参看 § 2.1.2.3；但是为了在限制的64kbit/s 承载容量上进行国际操作，比特 X 必须置成二进制“1”。

2.3　高至19200bit/s 异步速率的适配

① 几个中间速率信息流的多路复用有待进一步研究。

表 7b/V.110

56kbit/s 用户速率对64kbit/s 的适配

8 位字节编号	比特编号							
	1	2	3	4	5	6	7	8
1	D1	D2	D3	D4	D5	D6	D7	1
2	D8	D9	D10	D11	D12	D13	D14	1
3	D15	D16	D17	D18	D19	D20	D21	1
4	D22	D23	D24	D25	D26	D27	D28	1
5	D29	D30	D31	D32	D33	D34	D35	1
6	D36	D37	D38	D39	D40	D41	D42	1
7	D43	D44	D45	D46	D47	D48	D49	1
8	D50	D51	D52	D53	D54	D55	D56	1

表 7c/V.110

56kbit/s 用户速率对64kbit/s 进行
适配的选用帧结构

8 位字节编号	比特编号							
	1	2	3	4	5	6	7	8
1	D1	D2	D3	D4	D5	D6	D7	0
2	D8	D9	D10	D11	D12	D13	D14	X
3	D15	D16	D17	D18	D19	D20	D21	S3
4	D22	D23	D24	D25	D26	D27	D28	S4
5	D29	D30	D31	D32	D33	D34	D35	1
6	D36	D37	D38	D39	D40	D41	D42	1
7	D43	D44	D45	D46	D47	D48	D49	1
8	D50	D51	D52	D53	D54	D55	D56	1

注 1 — 要了解状态比特和比特 X 的使用，请参看 § 2.1.2.3。

注 2 — 表7c/V.110是允许的选用帧结构，它可提供进入和脱离数据阶段的信号方式。但是，推荐使用的方法应该是表7b/V.110的适配方式，而且表7c/V.110的使用者应该负责确保互通。

2.3.1 一般方法

在TA中的比特速率适配功能示于图3/V.110。功能块RA0、RA1和RA2使用三步的比特率适配方法。RA0功能是一个异步-同步变换步骤，可用于支持表8/V.110规定的各种速率，它采用与V.14建议规定相同的技术。它产生$2^n \times 600$比特的同步比特流（n＝0到5）。RA1和RA2功能与§2.1规定的比特率适配相同。RA1功能使用户速率对$2^k \times 8$比特表示的较高速率进行适配（k＝0，1或2）。RA2功能完成到64kbit/s的第二次变换。

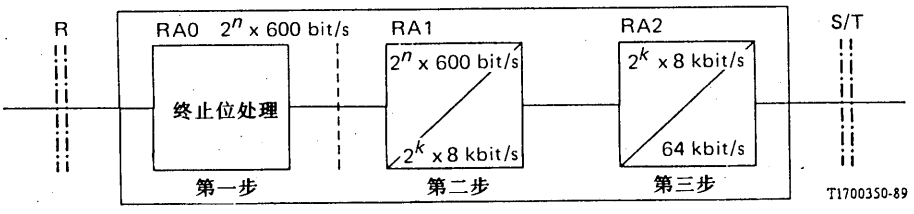


图 3/V.110

三步的比特率适配

2.3.2 支持的异步用户速率

表8/V.110规定支持的异步用户速率，其中包括强制支持和选用的两种速率。

表 8/V.110

异步用户速率

数据速率 (bit/s)	速率容差 (%)	数据单位数	终止码元数	RA0/RA1 速率 (bit/s)	RA1 速率 (kbit/s)
50	± 2.5	5	1.5	600	8
75	± 2.5	5.7 or 8	1:1,5:2	600	8
110	± 2.5	7 or 8	1 or 2	600	8
150	± 2.5	7 or 8	1 or 2	600	8
200	± 2.5	7 or 8	1 or 2	600	8
300 *	± 2.5	7 or 8	1 or 2	600	8
600 *	+1 _2.5	7 or 8	1 or 2	600	8
1 200 *	+1 −2.5	7 or 8	1 or 2	1 200	8
2 400 *	+1 −2.5	7 or 8	1 or 2	2 400	8
3 600	+1 −2.5	7 or 8	1 or 2	4 800	8
4 800 *	+1 −2.5	7 or 8	1 or 2	4 800	8
7 200	+1 −2.5	7 or 8	1 or 2	9 600	16
9 600 *	+1 −2.5	7 or 8	1 or 2	9 600	16
12 000	+1 −2.5	7 or 8	1 or 2	19 200	32
14 400	+1 −2.5	7 or 8	1 or 2	19 200	32
19 200	+1 −2.5	7 or 8	1 or 2	19 200	32

注 1 — *表示对于通用TA强制支持的速率。

注 2 — 数据比特数包括可能的奇偶校验位。

2.3.3 异步-同步变换（RA0）

RA0功能只能与异步V系列接口一起使用。输入的异步数据用附加的终止码元填充，以适应由$2^n \times 600$bit/s规定的最接近的信道速率。因此，7200bit/s的用户数据传信速率应该与9600bit/s的同步数据流适配，而110bit/s的用户数据传信速率应该与600bit/s的同步数据流适配。所产生的同步数据流馈送给RA1。如§2.3.5所述，在传输中断信号时禁止使用终止码元填充。

2.3.4 超速/降速

在其相关的终端使用低于标称的字符速率进行发送时，终端适配器应该插入附加的终止码元。如果终端发送字符的速率超过1%（或者在低于600bit/s的标称速率的情况下超过2.5%），异步-同步变换器在1%超速时通常可以每八个字符最多去掉一个终止码元。在接收端的变换器应该检测被删除的终止码元，并且将它们重新插入被接收的数据流中（电路104）。

对于所有的字符，起始码元和数据单位的标称长度应该是相同的。对于超过300bit/s的标称速率，接收的变换器最多可以减去终止码元长度的12.5%，供发送的终端超速之用。对于低于或等于300bit/s的标称速率，允许减少终止码元的25%。

2.3.5 中断信号

终端适配器应该检测和发送中断信号如下：

如果变换器检测到M至2M+3位起始极性（M为按选择格式每个字符的比特数，其中包括起始和终止码元），则该变换器应该发送2M+3位起始极性。

如果变换器检测到比2M+3位更多的起始极性，则该变换器应该把这些比特都作为起始极性发送。

在异步速率低于变换器同步速率的情况下，应该使用下列规则：

— 如果变换器检测到M至2M+3位起始极性，则该变换器应该（对RA1）发送起始极性，发送时间等于按异步速率发送2M+3位的时间；

— 如果变换器检测到比2M+3位更多的起始极性，则该变换器应该（对RA1）发送起始极性，发送时间与被接收的中断状态一样长；

— 从发送侧接收的2M+3位或更多的起始极性应该输出给接收的DTE；

— 在起始极性的中断信号之后，在发送数据字符之前，DTE必须在103电路上至少发送2M位终止极性。然后，变换器应该从随后的终止至起始的跃变中重新取得字符同步。

2.3.6 奇偶校验位

RA0功能把用户数据中可能含有的奇偶校验位视为数据位。

2.4 流量控制

本节叙述与支持异步DTE的TA一起使用时流量控制的选择。当较快的字符输出降低为较慢的字符输出时，流量控制允许连接不同的用户数据速率操作的异步DTE。流量控制的支持将要求除了选择本地协议（见§2.4.1）之外还要使用端对端（TA对TA）的协议和一个（来自网络的）输入线路缓冲器。根据使用的本地流量控制协议，还将要求DTE接口的字符缓冲。在本建议中没有规定缓冲器的大小，因为它取决于具体的实现方法。

在 DTE 的操作速率高于 TA 之间确定的同步速率的情况下，要求对 DTE 接口进行本地的流量控制。在 TA 之间确定的同步速率与一个 DTE（或互通单元）的操作速率相符，以及在高于与另一个 DTE（或互通单元）的操作速率相符的同步速率的情况下，就要求端对端的流量控制。在某些应用中，可能要求同时使用本地和端对端的流量控制。

2.4.1 本地流量控制：TA 对 DTE

两种不同速率操作的异步 DTE 连接的 TA 之间可以进行连接。与速率较快的 DTE 连接的 TA 负责执行本地流量控制协议，将字符速率降低到速率较慢的 DTE 的速率。这种操作将要求在 TA 中使用缓冲存储器。一个 TA 可以支持几个不同的本地流量控制协议，虽然在任何时候只选择一种协议。目前，有一些这样的协议在使用，下面将要详细地予以叙述。

2.4.1.1 105/106操作

这是一种带外流量控制机理，它使用 V.24建议规定的其中两条交换电路。如果某个 DTE 要求发送一个字符，它使电路105（请求发送）处于“接通”状态。只有在收到返回电路106的“接通”状态（准备发送）时，DTE 才能开始发送。如果在发送一组字符时电路106变成“断开”状态，则 DTE 必须停止发送（在把已经开始发送的字符发送完毕之后），直到电路106再次变成“接通”状态。

2.4.1.2 XON/XOFF 操作

这是个带内流量控制机理，它使用 IA5字符集的两个字符进行 XON 和 XOFF 的操作。如果某个 DTE 接收 XOFF 字符，它必须停止发送。当它接收 XON 字符时，它可以恢复发送。虽然也能使用选用的比特组合，但用于 XON 和 XOFF 的典型字符是 DC1和 DC3（T.50建议中的比特组合1/1和1/3）。

2.4.1.3 其它方法

有人使用选用和非标准的异步流量控制方法，这些方法可以变换到 TA 流量控制协议中去。

2.4.2 端对端（TA 对 TA）流量控制

DTE 的发送字符速率对 TA 速率的匹配（通过降低速率）还不足以保证在所有情况下正确无误的操作，可以要求端对端的控制。

X 比特用于携带流量控制信息。TA 缓冲输入的字符。当缓冲的字符数超过门限 TH1（这取决于具体的实现方法）时，TA 将把输出帧的 X 比特置成“断开”。

在接收 X 比特置成“断开”的帧后，TA 将执行其选择的本地流量控制程序，指示附属的 DTE 必须停止发送字符，并且在发完正在发送的字符之后，将输出帧中的数据比特置成1，停止发送数据。

当已经起始端对端流量控制的 TA 的缓冲器容量下降到低于门限 TH2时，TA 将把输出的 X 比特重新置成“接通”。

当远端的 TA 接收 X 比特置成“接通”的帧时，它将重新开始数据传输，并且使用本地流量控制程序，指示附属的 DTE 它可以继续发送。

注 — 在端对端流量控制协议的起始和输入字符流的终止之间可能存在延迟。在这时候到达的字符必须缓冲，缓冲器的大小取决于字符速率、往返全程延迟和缓冲器的门限。

2.4.3 信道容量的使用

在收到支持流量控制并使用某个不同的用户速率和（或）中间速率操作的 TA 的呼叫之后，被叫的 TA 将采用相同的中间速率和比特重复因子。这将要优先取代正常选择的参数。在这样的情况下，与速率较快的 DTE 连接的 TA 将执行本地流量控制程序，将字符速率降低到较慢的 DTE 的速率。

因此，如果速率较快的 DTE 呼叫较慢的 DTE，在两端的 TA 将采用较快的中间信道速率和比特重复因子。为了降低由较慢的 DTE 接收的字符速率，其 TA 必须使用端对端的流量控制，并使在呼叫侧的 TA 利用本地的流量控制。

如果速率较慢的 DTE 呼叫较快的 DTE，则在两端的 TA 将采用较慢的中间信道速率和比特重复因子。为了降低由较快的 DTE 发送的字符速率，其 TA 必须使用本地的流量控制。

如果被叫的 TA 不实施呼叫的 TA 使用的中间速率和比特重复因子，则应该拒绝呼叫。

2.4.4 对支持流量控制的 TA 的要求

对支持流量控制的 TA 的一般要求如下：

i） 支持流量控制的 TA 应该能够使用与其 DTE 接口使用的异步速率无关的中间速率和比特重复因子进行操作。

ii） 如有可能，支持流量控制的 TA 应该能适应呼入要求的中间速率和比特重复因子。

iii） 支持流量控制的 TA 应该能够执行本地流量控制程序，将字符速率降低到远端 DTE 的速率。

iv） 支持流量控制的 TA 将支持使用 X 比特的端对端（TA 对 TA）的流量控制，并将含有一个字符缓冲器。

3 接口电路

3.1 基本的和选用的接口电路

基本的和选用的接口电路列于下面的表8/V.110之中。

3.2 定时安排

TA 应从 ISDN 的基本用户/网络接口接收的比特流中提取 ISDN 的定时（见建议 I.430的§5和§8）。TA 应使用该网络定时，在电路114上为 DTE 提供发送机信号码元定时，而在电路115上为 DTE 提供接收机信号码元定时。

3.3 电路106

在起始和重整同步序列之后，电路106的“接通”状态比电路105（在提供此电路时）的“接通”状态应至少延迟 N 比特的间隔时间（已建议 N 等于24，但此值有待进一步研究）。电路106“接通”至“断开”状态的跃变应该在电路105（在提供此电路时）“接通”至“断开”状态后不到2ms 的时间发生。在不提供电路105时，电路106开始转变成“接通”状态的跃变比电路109相应的状态跃变延迟≥N 比特的间隔时间。根据§4规定的操作顺序，或者在用于进行§2.4所述选用的流量控制时，电路106随后的状态跃变将单独地出现。

表 9/V.110

接口电路		注
编号	说明	
102	信号地线或公共回线	
102a	DTE 公共回线	注2
102b	DCE 公共回线	注2
103	发送的数据	
104	接收的数据	
105	请求发送	注3
106	准备发送	
107	数据设备作好准备	
108/1	把数据设备接至线路	注4
108/2	数据终端作好准备	注4
109	数据信道接收线路信号检测器	
111	数据信号速率选择器（源于 DTE）	注5
112	数据信号速率选择器（源于 DCE）	注5
113	发送机信号码元定时（源于 DTE）	注6
114	发送机信号码元定时（源于 DCE）	
115	接收机信号码元定时（源于 DCE）	
125	呼叫指示器	注7
140	环回/维护测试	注8
141	本地环回	注8
142	测试指示器	注8

注 1 — 全部基本接口电路及所提供的任何其它电路应当符合建议 V.24的功能和操作要求。所提供的全部接口电路都应根据有关的电特性在数据终端设备和数据电路终接设备中恰当地予以终接（见§3.5）。

注 2 — 在高于20kbit/s 的数据传信速率时使用建议 V.10规定的电特性的情况下，要求使用接口电路102a 和102b。

注 3 — 与“连续载波方式”的 DCE 一起工作的 DTE 不要求使用这电路。

注 4 — 这条电路根据有关 TE 的使用情况应能用作电路108/1或108/2。

注 5 — 这条电路的使用有待进一步研究。

注 6 — 电路113的使用有待进一步研究，因为其应用受 ISDN 同步性质的限制。

注 7 — 这条电路与自动应答终端适配器功能一起使用。

注 8 — 环回测试的使用有待进一步研究。

3.4 电路109

根据§4规定的操作顺序，将单独地出现电路109“断开”至“接通”和“接通”至“断开”的跃变。

3.5 接口电路的电气/机械特性

3.5.1 基本的 ISDN 用户/网络接口

基本的 ISDN 用户/网络接口的电气和机械特性在建议 I.430的§8和§10中予以叙述。

3.5.2 TE2/TA（DTE/DCE）接口

3.5.2.1 小于或等于19.2kbit/s 的速率

建议把符合建议 V.28规定的电特性与 ISO2110规定的连接器及插针分配方案一起使用。

注 — 制造厂商可能希望说明长期目标是要取代建议 V.28中规定的那些电特性，而第十七研究组已经同意此项工作应继续进行下去，以便为 V 系列的应用研究出一个更有效的全平衡的，并使接口电路数最小的接口。

3.5.2.2 大于19.2kbit/s 的速率

建议把符合建议 V.10和（或）V.11的电特性与 ISO4902规定的连接器及插针分配方案一起使用。

i) 关于电路103，104，113，114和115，发生器和接收器应符合建议 V.11的规定。

ii) 关于电路105，106，107和109，发生器应遵照建议 V.10或 V.11的规定。接收器应遵照建议 V.10第一类或建议 V.11不加端接的规定。

iii) 至于建议 V.10适用的所有其它电路使用的接收器的结构按建议 V.10第二类的规定。或者可以把建议 V.35附录 Ⅱ 规定的接口与 ISO2593规定的连接器及插针分配方案一起使用。

3.6 接口电路的故障状态

（见建议 V.28 § 7有关接收机故障检测类型）。

3.6.1 DTE 在使用故障检测类型1时应把电路107上的故障状态视为“断开”状态。

3.6.2 DCE 在使用故障检测类型1时应把电路105和108上的故障状态视为“断开”状态。

3.6.3 上面没有提到的全部其它接口电路可以使用故障检测类型0或1。

4 操作顺序

4.1 TA 双工操作

当使用 TA 在 ISDN 中提供数据传输业务时，使用该网和（或）终端结构可用的程序在64kbit/s 的连接上建立呼叫。

关于 TA 功能部分和 DTE（具有 V 系列型接口）的内部安排不属本建议规定的范围。假定提供某些手段控制进入和脱离数据传送方式。例如，提供一些手段在内部控制电路108/1（将数据设备接至线路）或108/2（数据终端作好准备），这属于用户处数据站中的事项。然而，为了本建议的目的，按建议 V.24的规定使用108/2电路。

4.1.1 空闲（或准备就绪）状态

4.1.1.1 在空闲（或准备就绪）状态，TA（DCE）将从 DTE 接收下列信号：

电路103＝连续的二进制“1”
电路105＝见注
电路108/1＝“断开”状态；电路108/2＝“接通”状态。

注 — 在许多双工 DTE 中电路105永远处于“接通”状态，或者它不存在。如果这电路不存在，则在 TA 中这功能必须置于“接通”状态。关于双工 DTE 能操作电路105的情况。参看 § 4.1.2.4。

4.1.1.2 在空闲（或准备就绪）状态，TA 将发送连续的二进制“1”进入 B 和 D 信道（即表2/V.110的所

有比特为二进制“1”)。

4.1.1.3　在空闲（或准备就绪）状态，TA 将对 DTE 发送下列信号：

电路104＝连续的二进制“1”
电路107＝“断开”状态
电路106＝“断开”状态
电路109＝“断开”状态

4.1.2　将 TA 接至线路状态

4.1.2.1　当 TA 改变成数据方式时，电路108必须处于“接通”状态。改变到数据方式的变换使 TA 对 ISDN 发送下列信号（参看表2/V.110）：

a）帧同步码型如下：
　— 8位字节0，全部为二进制“0”；
　— 8位字节1—9的第一个比特为二进制“1”。
b）数据比特为二进制“1”。
c）状态比特 S 为“断开”状态，X 为“断开”状态（“接通”＝二进制0，“断开”＝二进制1）。

注1 — 此时，电路103不与“数据信道”连接（例如，数据比特的二进制“1”状态在 TA 中发生）。

注2 — 在以下的叙述中，只讨论 DTE/DCE（TE2/TA）接口同中间速率帧（表6a/V.110至表6f/V.110）和（表7a/V.110和表7c/V.110）的64kbit/s 帧之间的相互作用。ISDN 基本用户/网络接口第二步的速率适配编码和译码以及多路复用和分路分别在 I.460和 I.430建议中讨论。

4.1.2.2　此时（即转变到数据方式），在 TA 中的接收机将开始搜索被接收的比特流中的帧同步码型（见§2.1.3.1）。与此同时应该启动定时器 T1，其超时值至少为10秒。

4.1.2.3　当接收机识别到帧同步码型时，它使发送帧中的 S 和 X 比特转变为“接通”状态（如果电路108为“接通”状态）。

4.1.2.4　当接收机识别到状态比特 S 和 X 处于“接通”状态，它将完成以下功能：

a）使通往 DTE 的电路107处于“接通”状态。

注 — 能实现和操作电路105的双工 DTE 预期可以在任何时间使电路105处于“接通”状态。然而，如果这电路事前没有处于“接通”状态，必须使它处于“接通”状态，对电路107的“接通”状态进行响应。

b）然后，电路103可以接至帧中的数据比特；然而 DTE 必须保持二进制“1”状态，直至在该顺序的下一部分中电路106处于“接通”状态为止。
c）使电路109处于“接通”状态并将数据比特接至电路104。

注 — 此时正在接收电路104的二进制“1”。

d）在 N 比特时间间隔后（见第3.3节），将使电路106处于“接通”状态。
e）电路106由“断开”状态至“接通”状态的跃变将使发送的数据由二进制“1”跃变到数据方式。

如果电路107没有改变成“接通”状态，则根据§4.1.4规程的规定，在定时器 T1到时后，TA 应该拆线。

4.1.3　数据传送状态

4.1.3.1　在数据传送状态时存在下列电路状态：

a）电路105（在实现这电路时），106，107，108/1或108/2和109处于“接通”状态；

b）在电路103上发送数据，在电路104上接收数据。

4.1.4　拆线方式

4.1.4　拆线或返回至话音方式

4.1.4.1　在数据传送阶段结束时，本地 DTE 将通过使电路108处于“断开”状态的方式表示“拆线请求”。这将产生以下情况：

a）送往 ISDN 的帧中的状态比特 S 将处于“断开”状态，状态比特 X 保持在“接通”状态；

b）电路106将处于“断开”状态；

c）帧中的数据比特将被置成二进制“0”。

4.1.4.2　如果在远地 TA 处电路108仍处于“接通”状态，该 TA 将把状态比特由“接通”至“断开”和数据比特由“数据”至二进制“1”的跃变识别为拆线信号，并使电路107和109处于“断开”状态。此 DTE 将使电路108处于“断开”状态并转变到拆线方式进行响应，并将通过 ISDN 的 D 信道信令协议通知拆线。此时，DTE/DCE 接口应处于空闲（或准备就绪）状态。

4.1.4.3　发送拆线请求的数据站的 TA 将把 S＝“断开”状态的接收或成帧信号的丢失识别为“拆线确认”，并使电路107和109从“断开”状态转变到拆线方式。同时将通过 ISDN D 信道信令协议通知拆线。此时，DTE/DCE 接口应处于空闲（或准备就绪）状态。

4.1.5　帧同步丢失

一旦帧同步丢失，TA 应试图再同步，采取步骤如下：

a）使电路104处于二进制“1”状态（通过数据方式）。

b）使发送的帧中的状态比特 X 转变成“断开”状态。

c）远地的 TA 在识别状态比特 X 的“断开”状态之后，将使远地 DTE 把电路103处于二进制“1”状态，而使106电路转变成“断开”状态。

d）本地 TA 应试图使输入信号重新同步。

e）如果在大约3秒钟的间隔时间之后本地 TA 不能取得同步，则它应通过使几帧（大约3帧）所有的状态比特都处于断开状态而且数据比特都置成二进制“0”的方式发送拆线请求，然后按上面§4.1.4.2的讨论，使电路107处于“断开”状态并转变到拆线方式进行拆线。

注 — 3秒钟和3帧值是暂定的，待进一步研究之后再确定或修改。

f）如果取得重新同步，TA 将使发往远地站的状态比特 X 转变成“接通”状态。

g）如果取得重新同步，（已经使电路106转变成“断开”状态的）TA 应该在 N 比特间隔时间之后（见§3.3）使电路106转变成“接通”状态。这将使电路103由二进制“1”转变成数据方式。

注 — 在试图取得重新同步期间，电路107和109应保持“接通”状态。

4.2 TA-A 半双工操作

关于装备有 V 系列型接口的半双工 DTE 相互工作的数据呼叫建立与上述§4.1的讨论相同。半双工和双工操作之间的唯一区别是电路105，106和109的控制有所不同，其区别如下：

注 — 这是独特的应用，所以为半双工操作安排的 TA 将不能与 V 系列或 X 系列的双工 DTE（TE2）互通。

4.2.1 在安排用于半双工 DTE 的 TA 中，电路109将受输入帧状态比特 S 的控制如下：

a） 如果在本地接口处电路109处于“断开”状态而且电路104处于二进制“1”状态，则 DTE 可以使电路105处于“接通”状态，请求发送。

b） 然后 TA 将使发送帧中的状态比特 SB 处于“接通”状态，这将使远地接口中的电路109处于“接通”状态，并将电路104接至输入帧的数据比特流。

c） 在 N 比特的间隔时间之后（见§3.3），本地 TA 将使电路106处于“接通”状态，这将允许本地 DTE 在电路104上发送数据。

d） 在发送完毕后，本地 DTE 将使电路105处于“断开”状态。这将

— 使本地接口中的电路106处于“断开”状态，而且电路103将回复到二进制“1”状态，

— 使状态比特 SB 处于“断开”状态，这将使远地 TA 处的电路109处于“断开”状态，并使电路104处于二进制“1”状态。

e） 此时远地 DTE 能够通过使电路105处于“接通”状态的方式颠倒这一顺序。

4.3 自动呼叫

V.25和（或）V.25（乙）自动呼叫和（或）自动应答程序至 ISDN D 信道信令协议的变换，有待进一步研究。

5 网络独立的时钟

在从 ISDN 的外部接收高达19.2kbit/s（此速率也包括在内）的同步信号（例如，通过互通单元从 PSTN 某个 DTE/调制解调器接收数据）的情况下，数据可能与 ISDN 不同步。应该使用下列方法，通过80比特的帧对接收的 TA 传送那些数据信号和相应的位定时信息。在通过互通单元从模拟的 PSTN 的话音频带数据调制解调器接收数据而且远地调制解调器的发送数据与调制解调器时钟同步的场合（这种应用的正常情况），将存在这种情况。这样的调制解调器的频率容差为100ppm。

5.1 相位差测量

将测量下面两个频率的相位差：

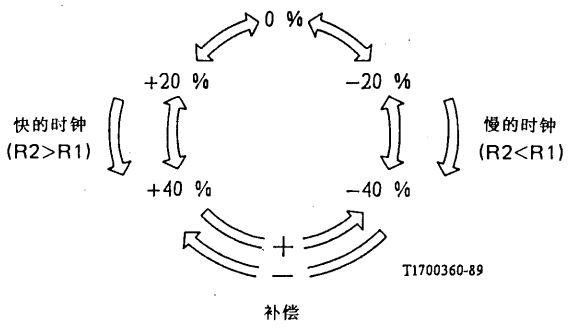
i） R1＝0.6×标称中间频率（使用填充比特的情况除外，见注），与 ISDN 同步；

ii） R2＝0.6×标称中间速率（使用填充比特的情况除外，见注），与从远地同步源（例如调制解调器）接收的位定时同步，并取自此位定时。

注 — 按标准，时钟 R1和 R2为4800，9600或19200Hz，其中间速率分别为8kbit/s，16kbit/s 和32kbit/s。

在使用填充比特时，在7200和14400bit/s 的情况下，R1和 R2将具有与用户比特率相同的标称速率。补偿将会产生1、1/2、1/4或1/8个用户数据比特，但要视比特重复因子而定。

说明 R2对 R1的相位的发送 TA 的状态图示于图4/V. 110。表10/V. 110说明有关的比特编码。



注1 — 使用公式：相位＝相位（R2）－相位（R1），对 R1进行相位测量。

注2 — 要求非法移动一个以上的状态的比特组合的接收将导致朝适宜的方向合法移动一个状态。

注3 — TA 接收侧和发送侧的起始状态将为0%。

图 4/V. 110

网络独立的时钟状态图

R1和 R2的比较将给出关于 R1的相位差，它将按表10/V. 110所示的规定进行编码。所产生的3比特代码将在 E4，E5和 E6的位置发送，并用作接收 TA 处的时钟控制。

为了避免在邻近的位移位置之间产生连续的抖动，应该采用的滞变方式如下：

只有在 R1和 R2之间测得的相位差比当时的位移代码所指示的相位差大或小（R1时钟周期的）15%时，才能改变位移代码。

例子—比特组合000表示20%的相位差（标称值）。当测得的相位差为35%或更多时，这个比特组合才改变成001，当测得的相位差为5%或更小时，才改变成111。

表 10/V. 110

网络独立的时钟的 E 比特编码

位移（以 n×4800bit/s 速率的 R1标称时钟周期的%计，n＝1，2或4）	在80比特的帧中的编码		
	E4	E5	E6
标称 0	1	1	1
＋20	0	0	0
＋40	0	0	1
－40	0	1	0
－20	0	1	1
补偿控制			
正补偿1	1	0	1
正补偿0	1	0	0
负补偿	1	1	0

5.2 正/负补偿

在发生从＋40%状态至－40%状态的跃变时，在80比特的帧中必须使用比特 E6发送一个额外的用户 D 比特（正补偿）。在接收的 TA 处，这额外的比特将插在表2/V. 110所示 E 比特后面的 D24和 D25之间。

在发生从－40%状态至＋40%状态的跃变时，在80比特的帧中发送一个比特组合（E4，E5和 E6分别为

1，1，0)，对接收的TA指出80比特帧的D25比特被置成1，它不含有数据，而且应该去掉（负补偿）。

5.3 编码

测量相位差的编码用于时钟控制，而正/负补偿控制优先取代时钟控制编码。

6 带内参数交换状态

在本建议的附录I中叙述在选用的带内参数交换状态时所提供的容量和操作。

7 测试设施

考虑到I.603和V.54建议，维护测试回路的规定有待进一步研究。

附 件 A

（附于建议V.110）

参 考 结 构

A.1 引言

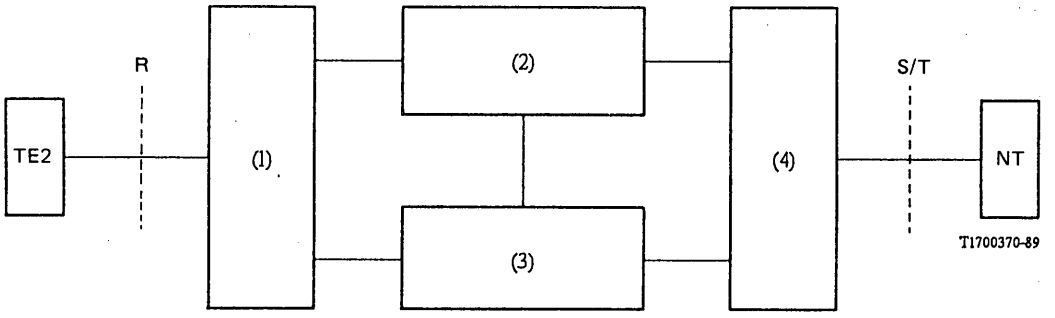
图A-1/V.110和图A-2/V.110示出在研究V.110建议时使用的两种基本参考模型，并提供有关使用终端适配器方法的一些有价值的实例。提供这些材料的目的是帮助理解V.110建议，不应将这些材料视为限制条件。

A.2 V.110建议用的终端适配器参考模型

图A-1/V.110表出了V.110建议的终端适配器的基本参考模型。

图A-1/V.110示出的单元（1），（2），（3）和（4）表示终端适配器要求的功能。本附件并不想把各个单元对应于各个分离的物理部件。但是，一个终端适配器不必构成一个物理部件。这些单元的功能为：

1）根据建议V.24和V.28或其它可以使用的建议以及ISO2110或其它可以使用的标准，提供参考点R接口的第一层。
2）特定的TA功能，其中包括TE2数据的适配（速率和格式）为了能在ISDN的B信道上进行传输，和提供R接口导线的控制信息。本建议主要涉及这些功能。
3）网络控制信令功能，其中包括把在R接口的呼叫控制信号（遵照V.25（乙）建议或其它可以使用的标准）变换成用于在D信道上传输通过S/T接口的信号（遵照Q.931建议）。
4）根据建议I.430，提供参考点S或T接口的第一层。



NT　网络端接

TE2　具有遵照 V. 24建议接口的数据终端设备（DTE）

（1）　R 接口功能（按照建议 V. 24，V. 28等）

（2）　特定的 TA 功能（例如数据速率适配）

（3）　控制接入信令功能（例如，按照 Q. 921和 Q. 931建议的信令，按照 V. 25（乙）建议的自动呼叫）

（4）　S/T 接口第一层功能（按照 I. 430建议）

图 A-1/V. 110

终端适配器参考模型

A. 3　终端适配类型

A. 3. 1　终端适配器—A 型

TA-A 提供人工呼叫控制功能和数据传送必需的功能。包括下列传送功能：

a）　按§3. 5的讨论，将 V 系列型接口的电气、机械、功能和规程特性变换成 ISDN 在参考点 S 和（或）R 要求的特性。

b）　按§2. 1，§2. 2和§2. 3的叙述，使 V 系列数据传信速率对64kbit/s B 信道速率进行比特率适配。

c）　按§4的叙述，进入和脱离数据传送阶段的端对端同步。

可以使用一个单独的 TEI 实现终端适配器 TA-A，以提供网络控制信令功能（即图 A-1/V. 110中的单元（3））或综合实现的部分功能。当使用电路方式的64kbit/s 非限制的承载业务时，该功能提供数据连接建立。在将可用于3. 1kHz 音频信息传送的电路方式的64kbit/s 承载业务用于话音时，以及将电路方式的64kbit/s 非限制的承载业务用于数据时，该功能提供话音和数据连接建立。

A. 3. 2　终端适配器—B 型

除了 TA—A 提供的那些功能之外，TA-B 还包括将 V. 25和 V. 25（乙）建议的自动呼叫和（或）自动应答规程变换成 ISDN 信道信令协议的变换功能。该附加的功能是在图 A-1/V. 110的功能单元(3)中。B 型终端适配器与64kbit/s 非限制的承载业务一起使用。

为了实现 B 型终端适配器而规定图 A-1/V. 110功能单元（3）的必要性有待进一步研究。

注 — 关于使用术语“非限制的承载”的参考。在过渡期间，某些网络可能只支持限制的64kbit/s 信号数字信息的传送能力，即信息传送仅受不允许存在全零八位字节的要求的限制。这样的网络可以提供具有限制的传送能力的承载业务。

A.4 端对端连接的类型

在本建议中叙述的终端适配器功能考虑了图 A-2/V.110示出的端对端连接的类型。该图说明本建议考虑的相互工作情况如下：

V 系列 TE2与 V 系列 TE2相互工作

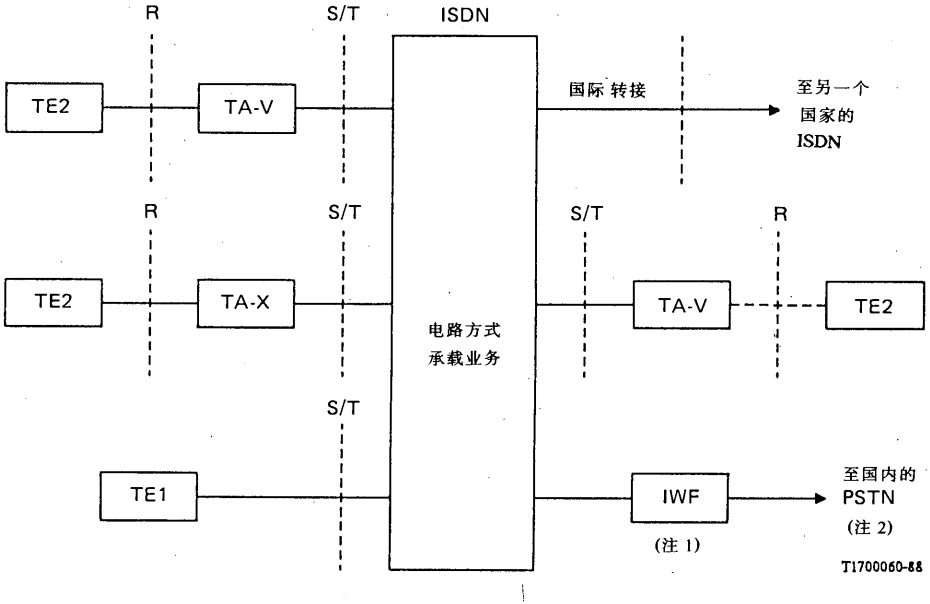
V 系列 TE2与 X.21TE2相互工作

V 系列 TE2与 TE1相互工作

V 系列 TE2通过互通功能（IWF）与 PSTN 的 V 系列 DTE 相互工作

注 — 在本建议中没有提出为提供3.1kHz 承载能力的应用，而通过装备有调制解调器的 TE2，使终端与某个编译码器的模拟侧适配。

在使用互通功能（IWF）的中继线互连的基础上，可以提供与 PSTN 的互通（见图 A-2/V.110的注1）。图 A-2/V.110中示出的参考模型并不是一个国家的 ISDN 和另一个国家的公用交换电话网(PSTN)之间通过第一个国家的网络提供的互通功能的直接连接。但是，与非 ISDN 国家的连接可以通过正常的 PSTN 国际接续进行。



IWF 互通功能

TA-V 终端适配器功能—（具有 V 系列接口的 DTE）

TA-X 终端适配器功能—（具有 X.21或 X.21（乙）接口的 DTE）

见建议 X.30/I.461

注1 — 该互通功能的位置在建议 I.510中讨论，一般要求在建议 I.515和 I.530中给出。关于涉及这样的 IWF 详细要求的建议的必要性有待进一步研究。

注2 — 接至国内非 ISDN 终端，或从国际接至非 ISDN 国家的 PSTN。

图 A-2/V.110

图络参考连接

附 录 I

（附于建议 V. 110）

带内参数交换

I. 1 引言

在 ISDN 发展期间，在相当长的时间内将会存在：

— 通过终端适配器接至 ISDN 的具有 V 系列型接口的 DTE，和

— 接至 ISDN 的 DTE/TA 之间相互工作的要求，这些 DTE/TA 的互连是通过一些设施进行的，这些设施并不提供支持终端适配器之间的参数交换所必需的全部 ISDN 带外信令的能力。

由于考虑到建议 I. 530一般地规定了 ISDN 和 PSTN 之间的互通，建议 I. 515叙述了 ISDN 和现有网络之间互通用的参数交换，本附录叙述在遵照 V. 110建议的终端适配器范围内用于带内参数交换（IPE）的具体规程。本规程与建议 I. 530和 I. 515是一致的。

它加强了 V. 110建议的能力以便支持：

— 为进行数据呼叫的兼容性校验而要求的端对端信息传送，

— 终端适配器参数信息的交换，和

— 有关维护操作的信息交换。

I. 2 定义

对于本附录叙述的 IPE，可使用下列定义。这些定义按逻辑排序，尽量减少提前参考的情况。

I. 2. 1 TA

终端适配器。

I. 2. 2 呼叫的 TA

要求建立连接的 TA。

I. 2. 3 被叫的 TA

接受连接的 TA。

I. 2. 4 始发的 TA

负责起始下一次参数信息交换的 TA。在起始时，呼叫的 TA 起到了始发 TA 的作用。

I.2.5　应答的TA

不负责起始下一次参数信息交换的TA。在起始时，被叫的TA起到了应答TA的作用。

I.2.6　参数信息

终端适配协议信息，TA参数和维护信息（供选用）。

I.2.7　参数信息组

构成电文组的参数信息的整个组合，在每次参数交换期间它由TA向另一个TA传送。

I.2.8　电文组

按照重复的命令八位字节序列后跟三个由低到高的数据八位字节对安排的八位字节。每个电文组传送一个八位字节的参数信息。

I.2.9　八位字节命令序列

在64kbit/s非限制和限制的信道上无间隔地重复发送至少32个命令字节。在异步IPE的情况下，这个序列可以中断，但要在规程限度范围之内。

I.2.10　由低到高的数据八位字节对序列

由6个八位字节构成了对从低到高的数据八位字节的传输，在每一对中，低的数据字节的发送先于高的数据字节。在64kbit/s非限制和限制的信道上无间隔地发送这6个字节。在异步IPE的情况下，这6个字节的发送可以有中断，但要在规程限制范围之内。

I.2.11　检验

根据规定的差错处理规程确定数据的有效性。

I.3　概述

在本附录中叙述的带内参数交换(IPE)是以建立连接的用户数据流中的参数信息传送为基础的。已选择的具体IPE速率包括了IPE在64kbit/s非限制的信道、64kbit/s限制的信道和中间速率信道的连接中的应用。对于使用其它速率的IPE，则对含有参数信息的用户数据流采用V.110建议规定的速率适配。

在中间速率信道中进行IPE时，在开始交换之前，必须首先取得V.110建议规定的帧同步。在两个TA之间进行一次或多次交换期间，参数信息在参数信息组中传送。该参数信息组的结构是以电文组为基础的，电文组含有命令八位字节序列和通用的由低到高的数据八位字节序列，前者用于标识电文组中携带的信息，后者用于携带信息。命令字节总是以至少为32个八位字节的重复序列的形式进行发送，以便采用持续的差错处理技术。由低到高的数据字节对总是以3对序列的形式进行发送，以便采用多数表决的差错恢复技术。

在第一次参数交换后，被叫TA决定该参数交换是否已经成功。如果参数交换成功，则两个TA直接进入数据传送状态，但是根据V.110建议双方同意的数据传送速率首先需要对新的中间速率重新同步的情况除外。在第一次交换以及随后的各次交换之后，决定交换成功与否的责任需要转移，使参数协商能够对等地

进行。在 IPE 期间要传送状态信息，以便对交换进展情况进行监视。如果在任何时候任一 TA 断定参数交换不能成功，则该 TA 应该拆除连接。

本附录还规定了与不支持 IPE 的 TA 的互通。

I.4 参考结构

图 I-1/V.110给出关于 IPE 规程的一种情况的实例。该图示出 ISDN 利用现有网络连接能力的连接情况。因为发展的方向是普遍存在的国际 ISDN 能力，ISDN 孤立地区的连接经常利用现有的网络能力。图 I-1/V.110示出两种可供利用的方式。该图指出的任何一种安排均可存在，虽然使用的现有 IDN 为基础的“数字连接”具有许多优点，其中包括避免使用第一层的互通功能。但是，IDN 没有 ISDN 的信令能力，这就需要使用 IPE 规程。要求使用 IPE 能力，其目的是使通信的 TA 能交换参数和完成如维护功能的其它操作。即使在可以利用 ISDN 信令能力的场 合，仍可以使用 IPE 能力，以提供加强的参数交换。

I.5 规程

I.5.1 概述

在§I.5中叙述的规程允许 TA 使用用户数据流中的电文交换带内的参数和维护信息。

一旦建立呼叫，使用表 I-1/V.110规定的四种速率中的一种速率起始 IPE。本附录建议，如有可能，使用非限制的/限制的64kbit/s 速率进行 IPE。如果 TA 不能使用这速率起始 IPE，则可以使用适当的补缺的中间速率。根据 I.460建议叙述的单路信息流操作的规定，选择补缺的中间速率信道。在 IPE 结束之前，不能支持低速率的多路复用。

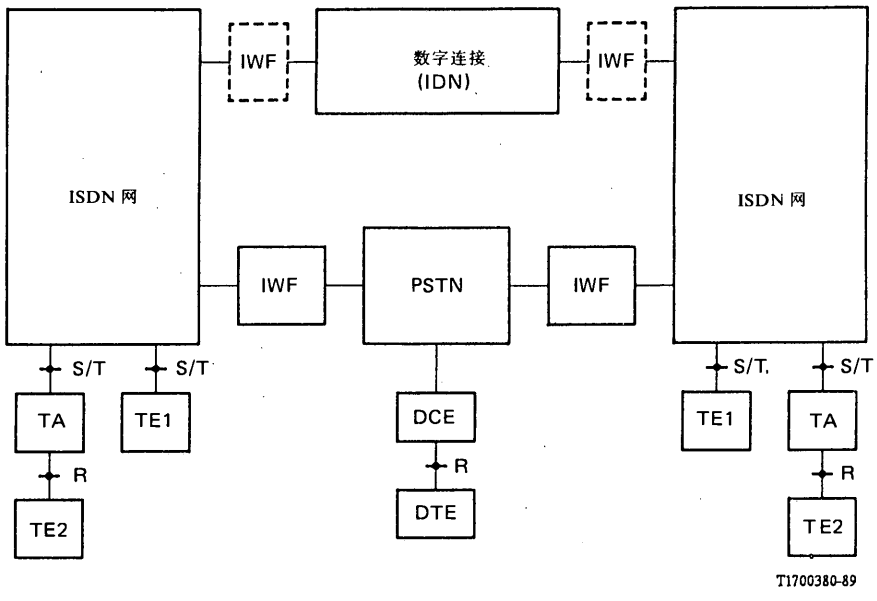


图 I-1/V.110

参考结构

IPE 用户速率的选择不会限制数据传送的最终速率。因此，例如4.8kbit/s 异步方式的 IPE 在数据传送状态有可能同意使用64kbit/s 非限制的速率。对于除64kbit/s 之外的其它速率的 IPE，要根据 V.110建议规定的速率适配用于含有 IPE 信息的用户数据流。为了在使用 V.110建议规定的速率适配时防止无意的拆线，必须防止出现状态 S=“断开”，X=“接通”和所有的数据比特都置成0。使用具有一个终止位的异步字符，并将

所有八位字节的比特8永远置成1，便能实现这一点。

§I.5.2叙述如何起始 IPE，IPE 本身的规程在§I.5.3中叙述。如果由于参数交换而选择的数据速率所依据的中间速率不同于 IPE 所用的中间速率，则要求重新同步。关于重新同步和数据传送的规程分别在§I.5.4和§I.5.5中给出。在§I.5.6中给出与不支持 IPE 的 TA 互通的规程。在§I.5.7中叙述有关维护的规程。§I.5.8规定从数据传送重新进入 IPE 的规程，而§I.5.9提供差错保护和处理的规程。在§I.6中给出电文的编码，在§I.7中给出定时器的数值，在§I.8中给出状态跃变图。

表 I-1/V.110

IPE 用户速率的选择

IPE 中间速率	IPE 数据速率
非限制的/限制的中间速率（64kbit/s）	56kbit/s
32kbit/s　中间速率信道	19.2kbit/s 异步
16kbit/s　中间速率信道	9.6kbit/s 异步
8kbit/s　中间速率信道	4.8kbit/s 异步

I.5.2　起始交换

IPE　TA 要求有一个本地存储器的标志（重新进入标志），用于控制从数据传送状态重新进入 IPE。

在不工作状态期间，TA 应对 B 信道发送连续的1（见§I.8）。一旦建立连接，两个 TA 都将使用选择的用户速率起始参数交换，并将重新进入标志置成0。在开始参数交换之前，两个 TA 都启动定时器 T2，并可以重复发送 IDLE 状态的八位字节（见§I.6.5）。

在 TA 使用不同的 IPE 用户速率进行操作的情况下，应该使用下列程序：

— 在前一半 T2周期内，被叫 TA 在发送其起始的交换信息之前，只试图与呼叫 TA 的 IPE 速率适配；

— 在后一半 T2周期内，呼叫的 TA 只试图与被叫 TA 适配，并用被叫 TA 的用户速率发送其起始的交换信息。

如果定时器在接收一个完整的参数信息组之前到时，则两个 TA 都应使用其补缺的参数开始数据传送。

在使用4.8、9.6或19.2kbit/s 用户速率的情况下，TA 首先完成 V.110建议叙述的帧同步程序，详细的变化如下：

a）发送者对其等同的实体发送状态信息 S=“断开”，X=“断开”的帧，并进入等待同步一参数交换状态（状态6）。

b）当 TA 在等待同步 - 参数交换状态（状态6）识别到帧同步码型时，它对接收的状态信息进行检验，并以协调的方式进入适宜的状态如下：

　— 在接收 S=“接通”，X=“接通”的状态信息（见§I.5.6）后，进入数据传送状态（状态4），

　— 在接收 S=“断开”，X=“断开”的状态信息后，进入补缺交换状态（状态5），

　— 在接收 S=“断开”，X=“接通”的状态信息（见§I.5.3）后，进入参数交换状态（状态7）。

c）在 TA 处于 IPE 补缺交换状态（状态5）时，它应该发送状态信息 S=“断开”，X=“接通”的帧，对接收的状态信息进行校验，然后以协调的方式进入适宜的状态如下：

　— 在接收 S=“接通”，X=“接通”的状态信息（见§I.5.6）后，进入数据传送状态（状态4），

　— 在接收 S=“断开”，X=“接通”的状态信息（见§I.5.3）后，进入参数交换（状态7）。

在使用56或64kbit/s 用户速率的情况下，没有帧同步的要求。

I.5.3 参数交换

I.5.3.1 八位字节同步

在使用4.8、9.6或19.2kbit/s用户速率的情况下，参数交换电文的每个八位字节均作为一个起止式字符传送（见§I.6.1）。在使用56或64kbit/s用户速率时，应该使用网络提供的八位字节同步。

I.5.3.2 参数的传送

对这一节的正确理解要求仔细地遵照§I.2的定义，特别是要了解“八位字节命令序列”（§I.2.9）和“由低到高的数据八位字节对序列”（§I.2.10）的含意。更详细的信息在§I.5.9和§I.6中给出。

在建立连接时，呼叫的TA起始发TA的作用，而被叫TA起应答TA的作用。

始发的TA在开始时启动定时器T1，并发送XSTART八位字节命令序列（见§I.6.3）。在对接收的XSTART八位字节命令检验后，应答的TA启动定时器T1，并按以下所述的程序开始参数交换。一旦始发的TA接收到应答的TA（在参数传送开始时发送的RA VERSION八位字节命令并进行了检验，它也以同样的方式开始参数传送。图I-2/V.110示出在参数交换期间正常的事件顺序。

在开始参数传送时先发送RA VERSION八位字节命令序列，随后是具有速率适配标识符（见§I.6.2）的由低到高的数据字节对序列。在发送速率适配标识符之后，继续传送五组参数：PARAM-0至PARAM-4（见§I.6.4），发送顺序由低到高。每组参数开始发送适宜的PARAM命令字节，随后跟有携带参数的由低到高的数据字节对序列。在参数信息传送结束时，两个TA发送重复的“填充”状态字节，直至下一个参数交换阶段。整个参数信息组的发送应该在T2周期内进行。

在接收和处理速率适配和参数信息之后，应答的TA确定两个方向交换的信息是否兼容，或者它能否与始发TA的参数适配。在任何一种情况下，如果交换成功，则要采用§I.5.3.3叙述的规程。如果参数不兼容而且应答的TA决定继续交换信息，它现在就担任始发TA的角色，并以发送XSTART八位字节命令序列开始参数交换。因此，参数传输规程继续按上述情况进行，但是两个TA要对换始发和应答的任务。在第一次交换时，被叫的TA应该试图与呼叫TA的参数适配。在继续交换信息时，新的始发TA应该尽量使其下一个发送的参数值逼近以前接收的参数值。如果任何一个TA决定不能继续进行参数交换，则要采用§I.5.3.4叙述的规程。

以交替更换始发和应答TA的方式继续交换参数信息，直至交换成功，交换不成功或定时器T1到时。

为了使得提供的服务质量不低于没有IPE时的服务质量，在定时器T1到时后，TA应该使用其补缺的参数进行连接。这并不妨碍任何一个TA在任何时间都可以起始拆线。

I.5.3.3 交换成功

当两个方向传送的最后一组TA参数兼容时，或者在应答的TA能够与始发TA的参数适配时，认为参数交换是成功的。应答的TA在继续进行之前应该通知始发的TA交换成功，通过发送“准备就绪”状态字节序列提供这个通知。两个TA都应将重新进入标志置成0。在任何情况下，两个TA都将进入数据传送状态（见§I.5.5.1），除非要求对新的中间速率重新同步（见§I.5.4）。

I.5.3.4 交换不成功

如果在交换期间的任何时候任何一个TA断定参数交换不能成功或者速率适配协议不兼容，则该TA应该拆除连接。

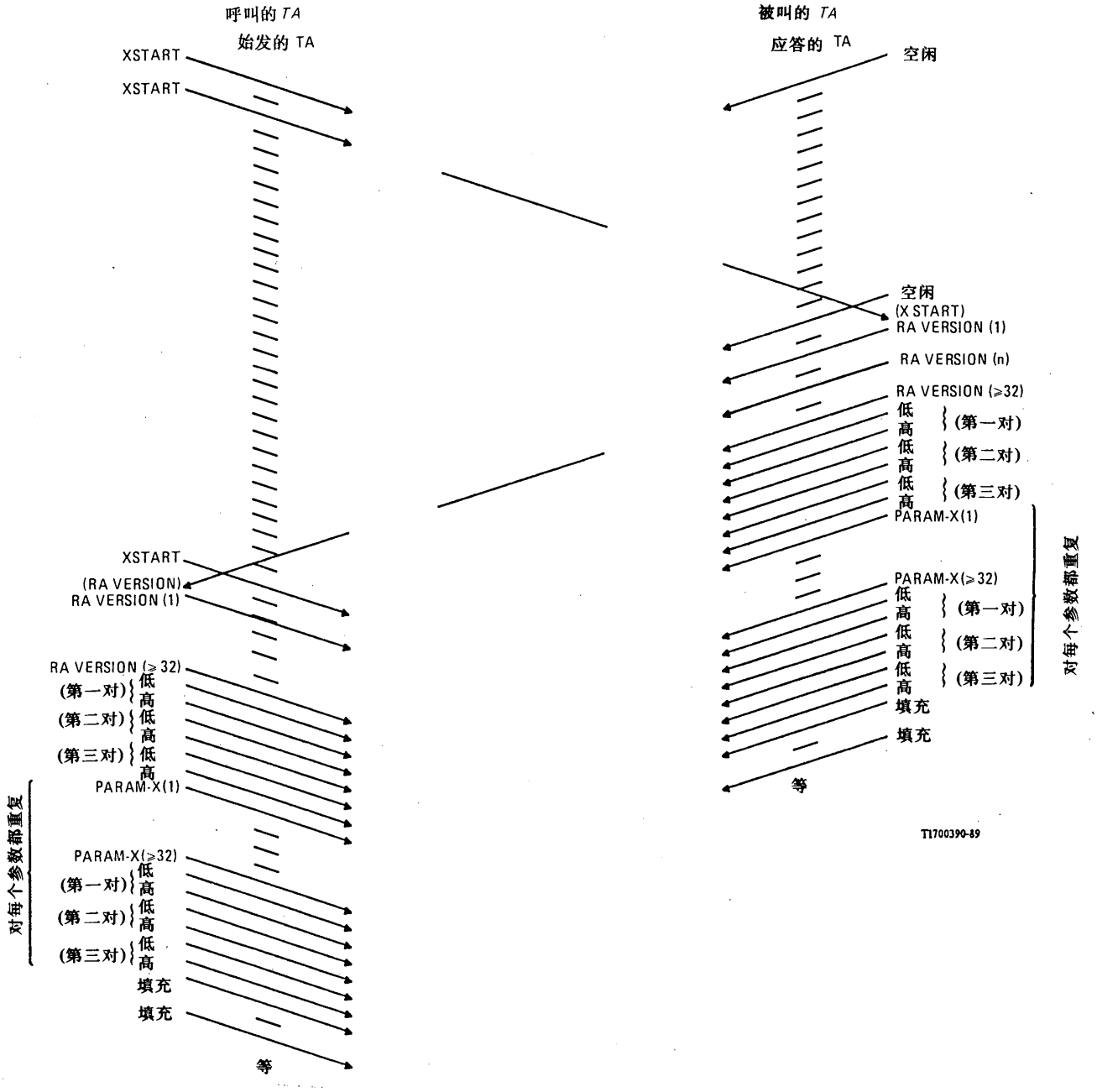


图 I-2/V.110

在参数交换期间起始的事件顺序

I.5.4 对新的中间速率重新同步

如果IPE的结果是选择要求新的中间速率的用户数据速率，则将需要重新同步，而且TA进入等待重新同步状态（状态8）。在此状态时，TA的发送器将在双方同意使用的中间速率信道中向对等的TA发送S=“断开”，X=“断开”的帧。这补缺的中间速率信道位置相当于在I.460建议中为单路信息流操作推荐的那些信道位置。

与此同时，TA的接收器将在选择的子速率信道中开始搜索帧同步码型。当TA识别出帧同步码型时，它应对接收的状态信息进行检验，并以协调的方式进入适宜的状态如下：

— 在接收S=“接通”，X=“接通”的状态信息（§I.5.6）后，进入数据传送状态（状态4），

— 在接收S=“断开”，X=“断开”的状态信息后，进入不交换状态（状态9）。

当TA处于不交换状态（状态9）时，它应发送状态信息S=“接通”，X=“接通”的帧，并且在接收S=“接通”，X=“接通”的状态信息后，进入数据传送状态（状态4）。

I.5.5 数据传送

I.5.5.1 转变到数据传送状态

在给出足够时间处理参数信息之后，进入数据传送状态应该按V.110建议的叙述由两个TA以协调的方式进行。

I.5.5.2 数据传送状态

在数据速率低于56kbit/s的情况下，进入数据传送状态（状态4）的规程以及S和X状态信息的数值在V.110建议中叙述。

I.5.6 与不支持IPE的TA的互通

例如在预先构制的结构中使用TA时，或在使用带外信令能够进行参数交换时，TA可以回避IPE。在这情况下，支持IPE的TA可以接收S=“接通”和X=“接通”的经校验的状态信息，使TA直接进入数据传送状态。见§I.8。

不支持IPE的TA能够从其等同的TA接收含有状态信息S=“断开”和X=“接通”的帧。在这情况下，非IPE的TA可以继续发送状态信息S=“断开”和X=“断开”，或者改变为数据传送状态，并发送状态信息S=“接通”和X=“接通”。这两种情况都可以不经过IPE进入数据传送状态。见§I.8。

在非限制或限制的64kbit/s速率的IPE的情况下，或者在TA继续发送状态信息S=“断开”和X=“断开”的情况下，定时器T2将确保服务质量不低于没有IPE时所提供的服务。见§I.8。

I.5.7 维护

通过在PARAM-0中指出呼叫的TA要求MNT（维护）支持，而且在参数传送之后直接跟有标识所要求功能的MAINTENANCE（维护）电文组（见§I.6.6），来进行TA维护（MNT）呼叫。支持MNT的TA应在PARAM-0中指出可以取得MNT的支持。在呼叫的TA请求某个MNT功能时，能够支持MNT的被叫TA，在直接调用所要求的功能之前，应该起始随后的参数交换，并在结束部分含有相同的MAINTENANCE电文组，以此对请求进行确认。

不要求使用定时器的成功的MNT呼叫可由任一拆除呼叫的TA予以终止。要求使用定时器的成功的MNT呼叫，在定时器T3到时后，使被叫TA返回到不工作状态，或者在拆线后返回到零状态。

在接收 MNT 呼叫时，不支持 MNT 的 TA 应该在起始交换的 PARAM-0中指出不支持 MNT，并在起始的参数交换之后拆除连接。

I.5.8 从数据传送状态重新进入 IPE

本建议中的测试环回是指 I.600系列。该设施的主要用途是提供一种机理，它可在不断开建立路径中的设备的情况下，为了维护目的建立远地环回。一般还可以使用这种机理重新进入 IPE。

对于非限制的64kbit/s 或限制的64kbit/s 的连接类型，或者在数据传送期间的速率为64kbit/s，56kbit/s 或48kbit/s 时，不能使用这种机理。

如果要求重新进入 IPE，而且重新进入的标志具有数值1，则起始的 TA 进入等待重新进入 IPE 状态（状态10），并发送 S=“断开”，X=“接通”和 D=“空闲”。只有呼叫的 TA 才能起始进入 IPE 以建立测试回路4。

接收 S=“断开”，X=“接通”和 D=“空闲”，应能使处于状态4的 TA 以 § I.5.1中规定的用户速率重新进入参数交换状态（状态7），该用户速率具有与用于进行数据传送相同的中间速率。

接收 S=“断开”，X=“接通”和 D=“空闲”，应能使起始的 TA 以 § I.5.1中规定的用户速率重新进入参数交换状态（状态7），该用户速率具有与用于进行数据传送相同的中间速率。

I.5.9 差错预防和处理

要求差错预防和处理以克服数据出错的可能性。此外，例如在丢失帧同步的情况下，也需要差错校正程序。

为了防止数据出错，应该以至少为32个八位字节的重复序列的形式发送 IPE 命令。根据持续的检验技术，便能校验是否正确无误地接收某个命令字节。一旦接收到某个经校验的命令字节，它能够由 § I.6中给出的编码来进行识别。不能识别的任何命令字节均应置之不理。为了防止数据出错，应该以3对的组合形式发送由低到高的数据电文对。这使得接收的 TA 可以采用多数表决技术。

如果在参数交换期间检测到不可校正的数据差错，检测到帧同步丢失，或者检测到要求重新开始参数交换的其它情况，TA 应该完成当时的电文流，并通过发送 XSTART 命令字节序列和作为始发的 TA 起始差错校正。在接收到 XSTART 命令字节序列后，TA 将按 § I.5.3.2所述重新开始参数交换。在 XSTART 字节碰撞的情况下，TA 担当原有的始发和应答任务。

I.6 编码

I.6.1 概述

在 IPE 期间的信息传送是以电文组进行的。这些电文用于完成许多不同的任务。有关速率适配标识的电文在 § I.6.2中叙述，而有关真正的参数传送的那些电文在 § I.6.4中给出。有关 IPE 控制的电文在 § I.6.3中叙述，而 § I.6.5涉及用于指示状态的那些电文。最后，§ I.6.6叙述维护电文的编码。

这些电文均以图 I-4/V.110所示结构的八位字节为基础。

在64kbit/s 用户速率的情况下，字节按比特1至比特8的比特顺序发往线路。应该使用网络提供的字节同步。

在56kbit/s 用户速率的情况下，数据按比特1至比特7的比特顺序发往线路，第8位置成1，这是按照建议 V.110的速率适配规定进行的（总的说来，该数据流相当于64kbit/s 的速率）。应该使用网络提供的字节同步。

在4.8、9.6和19.2kbit/s 用户速率的情况下，字节使用下列格式按单个起止式字符封装：

— 1个起始位，

— 8个数据位（按图 I-3/V.110所示的发送次序），

— 没有奇偶校验位，和

— 1个终止位。

图 I-5/V. 110提供在 IPE 时使用的整套字节编码。

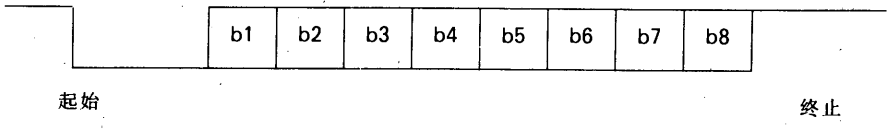
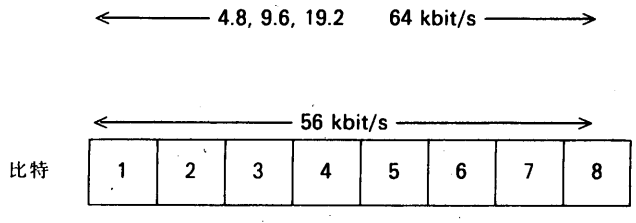


图 I-3/V. 110

异步字符格式



比特8：置成0（并在接收后置之不理）

注 — 在使用按照建议 V. 110规定的速率适配时，用56kbit/s 的速率产生与64kbit/s 等效的数据流。

比特7：在用作 IPE 数据时置成0

在用作 IPE 信号时置成1

在用作 IPE 数据时

比特6：置成1

（置成0：电文留作私人使用，如果不实现，可置之不理）

比特5：在携带数据位 d0-d3时置成0

在携带数据位 d4-d7时置成1

比特1-4：携带数据位（d0-d3）或（d4-d7）在用作 IPE 信号时

比特6：置成1

（置成0：电文留作私人使用，如果不实现，可置之不理）

比特5：在用作命令电文时置成0

在用作状态电文时置成1

比特4：信号代码

图 I-4/V. 110

IPE 编码的八位字节结构

		电文	←4.8, 9.6, 19.2 和 64 kbit/s→							
			←56 kbit/s→							
			b1	b2	b3	b4	b5	b6	b7	b8
IPE 信号	命令	PARAM-0	0	0	0	0	0	1	1	1
		PARAM-1	0	0	0	1	0	1	1	1
		PARAM-2	0	0	1	0	0	1	1	1
		PARAM-3	0	0	1	1	0	1	1	1
		PARAM-4	0	1	0	0	0	1	1	1
		RA VERSION	0	1	0	1	0	1	1	1
		XSTART	0	1	1	0	0	1	1	1
		MAINTENANCE	0	1	1	1	0	1	1	1
	状态									
		准备就绪	0	1	0	1	1	1	1	1
		空闲	0	1	1	1	1	1	1	1
		填充	1	1	0	1	1	1	1	1
		不工作	1	1	1	1	1	1	1	1
IPE 数据										
		低	d0	d1	d2	d3	0	1	0	1
		高	d4	d5	d6	d7	1	1	0	1

注 — 所有备用编码均保留（除非说明供私人使用）。任何被接收和校验的字节，如果不能识别，均应置之不理。

图 I-5/V. 110

IPE 八位字节编码

I. 6. 2 速率适配类型的标识

使用以3个八位字节为基础的电文组进行速率适配标识符的传送，而且按照§I. 5. 3. 2和§I. 5. 9叙述的规程进行传送。电文的组成部分为 RA VERSION 命令字节序列，后跟一个由低到高的数据字节对序列，在数据字节对中低的数据字节在高的数据字节之前发送。图 I-6/V. 110示出用于速率适配标识的电文编码。

	b1	b2	b3	b4	b5	b6	b7	b8
RA VERSION	0	1	0	1	0	1	1	1
低	d0	d1	d2	d3	0	1	0	1
高	d4	d5	d6	d7	1	1	0	1

速率适配类型标识符的编码

	高				低			
	d7	d6	d5	d4	d3	d2	d1	d0
	I3	I2	I1	I0	x	x	x	x
I3-10:	I3	I2	I1	I0				
标识符 V.110	0	0	0	1				

X: 备用(如果不用,置 0,在接收时置之不理)

注 — 所有其它编码均保留备用。

图 I-6/V.110

速率适配类型的标识符

I.6.3 控制

在每次开始传送 TA 参数信息之前，按照 § I.5.3.2和 § I.5.9的叙述，始发的 TA 向应答的 TA 发送 XSTART 命令字节序列。图 I-7/V.110示出 XSTART 命令字节的编码。

	b1	b2	b3	b4	b5	b6	b7	b8
XSTART	0	1	1	0	0	1	1	1

图 I-7/V.110

XSTART 编码

I.6.4 参数

使用每组以3个字节为基础的5个电文组序列进行TA参数的传送，而且按照§I.5.3.2和§I.5.9叙述的规程进行传送。每个电文组的组成部分为PARAM-X命令字节（PARAM-0至PARAM-4）序列，后跟一个由低到高的数据字节对序列，在数据字节对中低的数据字节在高的数据字节之前发送。图I-8/V.110示出命令字节的编码，图I-9至I-13/V.110示出用于参数传送的数据字节的编码。

	b1	b2	b3	b4	b5	b6	b7	b8
PARAM-X	0	x2	x1	x0	0	1	1	1

	x2	x1	x0
PARAM-0	0	0	0
PARAM-1	0	0	1
PARAM-2	0	1	0
PARAM-3	0	1	1
PARAM-4	1	0	0

低	d0	d1	d2	d3	0	1	0	1
高	d4	d5	d6	d7	1	1	0	1

图 I-8/V.110

参数电文组的格式

高				低			
d7	d6	d5	d4	d3	d2	d1	d0
Sp	Sp	Ms	Mr	x	x	x	Ex

Sp （备用）:在发送时置成0，
在接收时置之不理。

Ms （支持维护）:
不支持维护 0
支持维护 1

Mr （要求维护）:
不要求 维护 0
要求维护 1

Ex （扩展）:
根据建议X.30,如果TA不要求字节同步 0
根据建议X.30,如果TA要求字节同步 1

x: （如果不用,置成0,在接收时置之不理）
备用

图 I-9/V.110

参数0的编码

高				低			
d7	d6	d5	d4	d3	d2	d1	d0
P2	Pi	P0	Mo	x	x	x	Ch

P2–P0:	奇偶校验	P2	P1	P0			
	奇数校验	0	0	0			
	偶数校验	0	1	0			
	没有奇偶校验	0	1	1			
	强置成 0	1	0	0			
	强置成 1	1	0	1			
Mo(方式):	异步				0		
	同步				1		
Ch(校验):	在要求时 DTE 进行奇偶校验						0
	在要求时 DTE 不进行奇偶校验						1
x:	备用						
	(如果不用,置成 0,在接收时置之不理)						

图 I-10/V.110

参数1的编码

高				低			
d7	d6	d5	d4	d3	d2	d1	d0
S1	S0	C1	C0	x	x	x	Cx

S1-S0:	终止位	S1	S0		
	不使用	0	0		
	1	0	1		
	1,5	1	0		
	2	1	1		
C1-C0:	字符长度			C1	C0
	不使用			0	0
	5			0	1
	7			1	0
	8			1	1

注— 字符长度包括奇偶校验位。

Cx	(字符长度扩展):	
	使用标准的 C1–C0 编码	0
	使用 9 位字符长度	1
x:	备用	
	(如果不用,置成 0,在接收时置之不理)	

图 I-11/V.110

参数2的编码

高				低			
d7	d6	d5	d4	d3	d2	d1	d0
Sp	R6	R5	R4	R3	R2	R1	R0

Sp(d7): 在发送时置成 0，
在接收时置之不理。

R6-R0: 速率	R6	R5	R4	R3	R2	R1	R0
备用	0	0	0	0	0	0	0
600	0	0	0	0	0	0	1
1200	0	0	0	0	0	1	0
2400	0	0	0	0	0	1	1
3600	0	0	0	0	1	0	0
4800	0	0	0	0	1	0	1
7200	0	0	0	0	1	1	0
备用	0	0	0	0	1	1	1
9600	0	0	0	1	0	0	0
14 400	0	0	0	1	0	0	1
备用	0	0	0	1	0	1	0
19 200	0	0	0	1	0	1	1
备用	0	0	0	1	1	0	0
备用	0	0	0	1	1	0	1
48 000	0	0	0	1	1	1	0
56 000	0	0	0	1	1	1	1
备用	0	0	1	0	0	0	0
50	0	0	1	0	0	0	1
75	0	0	1	0	0	1	0
110	0	0	1	0	0	1	1
150	0	0	1	0	1	0	0
200	0	0	1	0	1	0	1
300	0	0	1	0	1	1	0
12 000	0	0	1	0	1	1	1
备用	0	0	1	1	0	0	0
				至			
备用	1	1	1	1	1	1	0
64 000	1	1	1	1	1	1	1

图 I-12/V.110

参数3的编码

高				低			
d7	d6	d5	d4	d3	d2	d1	d0
Sp	Fc	TNIC	RNIC	x	x	x	Mm

NIC	网络独立的时钟(见§5)							
Sp	(备用): 在发送时置成0, 在接收时置之不理。							
Fc	**(流量控制):**							
	不支持端到端的流量控制	0						
	支持端到端的流量控制	1						
TNIC:	如果TA不需要使用NIC		0					
	如果TA需要使用NIC		1					
RNIC:	如果TA不能够接受NIC			0				
	如果TA能接受NIC			1				
Mm	**(调制解调器):**							
	TA不与调制解调器连接							0
	TA与调制解调器连接							1
x:	备用 (如果不用,置成0,在接收时置之不理)							

图 I-13/V.110

参数4的编码

I.6.5 状态

为了告诉等同的TA参数交换已经成功，按照§I.5的规程，应对等同的TA发送一个“准备就绪”状态字节序列。图I-14/V.110示出“准备就绪”状态字节的编码。

为了告诉等同的TA在参数交换之前TA处于空闲状态，按照I-5的规程，对等同的TA发送一个“空闲”状态字节序列。图I-15/V.110示出“空闲”状态字节的电文编码。

按照§I.5的规程，“填充”状态字节用作参数传送之间的填充。图I-16/V.110示出“填充”状态字节的编码。

为了告诉等同的TA当时信道不工作，按照§I.5的规程，对等同的TA发送一个“不工作”状态字节序列。图I-17/V.110示出“不工作”状态字节的编码。

	b1	b2	b3	b4	b5	b6	b7	b8
准备就绪	0	1	0	1	1	1	1	1

图 I -14/V. 110
“准备就绪”字节的编码

	b1	b2	b3	b4	b5	b6	b7	b8
空闲	0	1	1	1	1	1	1	1

图 I -15/V. 110
“空闲”字节的编码

	b1	b2	b3	b4	b5	b6	b7	b8
填充	1	1	0	1	1	1	1	1

图 I -16/V. 110
“填充”字节的编码

	b1	b2	b3	b4	b5	b6	b7	b8
不工作	1	1	1	1	1	1	1	1

图 I -17/V. 110
“不工作”字节的编码

I.6.6 维护

这个以3个八位字节为基础的电文组用于携带有关维护操作的信息。该电文组的组成部分为 MAINTENANCE 命令字节，后跟一个由低到高的数据字节对序列，在数据字节对中低的数据字节在高的数据字节之前发送。图 I -18/V. 110示出电文的编码。

	b1	b2	b3	b4	b5	b6	b7	b8
维护	0	1	1	1	0	1	1	1
低	d0	d1	d2	d3	0	1	0	1
高	d4	d5	d6	d7	1	1	0	1

维护编码

高				低			
d7	d6	d5	d4	d3	d2	d1	d0
Sp	Rt	L1	L0	x	x	x	R1

Sp(d7): 在发送时置成 0,在接收时置之不理

Rt (要求定时器 T3–§ 1.5.7) ')

不要求定时器	0
要求定时器	1

L1-L0 (要求回路)

	L1	L0
没有环回	0	0
测试回路 4 (I.600 系列)	0	1
备用	1	0
备用	1	1

R1 (d0 测试回路 5)
(I.600-系列)

	R1
不要求测试回路 5	0
要求测试回路 5	1

x: 备用
(如果不用,置成 0,在接收置之不理)

注1 — 尽量靠近 R 参考点接口使用测试回路5，这已超过本建议讨论的范围。

注2 — 测试回路4和5的定义在 I.600系列中予以规定。

注3 — 定义规定了呼叫的 TA 对被叫 TA 的方向。在反方向时，这些规定可用于表示对维护功能的确认。

图 I-18/V.110

“维护”电文组的编码

I.7 定时器数值

I.7.1 用于参数交换的定时器数值

定时器 T1应该至少为8秒，但小于§4.1.2.2中定时器 T1的数值。

定时器 T2应该为3秒。

I.7.2 用于维护的定时器数值

定时器 T3应该为60秒。

I.8 状态转变图

I.8.1 概述

在这一节中提供状态转变图以说明下列情况终端适配器的状态：

— 终端适配器不支持参数信息交换（图 I -19/V.110）；

— 终端适配器与不支持参数信息交换的终端适配器相互工作（图 I -20/.110）；

— 终端适配器能够支持参数信息交换（图 I -21/V.110）；

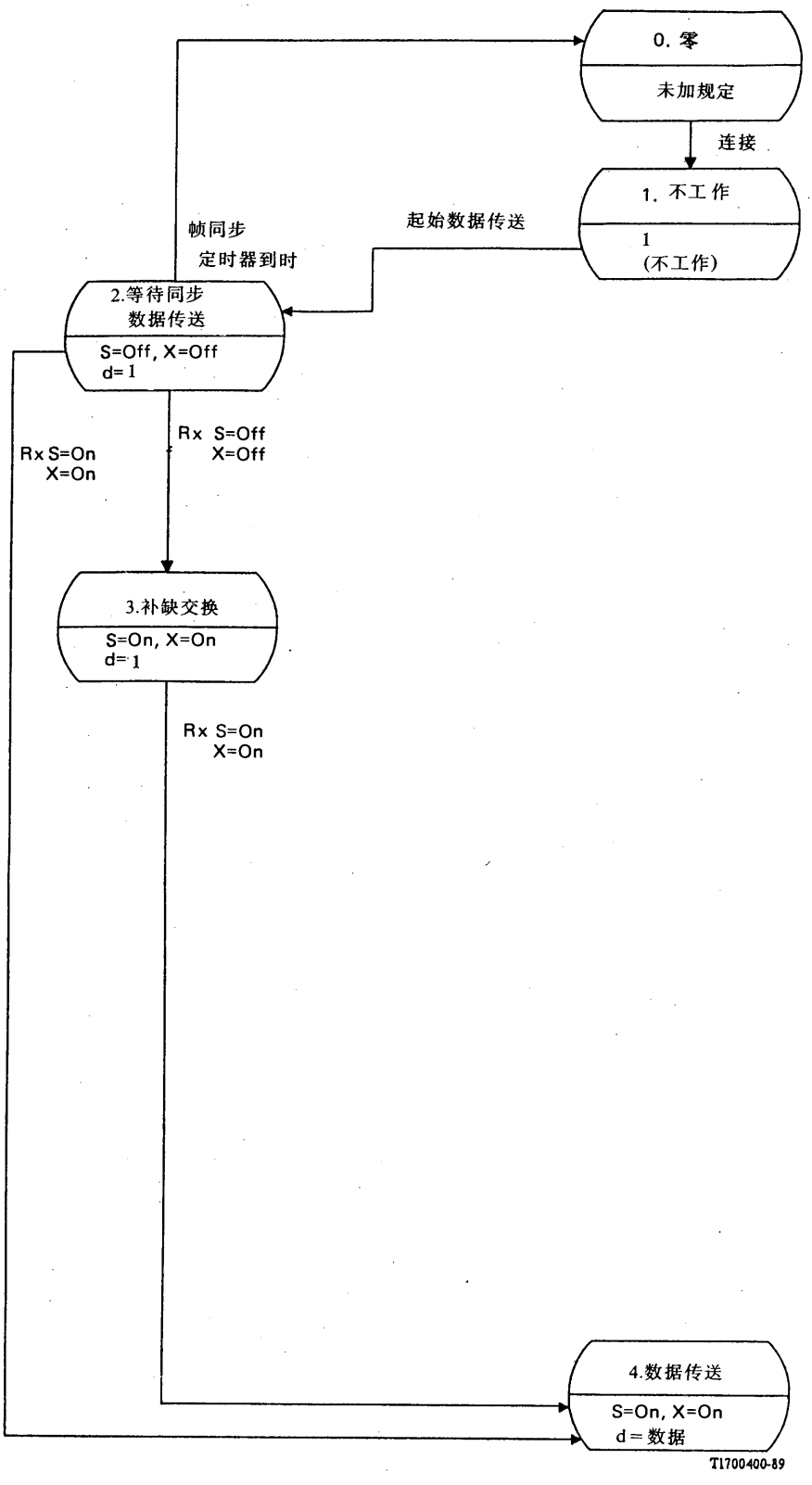
— 终端适配器能够支持维护测试回路4（图 I -22/V.110）。

下面概要地说明涉及的基本状态：

状态0　零
状态1　不工作
状态2　等待同步—数据传送
状态3　补缺交换
状态4　数据传送
状态5　IPE 补缺交换
状态6　等待同步—参数交换
状态7　参数交换
状态8　等待重新同步
状态9　没有交换
状态10　等待重新进入 IPE
状态11　维护回路4环回

I.8.2 首字母缩略词一览表

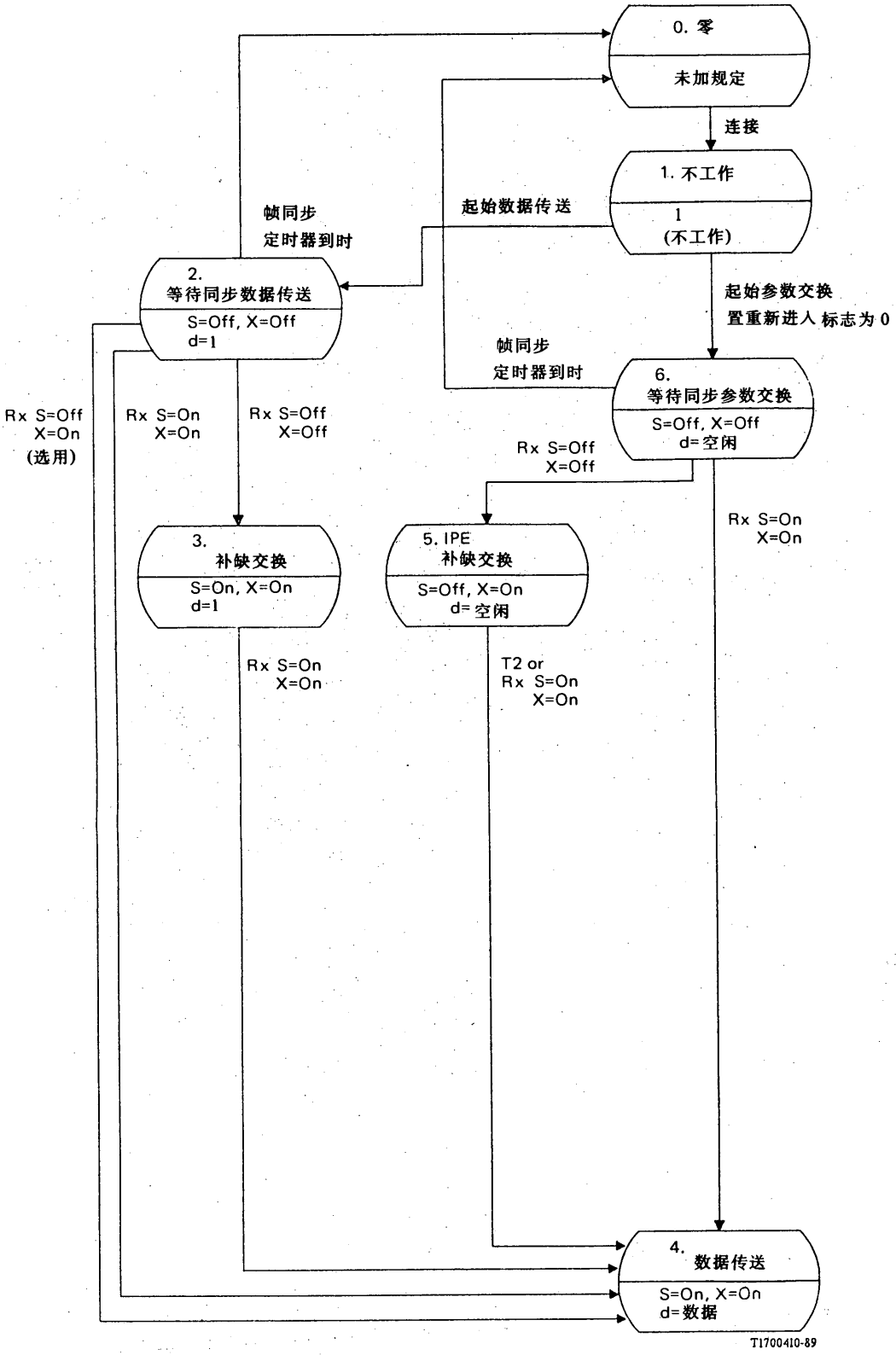
DTE	数据终端设备
ISDN	综合业务数字网
IPE	带内参数交换
IWF	互通功能
MNT	维护
Mm	调制解调器
NIC	网络独立的时钟
PARAM-X	参数 X（X＝0，1，2，3，4）
PSTN	公用交换电话网
RA	速率适配
TA	终端适配器
TE1	1型终端设备
TE2	2型终端设备
Tn	定时器 Tn（n＝1，2，3）



注—没有示出释放序列。

图 I -19/V. 110

状态图：TA 不支持 IPE



注—没有示出释放序列

图 I -20/V. 110

状态图：与不支持 IPE 的 TA 相互工作

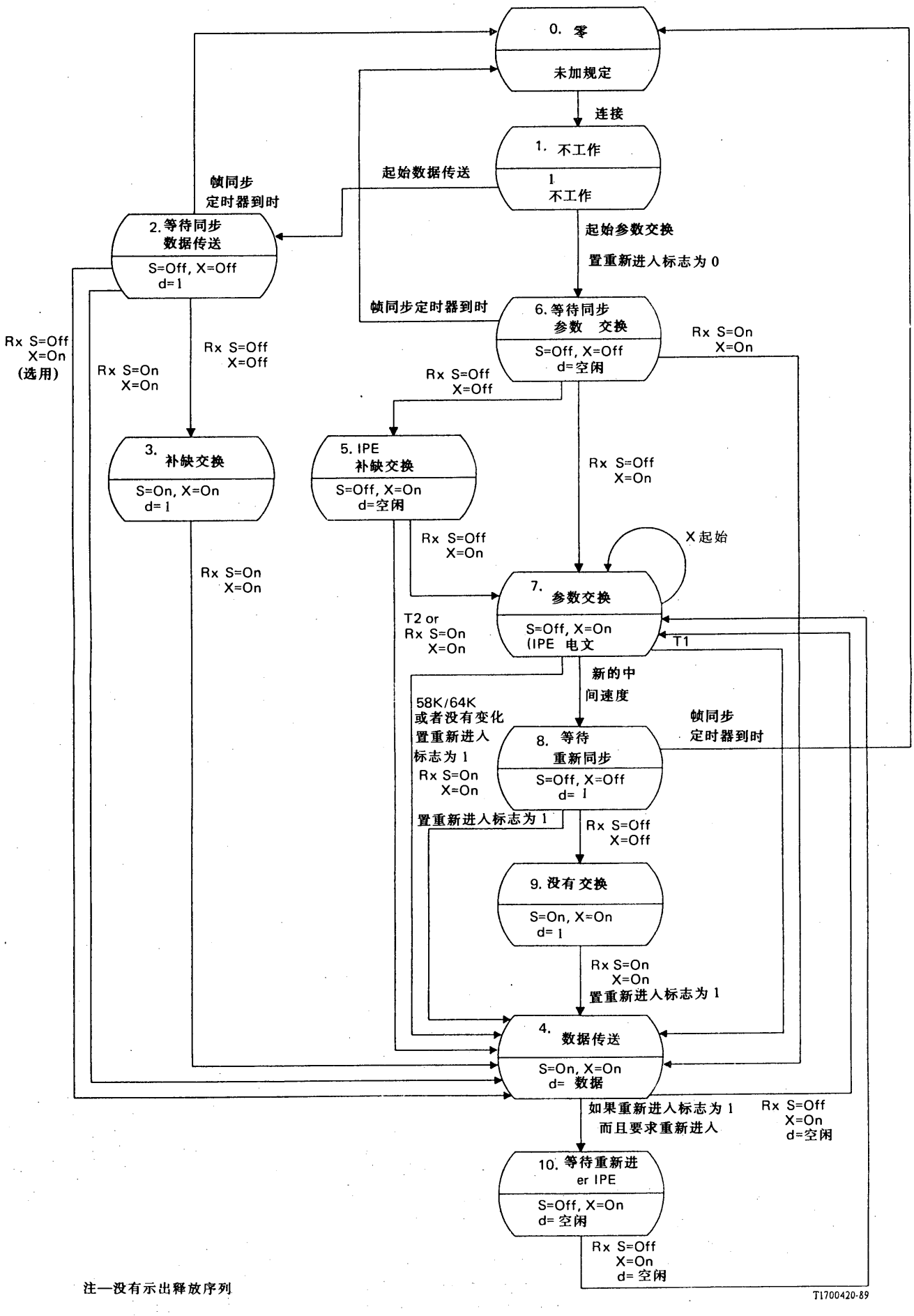


图 I -21/V. 110

状态图：TA 支持 IPE

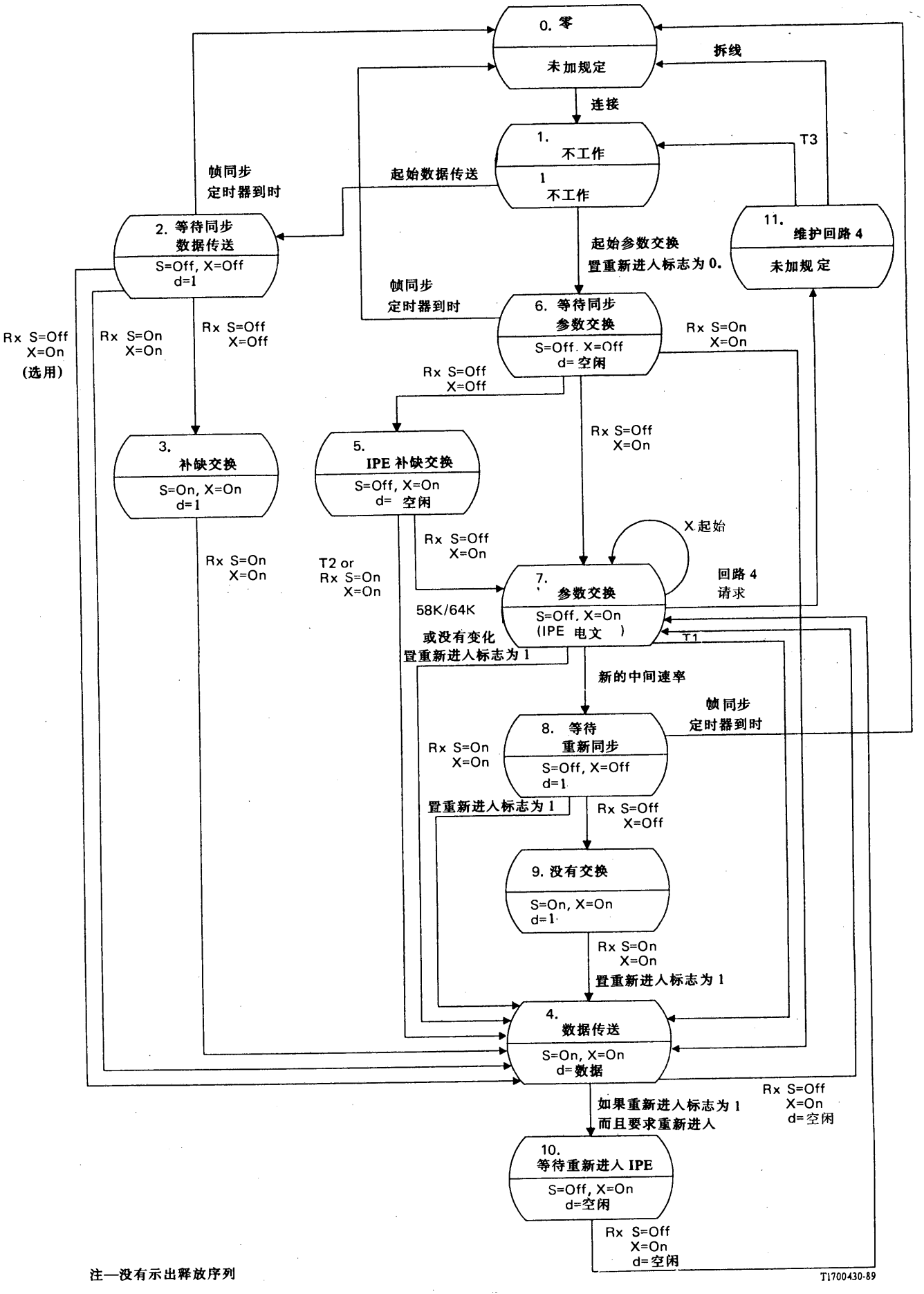


图 I-22/V. 110

状态图:维护回路 4

建　议　V.120

ISDN 用统计式多路复用设备支持具有 V 系列型接口的数据终端设备

（墨尔本，1988）

CCITT，

考虑到：

(a) ISDN 将按照 I.411建议叙述的参考配置提供通用的接口来连接用户终端；
(b) 在 ISDN 发展期间，在相当长的时间内将存在着具有 V 系列接口的 DTE，它们需要与 ISDN 连接；
(c) 希望具有 V 系列接口的终端能够容易地和 ISDN，TE1相互工作；
(d) 统计式多路复用在某些应用中能够改善带宽的利用率；
(e) 在建议 I.430，I.431，Q.921和 Q.931中叙述了 D 信道信令协议；
(f) 目前已存在 V.110建议，它能使具有 V 系列接口的 DTE 与 B 信道适配；

一致发表意见如下：

(1) 本建议的范围应该包括具有符合目前 V 系列建议规定的调制解调器的接口并按照承载信道（B，H0，H11或 H12）的电路或租用电路承载业务工作的终端对 ISDN 的连接（见注）；
(2) 可以支持以下电路交换业务：
— 在一个承载信道上复用几个数据链路；和（或）
— 自动建立和拆除附加的数据链路；
(3) §1的参考配置应该适用；
(4) 为了在 ISDN 中能够支持具有 V 系列型接口的 DTE 而必需的终端适配器（TA）功能应该包括以下方面：
— 电气和机械接口特性的变换；
— 比特率适配；
— 端到端同步；
— 以人工或自动呼叫和（或）应答为基础的呼叫建立和拆除；
— 维护功能。

注 — V.120建议与其他研究组为 I.122建议所规定的附加的分组型承载业务（APMBS）研究的协议的兼容性有待进一步研究，本建议 V.120的规定应该无损于这一研究。

在本建议中，对于有关协议各方面的问题以及与其它 ISDN 协议的调整需要作进一步的重要研究。

1 参考配置

1.1 用户接入配置

在 ISDN 的环境中有两种能够进行数据传输的基本类型的设备：

— 直接接至 ISDN 的设备，即 TE1；和

— 通过终端适配器接至 ISDN 的设备，即 V 系列 TE2。

1.2 连接

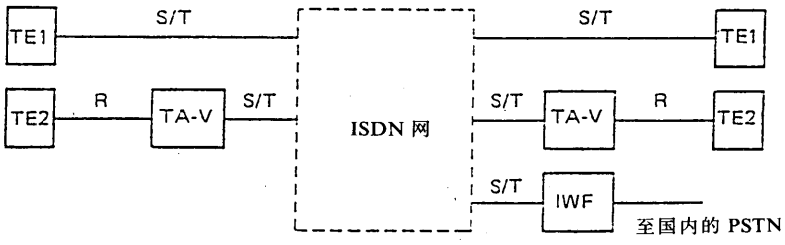
如图1/V.120讨论和说明的，ISDN 的连接要求包括对 TE1与 TE1，TE2与 TE2（TA 与 TA）以及 TE1与 TE2（TE1与 TA）连接的支持。本文件规定一种以支持这些连接的修改的 LAPD 为基础的终端适配协议。LAPD 在 CCITT 的建议 Q.921中予以规定。在本建议的§2.4中规定了修改的内容。

本协议提供一致的协议来传送不同类型的数据流（见§3.3至§3.5）。该方法使用以 HDLC 为基础的协议，并提供在一个信道上复用多个逻辑电路的能力。这还允许在一个信道上同时执行不同的较高层次的协议（见§2.2）。

在某些情况下，通信的 TE2的速率是相同的。使用以后在§2中叙述的，以及在§3中更加详细地叙述的帧封装程序，就可以在某些情况下连接不同速率的设备。使这概念确实可行的主要因素是 TA 缓冲、TA 流量控制、HDLC 封装和 HDLC 流量控制。

本协议用于 TE1与 TA 通信的情况在附录 I 中予以讨论。

在 I.515建议中，一般地叙述了参数交换程序，以允许可能不要求互通功能的不兼容的终端适配器（TA）在网中互通。使用能够支持多个协议的多功能终端适配器（MTA），就能完成不同类型的 TA 之间的互通。但是，图1/I.515还叙述了在 TA 不能支持多个协议时要求在 IWF 的其它互通方案。



TA-V 支持 V 系列 TE2的 V.120终端适配器

IWF 互通功能

注 — 其它的配置在建议 I.515中予以说明。

图 1/V.120

V.120终端适配器使用的 ISDN 连接方案

2 数据传送协议规定

本协议依靠与 CCITT 1986 建议 Q.921/I.441相似的规程。它提供与兼容的 TE1或 TA 设备一起使用的能力。

本文件规定的协议用于 TE1的情况在附件 I 中叙述。本文件的基本部分均涉及对 TA 的应用。

2.1 协议提供的功能

2.1.1 功能类别

本规定的协议提供两类功能。有一组基本功能，一组附加功能。附加功能取决于数据流的类型（编码的字符或电文）。

2.1.2 基本功能

协议的基本功能包括以下功能：

— 数据透明传送；
— 产生和解释等同实体通信用的电文（即呼叫连接后的信号联络）；
— 管理通信用的定时器和计数器；
— 差错检测。

2.1.3 附加功能

协议的附加功能包括以下功能：

— 传送和解释在 R 参考点的接口状态变化；
— 电文分段和重新组装；
— 传送在 R 参考点检测到的接口差错；
— 支持使用网络独立的时钟进行的操作；
— 同步和异步协议的复用；
— 使用不同数据速率操作的两个 TE 互通；
— 流量控制；
— 检测差错后进行重发。

2.2 一般的终端适配

终端适配机理分为两大类：

— 对协议灵敏的操作，用于字符或电文封装；和
— 比特透明操作，在承载信道的帧传送中对于 R 参考点接口的信息不需对准进行同步处理（在比特级之上）。

在 R 参考点的接口比特率必须低于承载信道的容量。终端适配器可以支持在 R 参考点的一个或多个接口。在后一种情况下，协议分别用于各接口的数据流。本建议将要叙述如何使用逻辑链路标识符来区别各数据流。

2.2.1 使用起止式 TE2进行对协议灵敏的操作（异步方式）

去掉起始和终止位，可以进行奇偶校验（见 § 3.3.1）。将产生的字符置于帧内，以便在承载信道上对等同实体进行传送。等同的实体可以在等同的 TA 中，在此情况下，在 R 参考点的另一个接口上进行相反的处理，等同的实体也可以在 TE1中，在此情况下字符将在 TE1的范围内传送给更高层，或者等同的实体可以在某个互通功能中。在 R 参考点接口上检测到的差错被接力地传递到等同的实体。该实体将：

1）把检测到的差错通知更高层；或者
2）在 R 参考点的输出接口重复该差错（见 § 3.3.1和 § 3.3.2）。

终端适配器在发送前将识别和去掉任何有差错的（由中断起始产生的）零字符。

2.2.2 使用同步 HDLC TE2进行对协议灵敏的操作（同步方式）

去掉标志和插入的零比特，进行 FCS 校验并去掉 FCS，但是地址、控制和信息字段透明地流经 TA。将产生的字节同步的电文置于一个或多个帧内，以便在承载信道上通过数据链路连接传送给等同的实体。在 TA 中可以将 R 参考点接口原来的电文分段，并分成几个部分转发给等同实体。在接收电文时，可以存在分段和转发过程。这样可以避免因累积一个完整的电文而产生的延迟。在等同接口的 R 参考点，等同的实体完成相反的处理。

如果在 R 参考点接口处检测到 FCS 差错，可以接力地传递到等同的实体，该实体将：

1） 舍弃整个电文；或

2） 在 R 参考点接口处，在正在传送的电文中发送异常中止的信号；或

3） 在正在传送的电文中产生错误的 FCS。

注 — 对于非字节同步的电文的支持有待进一步研究。

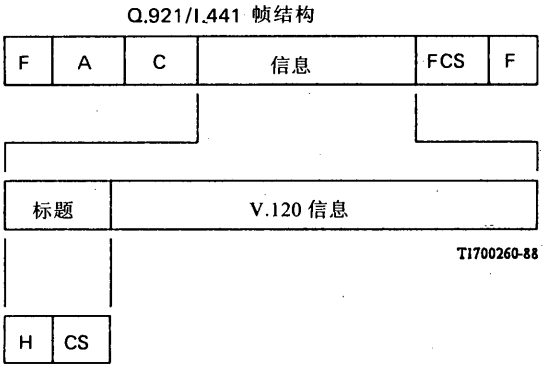
2.2.3 传送操作（比特透明方式）

在比特透明的操作中，在接收来自 R 参考点接口的比特时，TA 将把比特封装成帧。这些帧被转发到等同的实体。等同的 TA 从帧中取出比特，并在 R 参考点的接口处发送这些比特。对这些比特不进行任何处理和改变，而且在 R 参考点接口处不检查比特流差错。对于上面规定的异步或同步方式没有涉及的所有其它方式均采用这种形式。

注 — 在许多情况下，将使用 UI 帧来传送这种方式的帧。

2.3 一般的电文和格式

使用的帧结构是在建议 Q. 921/I. 441中规定的帧结构。有一个供选用的标题，它由一个或两个字节组成。如图2/V. 120所示，如果存在标题字节，则标题字节直接跟在 V. 120控制字段的后面。



F HDLC 标志

A 地址（补缺的地址为两个字节）

C 控制（HDLC 格式）

FCS 帧校验序列

H 终端适配器标题（对于比特透明方式是选用的）

CS 选用的标题扩展部分，用作控制状态信息。

注 — A，C，H，CS 和信息字段一次发送一个字节，首先是发送低位比特（比特1）。FCS 的高位比特首先发送。

图 2/V. 120

帧格式

2.3.1 地址字段

图2/V.120中的V.120地址字段的格式与建议Q.921/I.441中规定的格式相似。LLI0和LLI1字段可以视为一个13比特的逻辑链路标识符（LLI）字段，或者视为两个单独的字段。这示于图3/V.120。

8	7	6	5	4	3	2	1	
LLI0						C/R	EA0	字节2(ADDR字节1)
LLI1							EA1	字节3(ADDR字节2)

LLI0　LLI的6个高位比特
LLI1　LLI的7个低位比特
C/R　命令/响应比特
EA0　字节2的地址扩展比特—置成0
EA1　字节3的地址扩展比特—置成1（用于两个字节的地址字段）

图 3/V.120
地址字段格式

LLI可以认为是LLI0字节和LLI1字节的连结。LLI能够取0—8191范围内的数值。表1/V.120示出备用的数值。

表 1/V.120
备用的LLI数值

LLI	功　　能
0	信道内的信令
1-255	为将来标准化备用
256	补缺的LLI
257-2047	用于LLI分配
2048-8190	为将来标准化备用
8191	信道内的层管理

2.3.2 地址扩展比特（EA）

使用地址字段字节的比特1（即第一个发送的比特）来表示地址字段最后一个字节。如果地址字段字节的比特1出现“1”，则说明它是地址字段最后一个字节。

2.3.3 C/R比特

C/R比特标识一个V.120帧是命令，还是响应（见§2.4）。在两个传输方向要对称地使用C/R比特，并按表2/V.120所示的规定进行编码。

表 2/V.120

C/R 比特的编码

C/R	含意
0	命令
1	响应

2.3.4 控制字段

关于控制字段的使用在§2.4中予以叙述。

2.3.5 标题字节

标题字节的格式示于图4/V.120(关于使用这些字段的详细情况，见§3.3至§3.5)。对于协议灵敏的操作方式必须使用标题字节，而比特透明的操作方式可以选用标题字节。

比特	8	7	6	5	4	3	2	1
	E	BR	res	res	C2	C1	B	F

E	扩展比特
BR	中断/HDLC 空闲比特
C1，C2	差错控制比特
B，F	分段比特
res	为将来标准化备用

图 4/V.120

标题字节的格式

2.3.5.1 E-扩展比特（比特8）

E 比特为标题扩展比特。它允许标题扩展，以提供附加的控制状态信息。“0”比特表示后面跟有控制状态信息字节（见§2.3.6）。

2.3.5.2 BR-中断/HDLC 空闲比特（比特7）

在异步应用中，中断比特表示 TE2调用中断功能。在这比特位置中的“1”表示“中断”（见§3.3）。

在同步 HDLC 应用的对协议灵敏的操作中，BR 比特用于表示在 R 参考点接口处的 HDLC 空闲状态。该比特位置中的“1”表示在 R 参考点的接口正在接收 HDLC 空闲状态（见§3.4）。

2.3.5.3 比特5和6

标题字节的比特5和比特6备用，并置成“0”。

2.3.5.4　C1，C2-差错控制比特（比特3和4）

标题字节的比特3和比特4被分别规定为控制1和控制2，用于 TA 的差错检测和传输。

C1和 C2的含意按表3/V.120所示的规定进行编码。

表 3/V.120

C1和 C2比特的编码

C1	C2	含　意		
		同　步	异 步 方 式	比特透明方式
0	0	没有检测到差错	没有检测到差错	没有检测到差错
0	1	FCS 差错（在 R 的接口）	终止位差错	不使用
1	0	异常中止	帧中最后一个字符有奇偶校验差错	不使用
1	1	TA 溢出（从 R 参考点的接口）	终止位和奇偶校验均有差错	不使用

2.3.5.5　B，F-分段比特（比特2和比特1）

B，F 比特用于在同步方式的应用中对电文进行分段和重新组装。B 比特置成1表示该帧含有电文开始的信息部分。F 比特置成1表示该帧含有电文的最终部分。如果整个电文包含在一个帧中，则 B 和 F 比特将都置成1。不是第一，也不是最后的帧，称作中间帧。对于同步方式和比特透明方式，这些比特均置成1。

表 4/V.120

B 和 F 比特的编码

B	F	同　步	异　步	比 特 透 明
1	0	开始的帧	不使用	不使用
0	0	中间帧	不使用	不使用
0	1	最终的帧	不使用	不使用
1	1	一个帧	要求	要求

2.3.6　控制状态信息

在存在控制状态信息时，它包含在标题的第2个字节中。一般说来，对于 TA，这字段用作 R 参考点接口的物理状态/接口控制字段。每当映射的控制导线中的一根导线发生变化时，就可以发送控制状态信息，虽然在存在 H 字段的任何时候 TA 都应该能够接受 CS 字节。图5/V.120示出控制状态信息字节的格式。要了解 V.24导线的映射实例，可参看附件 A。关于控制状态信息的规程，可参看 § 2.6。关于将 RR 比特用于流量控制的情况，可参看 § 3.2.1。

8	7	6	5	4	3	2	1
E	DR	SR	RR	res	res	res	res

E　扩展比特
DR　数据准备就绪
SR　发送准备就绪
RR　接收准备就绪
res　为将来标准化备用

图 5/V.120
控制状态信息字节

2.3.6.1　E-扩展比特（比特8）

扩展比特允许进一步扩展标题字节。E 比特置成1表示不再扩展该标题。

2.3.6.2　DR-数据准备就绪（比特7）

该比特置成“1”表示在 R 参考点的接口启动工作。对于 TE1，这意味着终端接口启动工作。

2.3.6.3　SR-发送准备就绪（比特6）

该比特置成“1”表示 TE 准备发送数据。

2.3.6.4　RR-接收准备就绪（比特5）

该比特置成“1”表示 TE 准备接收数据。

2.3.6.5　比特4，3，2，1

控制状态信息字节的比特4，3，2和1备用，并置成“0”。

2.3.7　帧间时间填充

帧间时间填充通常应该是 HDLC 标志。对于特殊的应用，可以为全“1”。

2.4　规程要素和规程

使用本规定中叙述的程序，可以取得两种类型的逻辑连接，即：

1）　只支持不确认的信息传送（见建议 Q.921的§5.2）；

2）　支持多帧确认的信息传送和不确认的信息传送（见 Q.921的§5.5）。

对于任何一种类型的逻辑连接，规程要素和规程均按建议 Q.921的§3和§5规定，其不同之处如下：

— C/R 比特的对称性；
— I 帧响应的接收；
— FRMR 响应的发送；
— 没有 TE1管理规程；
— 地址字段 LLI 的管理。

下面将要详细地叙述这些差异。

2.4.1 C/R 比特的对称性

按§2.3.3的叙述，C/R 比特的使用是对称的。

2.4.2 I 帧响应的接收

在多帧确认的信息传送操作期间，应该接收作为命令或响应传送的 I 帧。I 帧响应的发送是选用。

Q.921 变量说明

N（S） 发送序列号

N（R） 接收序列号

V（R） 预期下一个接收的 N（S）

当某个数据链路层实体接收到一个其 N（S）等于当时的 V（R）而且其 N（R）在正确范围内的有效 I 帧命令时，它应该遵守 Q.921§5.6.2和§5.6.6所述的规程。

当不是处于定时器恢复状态的某个数据链路层实体接收到 F 比特置成“0”，其 N（S）等于当时的 V（R）而且其 N（R）在正确范围内的有效 I 帧响应时，它应该将该帧作为 P 比特置成“0”的有效 I 帧命令来处理，并且遵守 Q.921建议§5.6.2和§5.6.6所述的规程。如果被接收的 I 帧响应的 F 比特置成“1”，则该数据链路层实体应该对连接管理实体指示一个差错。

当某个数据链路层实体处于定时器恢复状态并且接收到 F 比特置成“0”，其 N（S）等于当时的 V（R）而且其 N（R）在正确范围内的有效 I 帧响应时，它应该将该帧作为 P 比特置成“0”的有效 I 帧命令来处理，并且遵守 Q.921建议§5.6.2和§5.6.6所述的规程。

当某个数据链路层实体处于定时器恢复状态并且接收到 F 比特置成“0”，而且其 N（R）在正确范围内的有效 I 帧响应时，它应按照 Q.921建议§5.6.7所述的规定，清除定时器恢复状态并使定时器 T200复位，好象它接收到 F 比特置成“1”的监督帧响应。如果该 I 帧的 N（S）等于当时的 V（R），则应该按照 Q.921建议§5.6.2和§5.6.6所述的规程，将该帧作为 P 比特置成“0”的 I 帧命令来处理。如果该 I 帧的 N（S）不等于当时的 V（R），则该数据链路实体应该按照 Q.921建议§5.8.1所述的规定，在恢复发送或重发 I 帧之前发送一个 REJ 命令，并进入 REJ 异常状态。

2.4.3 FRMR 响应的发送

由以下情况中的一种情况产生帧拒绝状态：

1） 接收到长度有误的监督帧或不编号的帧；

2） 接收到无效的 N（R）；

3） 接收到信息字段超过最大允许长度的 I 帧；或

4） 接收到没有规定或不能实现的命令或响应的控制字段。

在发生帧拒绝状态后，数据链路层实体应该：

— 发送 F 比特置成拒绝帧中 P 比特数值的 FRMR 响应；

— 对连接管理实体指出差错；和

— 进入“未建立多帧”状态。“未建立多帧”状态事实上相当于 Q.921建议中叙述的“指定 TE1”的状态。该状态即是在成功地完成逻辑连接建立程序时数据链路层实体开始进入的状态。

FRMR 响应的格式和编码示于表5/Q.921和图6/Q921之中。

2.4.4 没有 TEI 管理规程

TE1没有相应的管理规程，Q.921建议有关 TE1管理的规程并不适用。

2.4.5 地址字段 LLI 的管理

使用§4.3的规程管理地址字段。

2.5 数据字段长度

数据字段的最大字节数（N2××）为系统参数。其数值必须小于或等于N201（见Q.921建议）减去标题长度的数值。

2.6 控制字段信息的处理

这一节叙述控制状态变量的使用以及在§2.3.6中规定的控制状态信息字段（存在时）的处理。控制状态信息字段是选用的（见低层兼容的字节5b的比特7，§4.4.5）。

终端适配实体具有6个控制状态变量，它们指示DR、SR和RR指示符的当时状态如下：

— 发送变量DR（S）、SR（S）和RR（S）—当发送到远端等同实体时，分别等于DR、SR和RR当时的本地状态；

— 接收变量DR（R）、SR（R）和RR（R）—在从等同实体接收时，分别等于等同实体中DR、SR和RR当时的状态。

2.6.1 控制状态信息的起始

每当起始协议开始通信时，协议实体将把接收变量（DR（R）、SR（R）和RR（R））置成“0”，并对发送状态变量置数以反映R参考点接口的状态。

2.6.2 发送控制状态信息字段

每当发送控制状态变量发生变化时，将要发送控制状态信息字段。随着R参考点接口的变化或接收控制状态变量的变化，发送控制状态变量将要变化。保持的控制状态信息将在S/T参考点接口的任何排队数据之后发送。在控制状态变量发生之前，在含有在R参考点接口处接收的数据的最后一个帧内，或在一个单独的帧内，发送控制状态信息字段。

控制状态信息字节的内容置成相应的发送控制状态变量的状态。DR置成DR（S），SR置成SR（S），而RR置成RR（S）。

2.6.3 接收控制状态信息字段

在接收控制状态信息字段后，使用接收控制状态变量对控制字段进行校验：DR对DR（R），SR对SR（R），RR对RR（R）。将接收控制状态变量置成其被接收的数值。

如果SR（R）为“0”，而被接收的控制状态信息字段中的SR比特为“1”，则在R参考点的接口和RR（S）状态都要改变。

如果SR（R）为“1”，而被接收的控制状态信息字段中的SR比特为“0”，则在R参考点的接口和RR（S）状态都要改变，这符合下列情况中的一种情况：

— 如果（从等同实体）接收的数据并不保持转发（没有电文在传送），则可以立即发生控制动作；

— 如果（从等同实体）接收的数据还不完整（例如在对协议灵敏的操作方式中，还未接收最后一帧），则（继续）转发不完整的电文，直至对R参考点接口发送完毕，到那时才能发生控制动作；

— 如果（从等同实体）接收的数据是完整的，则将接收的数据转发出去，直至对R参考点接口发送完毕，到那时才能发生控制动作。

如果RR（R）和接收的控制状态信息字段中的RR比特不相同，则改变在R参考点的接口。

如果DR（R）为“0”，而接收的控制状态信息字段中的DR比特为“1”，则改变在R参考点的接口。

如果DR（R）为“1”，而接收的控制状态信息字段中的DR比特为“0”，则改变在R参考点的接口，这与下列情况是一致的：

— 如果从等同实体接收的电文不完整，则将它舍弃；
— 如果从等同实体接收的电文是完整的，则将该电文转发给 R 参考点接口，直至发送完毕，然后发生控制动作。

2.7 参数协商

在承载信道建立期间的参数协商应遵守 CCITTQ. 931建议叙述的规程。在逻辑链路协商期间，可以通过在“建立”电文中包括含有所需参数的低层兼容信息单元的方式，请求某个参数的具体数值。接收的 TA 可以使用一个“连接”电文进行响应，以表示接受请求的参数值。如果接收的 TA 不接受在“建立”电文中包含的参数值，它可以通过在“连接”电文的低层兼容信息单元中包含有所需数值的方式进行协商。始发的 TA 可以使用原因号码21“拒绝呼叫”起始拆线，以此拒绝在“连接”电文中接收的参数。

3 终端适配器（TA）功能

3.1 时钟同步

提供时钟同步的具体机理视具体的实现方法而定。关于时钟同步的讨论，可参看附录Ⅱ。

3.2 数据流量控制和缓冲

一旦（从 R 参考点的接口）收集到一个帧，尽快地将它在 S/T 参考点的接口上发送出去。V. 120规程可以控制送往 S/T 参考点接口的帧流量。在下面有关各种操作方式的章节中将要叙述溢出情况的处理。

3.2.1 异步方式

在异步方式中，在 TA 从 S/T 参考点接口接收一个帧后，尽快地将字符传送给 R 参考点的接口。在异步方式中，欠载不是问题，只有溢出情况才是重要问题。在所有缓冲器都满载时，在以多帧确认方式操作的情况下，TA 在可以使用某个缓冲器之前不予确认，以此方式对发送者进行流量控制。在以非确认方式操作的情况下，TA 可以使用控制状态信息字节的 RR 比特（如果可以使用）对发送者进行流量控制。

在接收到 RR 比特置成“0”的控制状态信息字段时，表示要进行流量控制。在被流量控制的 TA 接收到 RR 比特置成“1”的控制状态信息字段时，则除掉流量控制状态。即使在某个 TA 被另一个 TA 流量控制时，该 TA 可以发送具有长度为零的、含有控制状态信息字段的 V. 110信息字段的 UI 帧来表示 RR 控制状态变量的状态有变化。

注 — 某些异步终端可能使用本地流量控制。

3.2.2 同步方式

在同步方式中，可以存在欠载和溢出的情况。应该提供适当的缓冲以防止 R 参考点接口的欠载情况。

如果对 R 参考点接口发生欠载情况，则发送异常中止信号或强行施加一个 FCS 差错，对当时的电文进行处理。

如果在通往 S/T 参考点接口的缓冲器发生溢出情况，则在从 R 参考点接口接收任何电文完毕后，对 S/T 参考点接口发送一个帧表示“终了”并将 C1和 C2比特置成“1”。从 R 参考点接口接收的额外数据将被舍弃，直至检测到某个新电文的开始。

3.2.3 比特透明方式

在比特透明方式中，可能发生欠载或溢出的情况。在这种方式中，TE2必须以相同的速率进行操作。应该提供适当的缓冲将 R 参考点接口的欠载情况减至最少。

在缓冲器空时，R 参考点接口被置成传号保持状态。

如果通往 S/T 参考点接口的缓冲器溢出，缓冲器库将被置成无载状态，并重新开始存储数据。

3.3 异步方式操作

3.3.1 字符处理—TE2至 S/T 方向

在从 TEZ 接收起止式数据后将要进行以下处理：

1） 从每个字符去掉起始位和终止位；

2） 字符中剩下的那个比特可以进行奇偶校验；

3） 如果使用的代码为8比特码，则要去掉这奇偶校验位；否则将它作为字符的一部分进行传送；

4） 少于8比特（其中包括奇偶校验位）的代码在高位比特进行填充。

将产生的数据置于帧内，分段比特表示一个段，并置成“1”。

帧可以按照定时器在构成一定的帧长度之后，在回车后，或在其它条件之后进行发送。

如果 TA 在 R 参考点接口上检测到“中断”信号，可以发送一个帧，而在该帧的标题中将 BR 比特置数，或者在所有排队的字符发送后发送 BR 比特置数的帧。

如果从 TE2接收的某个数据字符被检测到奇偶校验差错，则将 C1比特置成“1”，而且该帧在任何排队等待发送的帧的后面发送。这样，C1比特置成“1”表示，TA 在 C1比特置成“1”的帧中接收的最后一个字符具有奇偶校验差错。如果从 TE2接收的某个数据字符被检测到终止位差错，则将 C2比特置成“1”，而且该帧在任何排队等待发送的帧的后面发送。这样，C2比特置成“1”表示，TA 在 CZ 比特置成“1”的帧的最后一个字符后面检测到终止位差错。

3.3.2 字符处理—S/T 至 TE2方向

TA 对于从 S/T 参考点接口接收的数据将进行如下处理：

1） 如果异步字符少于8个数据位，则将字符传送给 TE2；

2） 如果异步字符含有8个数据位，则将每个字符加上适当的奇偶校验位，然后传送给 TE2；

3） 如果 C2比特置成“1”表示存在终止位差错，TA 的行动还未规定；

4） 如果 CI 比特置成“1”，而且该异步字符含有8个数据位，表示存在奇偶校验差错，则 TA 在给 TE2发送的最后一个字符上强行施加一个奇偶校验差错；

5） 如果“中断”比特置成“1”，则 TA 在中断前接收的所有字符之后对 TE2发送“中断”信号；

6） 按要求对字符加上起始位和终止位。

3.4 同步方式操作

3.4.1 电文处理—TE2至 S/T 方向

在从 TE2接收 HDLC 帧后进行以下处理：

1） 去掉开始标志；

2） 去掉所有插入的零；

3） 存储 FCS，直到检测到标志。将多项式 G（X）＝X**16＋X**12＋X**5＋1作为存储的 FCS。将存

储的 FCS 与从 TE2接收的 FCS 进行比较；

4） 在所有情况下去掉从 TE2接收的 FCS 字符，但是 UI 帧用于传送 HDLC 帧的情况除外，在此情况下原来的 HDLC 帧的 FCS 也是作为数据传送的；

5） 去掉结束标志。

如有必要，将产生的数据分段，每个数据段的前面有个标题。分段后，在 S/T 参考点接口上传送的帧不得长于 N201字节。

如果只需要一个段，则标题在“B”比特和“F”比特指出开始段和最终段。如果需要多个段，则第一段的标题指出“开始”段，而电文最后一段指出“最终”段。所有中间的段将“开始”段和“最终”段的指示符都置成“0”。

在最终的段或唯一的段中，C1和 C2比特将按以下规定置数，以指示被检测的差错状态：

— 如果在上述第3步骤叙述的 FCS 存储过程中检测到 FCS 差错，则将 C2比特置成“1”，C1比特置成“0”；

— 如果在 R 参考点接口上检测到异常中止序列，则将 C1比特置成“1”，C2比特置成“0”；

— 如果通往 S/T 参考点接口的缓冲器发生溢出，则按上面§3.2.2所述的规定，将 C1和 C2比特置成“1”

当 TA 在 R 参考点接口上第一次检测到 HDLC 空闲状态时，它将在任何排队的数据帧后面发送一个在标题中的 BR 比特置成“1”的帧。

3.4.2 电文处理—S/T 至 TE2方向

TA 将对接收的数据进行以下处理：

1） 标题将处理如下：

a） 如果“开始”段比特为“1”，而且前面的数据段没有置成“1”的“最终”段比特，则将使用“异常中止”序列终止前面的电文；

b） 如果“开始”段比特为“0”，而且当时没有电文在传送，则舍弃该数据段；

c） 如果 C1和 C2差错比特为“1”，“最终”比特为“1”，则对 TE2发送“异常中止”序列，而不发送 FCS 字符；

2） 在 R 参考点接口处发送 TA 重新构制的电文时，除发送 UI 帧来传送 HDLC 帧的情况外，重新计算 FCS。在这种情况下，在重新构制的帧中使用原来的 HDLC 帧的 FCS。TA 可以按选用方式对于在数据流中传送给它的原来的 FCS 进行检查，并采取适当的行动。

如果对 R 参考点接口的流量发生欠载情况，则应该按§3.2.2叙述的规定，对正在发送给 TE2的帧进行处理。

如果 BR 比特置成“1”，则 TA 将在排队等待发送的数据之后，在 R 参考点接口上置 HDLC 空闲状态。该 HDLC 空闲状态将一直保持到接收 BR 比特置成“0”的帧时为止。

3.5 比特透明方式的操作

在 TA 从 TE2接收同步数据流时，它把同步数据流分成固定大小的帧，并在信道上发送。TA 从接收的帧取得数据，并送给 TE2。

如果必须发送控制状态信息，则在比特透明方式中必须使用终端适配标题。如果在比特透明方式中使用终端适配标题，则 C1和 C2比特必须置成“0”（无差错）。B 比特和 F 比特必须置成“1”，而备用比特必须置成“0”。

如果对 R 参考点接口的流量发生欠载情况，则应该按§3.2.3叙述的规定对正在发送给 TE2的帧进行处理。

对于独特的应用，在 R 参考点接口上可以传送具有 FCS 差错的帧内容。

4 连接控制规程

本节叙述关于 V. 120终端适配的建立连接规程。本节叙述：

— ISDN 电路交换连接的建立规程；和

— 用于逻辑链路标识符协商的选用规程。

在以下章节中叙述的协商逻辑链路规程是以建议 Q. 931的电文、信息单元和规程为基础的，但是它是为本建议的特殊应用设计的。该协议使用一个独特的协议标识符（“00001001”），它与 Q. 931建议的整个规程有区别。除了 Q. 931建议的信息单元之外，还要求增加一个信息单元，用于传送本建议应用的逻辑链路标识符，附加的信息单元在下面的章节中予以说明。

由承载信道“建立”规程的承载能力信息单元和（或）低层兼容信息单元中的信息规定 V. 120建议被选作在承载信道建立时的终端适配协议。

使用 Q. 931建议的在 ISDND 信道上有关呼叫的暂时信令连接的用户信息电文，或者利用使用 Q. 921建议规程要素的承载信道中的逻辑链路 O（即 UI 帧或 I 帧），便可实现逻辑链路协商规程。具体的方法可以由终端设备任选，并部分地取决于是否可以使用端到端的 ISDN 信令能力。在能够支持不同方案的设备之间按选用方式建立逻辑链路是不太可能的。

4.1 电路交换连接的建立

建议 Q. 931叙述如何使用用于呼叫建立的 D 信道信令规程来控制 TA 之间的承载信道。

根据呼叫建立信息，网络对请求的端点提供承载信道。在建立电文的承载能力（BC）信息单元中的传送方式和传送能力是作为非限制或限制的电路来进行编码的。

4.2 逻辑链路的建立

该规程要求所有的 TA 应该是“补缺的接受分配者”或“仅有的分配者”。总是分配 LLI 的 TA（例如具有预先分配的 LLI 的 TA ）为“仅有的分配者，而其它所有的 TA 为补缺的接受分配者。在 V. 120建议的低层兼容（LLC）和承载能力（BC）信息单元中提供分配者/接受分配者字段。在 TA 为补缺的接受分配者时，此字段的编码为“0”，而在 TA 为分配者时，此字段的编码为“1”。在协商期间，“补缺的接受分配者”可以承担“仅有的分配者”的任务。

4.2.1 在承载信道建立阶段期间

使用在 LLC 信息单元中提供的信息，在使用补缺的 LLI＝25b 的两个 TA 之间建立第一条逻辑链路。

4.2.2 在承载信道工作阶段期间

4.2.2 在两侧均为补缺的接受分配者时的解决办法

起始请求逻辑链路而不是补缺的第一个 TA 将承担接受分配者的任务。接收请求的 TA 将承担分配者的任务。

如果两个 TA 同时发送“建立”电文，则接受含有较大“呼叫参考”的“建立”电文（关于呼叫参考的说明，参看 Q. 931建议），并按上述规程进行处理。使用较低的“呼叫参考”对“建立电文的响应为“释放完毕”电文。如果两个“建立”电文含有相同的“呼叫参考”，则使用“释放完毕”电文拆除这两个“建立”电文，同时 TA 选择不同的“呼叫参考”，重新尝试。

4.2.2.2 LLI 接受分配者

如果决定某个 TA 为 LLI 接受分配者，它必须将任何附加的“建立”电文中含有的分配者/接受分配者字段置成0。

LLI 接受分配者的 TA 通过发送没有 LLI 信息单元的“建立”电文来请求附加的逻辑链路。接收该“建立”电文的 TA 将该 LLI 信息单元包含在“连接”电文中，以此分配 LLI。

4.2.2.3 LLI 分配者

如果决定某个 TA 为 LLI 分配者，它必须将任何附加的“建立”电文中含有的分配者/接受分配者字段置成“1”。

LLI 分配者的 TA 通过发送含有 LLI 信息单元的“建立”电文来建立附加的逻辑链路。接收的 TA 用“连接”电文进行响应，并使用在“建立”电文中提供的信息建立逻辑链路。

4.3 用于逻辑连接控制的电文

下列电文用于在承载信道内建立逻辑链路。

呼叫建立	“建立”电文
	“连接”电文
呼叫拆除	“释放”电文
	“释放完毕”电文

4.3.1 建立

参看表5/V.120。

任何一个 TA 都可发送该电文，说明它希望起始一条新的逻辑链路。它必须包括协议鉴别符、呼叫参考和电文类型。低层兼容信息单元可以按选用方式包括在“建立”电文中。如果 TA 分配 LLI，则在“建立”电文中必须包括逻辑链路标识符信息单元，如果 TA 要求另一个 TA 分配 LLI，则“建立”电文不必包括该信息单元。

表 5/V.120

“建立”电文的内容

信息单元	参看 V.120	类型	长度
协议鉴别符	4.4.1	M	1
呼叫参考	4.4.3	M	2
电文类型	4.4.2	M	1
低层兼容	4.4.5	O（注1）	2-13
逻辑链路标识符	4.4.6	O（注2）	4

M 必须使用

O 可以选用

注1 — 在呼叫用户需要对被叫用户传送低层兼容信息时，应包括该信息单元。

注2 — 如果呼叫用户负责分配该物理链路的 LLI，应包括该信息单元。

4.3.2 连接

参看表6/V.120。

接收“建立”电文的 TA 发送这电文，说明要求建立附加的逻辑链路的请求已被接受。它必须包括协议鉴别符、呼叫参考和电文类别的信息单元。低层兼容信息单元可以按选用方式包括在“连接”电文中。如果在“建立”电文和其它电文中不包括逻辑链路标识符信息单元，则“连接”电文必须含有该信息单元。

表 6/V.120

“连接”电文的内容

信息单元	参看 V.120	类型	长度
协议鉴别符	4.4.1	M	1
呼叫参考	4.4.3	M	2
电文类型	4.4.2	M	1
低层兼容	4.4.5	O（注1）	2—13
逻辑链路标识符	4.4.6	O（注2）	4

注1 — “连接”电文含有此信息单元，使被叫用户能与呼叫用户协商低层兼容信息。

注2 — 如果被叫用户负责分配 LLI，应包括该信息单元。

4.3.3 释放

参看表7/120。

释放电文用于表示，TA 打算释放呼叫参考和逻辑链路，接收此电文的 TA 必须释放该逻辑链路并准备在发送“释放完毕”电文之后释放呼叫参考。此电文必须包括协议鉴别符、呼叫参考和电文类型信息单元，按选用方式，它还可以含有原因信息单元。

表 7/V.120

“释放”电文的内容

信息单元	参看 V.120	类型	长度
协议鉴别符	4.4.1	M	1
呼叫参考	4.4.3	M	2
电文类型	4.4.2	M	1
原因	4.4.4	O	2—4

4.3.4 释放完毕

参看表8/V.120。

发送“释放完毕”电文以确认发送该电文的 TA 已经释放逻辑链路和呼叫参考。此电文必须包括协议鉴别符、呼叫参考和电文类型信息单元，按选用方式，它还可以含有原因信息单元。

表 8/V.120

“释放完毕”电文的内容

信息单元	参看 V.120	类型	长度
协议鉴别符	4.4.1	M	1
呼叫参考	4.4.3	M	2
电文类型	4.4.2	M	1
原因	4.4.4	O	2—4

4.4 信息单元

4.4.1 协议鉴别符

协议鉴别符为“00001001”。

4.4.2 电文类型

电文类型和Q.931建议的电文类型相同。

4.4.3 呼叫参考

呼叫参考字段的长度应该为两个字节。

4.4.4 原因信息单元

参看图6/V.120。

8	7	6	5	4	3	2	1	8位字节
0	原因 0	0	0	1	0	0	0	1
	信息单元标识符							
原因信息长度								2
1 扩展	编码标准		0 保留		备用			3
1 扩展	原因							4

原因数值

16 正常拆线
21 呼叫拒绝

图 6/V.120

4.4.5 低层兼容信息单元

参看图7/V.120。

4.4.6 逻辑链路标识符信息单元

逻辑链路标识符信息单元的目的是标识承载信道内的某个逻辑链路。此单元的补缺长度是4个字节。逻辑链路标识符信息单元按图8/V.120所示的规定进行编码。

4.5 逻辑连接控制规程

该供选用的规程规定协商逻辑链路（而不是使用补缺的LLI=256）的方法。对于承载信道的建立和拆线，必须遵循Q.931建议叙述的规程。

8	7	6	5	4	3	2	1	8 位字节
0	低层兼容 1 1 1 1 1 0 0 信息单元标识符							1
低层兼容信息长度								2
1 扩展	编码标准		信息传送能力					3
0/1 扩展	传送方式		信息传送速率					4
0/1 扩展	结构			配置		建立		4a* (注 1)
1 扩展	对称		信息传送速率 (目的地 → 始发)					4b* (注 1)
0/1 扩展	0 1 第一层标识符		第一用户信息层协议					5* (注 3)
0/1 扩展	同步/异步	协商	用户速率					5a* (注 2)
0/1 扩展	标题/无标题	多帧	方式	协商	分配/接受分配	带内/带外	0 备用	5b* (注 2,3)
0/1 扩展	终止位数		数据位数		奇偶校验			5c* (注 2)
1 扩展	双工方式	调制解调器类型						5d* (注 2)
1 扩展	1 0 第二层标识符		第二用户信息层协议					6*
1 扩展	1 1 第三层标识符		第三用户信息层协议					7*

注1 — 如果对于字节4a和4b的所有字段都使用补缺值，则不必包括这些字节。如果对于字节4b的所有字段使用补缺值，而对于字节4a的一个或多个字段没有使用补缺值，则只包括字节4a。否则，字节4a和4b均应包括。

注2 — 只有在字节5表示速率适配时，才存在这个字节。

注3 — 在字节5中使用的比特说明：

第一用户信息层协议（字节5）

比特

5	4	3	2	1	
0	1	0	0	0	CCITT 标准化的终端适配 V.120建议（以 LAPD 为基础）。这意味着存在字节5a和5b（按以下定义规定），并按选用方式使用字节5c和5d。

速率适配标题/没有标题（字节5b，比特7）

比特

7

0　不包括终端适配标题的选用部分

1　包括终端适配标题的选用部分

在数据链路中多帧建立的支持（字节5b，比特6）

比特

6

0　不支持多帧建立。只允许使用 UI 帧

1　支持多帧建立。

操作方式（字节5b，比特5）

比特

5

0　比特透明的操作方式

1　对协议灵敏的操作方式

LLI 协商（字节5b，比特4）

比特

4

0　补缺的 LLI 只有256

1　所有的 LLI 协商

分配者/接受分配者（字节5b，比特3）

比特

3

0　电文始发者为《补缺的接受分配者》

1　电文始发者为《仅有的分配者》

带内/带外协商（字节5b，比特2）

比特

2

0　使用在有关呼叫的暂时信令连接时用户信息电文进行协商

1　在使用逻辑链路0的带内进行协商

图 7/V.120

逻辑链路标识符信息单元

8	7	6	5	4	3	2	1	8位字节
0	逻辑链路标识符 0	1	1	0	1	0	0 信息单元标识符	
逻辑链路标识符信息长度 0	0	0	0	0	0	1	0	2
0	0 备用	逻辑链路标识符(高位6个比特)						3
1 扩展	逻辑链路标识符 (低位7个比特)							4

图 8/V.120

4.5.1 逻辑链路建立

任何一个TA发送一个“建立”电文，便可建立一条逻辑链路。

如果发送“建立”电文的TA分配LLI，则该“建立”电文还必须包括对该逻辑链路分配的LLI数值。

如果TA不分配LLI，则它不能在“建立”电文中包括LLI信息单元。在这种情况下，接收的TA通过在“连接”电文中包括LLI信息单元的方式分配LLI。

TA可以通过发送“建立”电文，对定时器T303置数和进入“起始呼叫”状态，请求一条逻辑链路。

如果在定时器T303第一次到时之前没有接收到对“建立”电文的响应，必须重发该“建立”电文，并重新开始定时器T303。在定时器T303第二次到时后，进入“零”状态。

接收“建立”电文的TA必须发送一个“连接”电文并进入“工作”状态（如果能够的话），否则它必须发送一个“释放完毕”电文，并进入“零”状态。

在起始的TA接收“连接”电文时，它必须停止定时器T303，并进入“工作”状态。

4.5.2 逻辑链路拆线

任何一个TA都可以通过发送“释放”电文，对定时器T308置数和进入“拆线请求”状态，请求拆除某条逻辑链路。

在TA接收“释放”电文时，它必须释放该逻辑链路，发送一个“释放完毕”电文，释放呼叫参考并进入“零”状态。

在起始“释放”的TA接收“释放完毕”电文时，它必须停止定时器T308，释放该逻辑链路，释放呼叫参考并进入“零”状态。

如果起始“释放”的TA在定时器T308第一次到时之前没有接收到“释放完毕”电文，必须重发该“释放”电文并使定时器T308重新开始。如果在定时器T308第二次到时之前没有接收到“释放完毕”电文，则TA必须释放呼叫参考并使逻辑链路进入“零”状态。

如果两个TA同时发送“释放”电文请求拆除同一条逻辑链路，则两个TA必须停止定时器T308，释放该逻辑链路，释放呼叫参考并进入“零”状态。

附 件 A

（附于建议 V.120）

V.24电路对 DR，SR 和 RR 的映射

本附件叙述 V.24电路的映射以提供与大多数 DTE 正确无误的操作。

A.1 DR—数据准备就绪（比特7）

根据 DTE 的连接，DR 比特映射如下：

— 在发送 DR-DR（S）状态变量时：
  表示来自 DTE 的 DTR—数据终端准备就绪（V.24建议电路108/2）；
— 在接收 DR-DR（R）状态变量时：不要求映射。

注 — TE2可以中断 DTR，以指示 TA 拆除逻辑链路或呼叫。

A.2 SR—发送准备就绪（比特6）

根据 DTE 的连接，SR 比特映射如下：

— 在发送 SR-SR（S）状态变量时：
— 表示来自 DTE 的请求发送状态（RTS—V.24建议电路105）；
— 在接收 SR-SR（R）状态变量时：
— 驱动至 DTE 的接收线路信号检测（RLSD—V.24建议电路105）；
— 接收的 ST 比特也对发送 RR 比特映射（即 SR（R）→RR（S））。

A.3 RR-接收准备就绪（比特5）

根据 DTE 的连接，RR 比特映射如下：

— 在发送 RR-RR（S）状态变量时：不要求映射；
— 在接收 RR-RR（R）状态变量时：
— 驱动至 DTE 的准备发送（RFS—V.24建议电路106）。

附 录 I

（附于建议 V.120）

对 TE1的应用

兼容的 TE1和终端适配器（TA）可以使用 V.120建议中规定的协议和规程进行数据传送。在用于 TE1的情况下，R 参考点接口被 TE1中对更高层实体的接口有效地取代。本附录叙述 V.120建议在 TE1中的应用。

I.1 异步方式操作

I.1.1 对 ISDN 信道发送

B，F 比特置成“1”，标题中的 C1和 C2比特置成“0”。根据要求，把要发送的数据分段，在发送前将每段数据放在标题的后面。

如果从更高的一层接收到“中断”信息，则在排队等待发送的数据后面，尽快地发送在标题中 BR 比特置成“1”的帧。

I.1.2 从 ISDN 信道接收

根据标题中 C1和 C2比特的数值，对接收的数据处理如下：

— 如果 C1和 C2比特都置成“0”，则将接收的字符转发到更高一层，而且没有差错指示；

— 如果 C1比特置成“1”，则把奇偶校验差错指示和接收的字符一起转发到更高一层，奇偶校验差错加于帧中最后一个字符；

— 如果 C2比特置成“1”，则把终止位差错和接收的字符一起转发到更高一层，产生的差错紧跟在帧中最后一个字符的后面。

如果在被接收的帧的标题中 BR 比特置成“1”，则在所有排队的数据转发完毕后，将“中断”指示转发到更高一层。

I.2 同步方式操作

传送给更高一层以及从更高一层接收的电文含有 HDLC 地址和控制字段，但是不包括 HDLC 标志，FCS 或插入的“0”。

I.2.1 对 ISDN 信道发送

电文的长度与 N2××进行比较。电文根据其长度处理如下：

— 如果电文长度小于或等于 N2××，则将整个电文置于标题的后面，将 B 和 F 比特都置成“1”。然后，发送所产生的电文；

— 如果电文长度大于 N2××，则将第一批 N2××字节置于标题的后面，将 B 比特置成“1”，F 比特置成“0”。然后，发送所产生的电文；

  — 如果电文剩余部分的长度大于 N2××，则将第二批 N2××字节置于标题的后面，将 B 和 F 比特都置成“0”。然后，发送所产生的电文；

  — 如果电文剩余部分的长度小于或等于 N2××，则将电文的剩余部分置于标题的后面，将 F 比特置成“1”，B 比特置成“0”。然后，发送所产生的电文。

C1和 C2比特通常置成“0”。

I.2.2 从 ISDN 信道接收

在发送端分段的任何电文按 B 和 F 标题比特的指示重新组合。

对接收的帧的标题进行差错状态校验如下：

— 如果“开始”段比特“1”，而前面的数据段的“最终”段比特没有置成“1”，则舍弃前面的电文；

— 如果“开始”段比特置成“0”，而当时没有电文在发送，则舍弃该数据段；

— 如果 C1和 C2差错比特为“1”，而“最终”比特为“1”，则舍弃该电文。

如果接收标题中 BR 比特置成“1”的帧，，则将远端发送的 HDLC 空闲状态通知 TE1管理实体。该 HDLC 空闲状态一直保持到接收标题中的 BR 比特置成“0”的帧才止。

在重新组合一个帧之后，将它传送给更高一层。

I.3 比特透明方式的操作

I.3.1 对 ISDN 信道发送

发送的实体从使用其服务的进程接受数据，将数据分成长度至多为N2××的数据段，将数据置于帧内发送给其等同实体。对数据段的长度和发送的帧间时间填充的长度进行调节，所以平均的数据传输速率能与呼叫建立期间选择的速率相匹配。

I.3.2 从 ISDN 信道接收

接收的实体从其等同实体接收一个帧后，它对 FCS 进行校验，如果 FCS 有效，它就将帧中含有的任何数据传送给使用其服务的进程。如果 FCS 无效，则该实体可以根据应用的具体规定，将该差错的帧含有的数据舍弃掉，或者将数据传送给使用该实体服务的进程，传送时可以带有差错指示或不带差错指示。

I.4 TE1控制状态变量的处理

在 TE1的应用中，按§2.3.6所述规定，保持6个控制状态变量 DR（S），SR（S），RR（S），DR（R），SR（R）和 RR（R），并具有以下含意：

— 在发送 DR-DR（S）状态变量时：
  — 表示发送的 TE1已接通电源和通信连接；
— 在接收 DR-DR（R）状态变量时：
  — 表示发送的 TE1（远端）已接通电源和通信连接；
— 在发送 SR-SR（S）状态变量时：
  — 表示发送的 TE1准备发送帧；
— 在接收 SR-SR（R）状态变量时：
  — 表示发送的 TE1（远端）准备发送帧；
— 在发送 RR-RR（S）状态变量时：
  — 表示发送的 TE1准备接收帧；
— 在接收 RR-RR（R）状态变量时：
  — 表示发送的 TE1（远端）准备接收帧。

以下章节叙述在使用 V.120建议的 TE1中控制状态变量处理的规程。注意，TE1的上述控制状态事实上与§2.3.6所述的 TA 的控制状态相似。因此，在下面叙述的 TE1控制状态变量处理与§2.6中叙述的 TA 的控制状态变量处理完全兼容。

I.4.1 控制状态变量的起始

每当起始协议开始通信时，协议实体将按上述规定，将接收状态变量（DRCR），SR（R）和 RR（R））置成“0”，对发送状态变量置数，以反映 TE1的状态。

I.4.2 发送控制状态信息字节

每当某个发送控制状态变量变化时，发送控制状态信息字节。如上所述，发送控制状态变量将随着 TE1状态的变化而变化。在 S/T 参考点接口任何排队的数据之后，发送含有控制状态信息字节的帧。

在发生控制状态变化时，在组装的最后一个帧中，或在单独的一个帧中，发送控制状态信息字段。

控制状态信息字节的信息内容被置成相应的发送控制状态变量的状态。DR 置成 DR（S），SR 置成 SR（S），RR 置成 RR（S）。

Ⅰ.4.3　接收控制状态信息字节

在接收控制状态信息字节后，使用接收控制状态变量对控制字段进行检验：DR 对 DR（R），SR 对 SR（R），RR 对 RR（R），将接收控制状态变量置成其接收的数值。

如果 SR（R）为“0”，而在接收的控制状态信息字节中的 SR 比特为“1”，则通知 TE1管理实体。

如果 SR（R）为“1”，而在接收的控制状态信息字节中的 SR 比特为“0”，则通知 TE1管理实体，这符合下列情况中的一种情况：

— 如果（从等同实体）接收的数据不需立即转发（没有电文在传送），则可以立即发生控制动作；

— 如果（从等同实体）接收的数据不完整（例如，在对协议灵敏的操作方式中没有接收最后一帧），则转发该不完整的帧和不完整帧的指示，并通知 TE1管理实体；

— 如果（从等同实体）接收的数据是完整的，则转发该电文，并通知 TE1管理实体。

如果 RR（R）和接收的控制字段中的 RR 比特不同，则通知 TE1管理实体。

如果 DR（R）为“0”，而接收的控制字段中的 DR 比特为“1”，则通知 TE1管理实体。

如果 DR（R）为“1”，而接收的控制字段中的 DR 比特为“0”，则通知 TE1管理实体，这与下列情况是一致的：

— 如果从等同实体接收的数据不完整，则舍弃数据；

— 如果从等同实体接收的数据是完整的电文，则应该将它转发，待电文转发完毕后，再发生控制动作。

附　录　Ⅱ

（附于建议 V.120）

时　钟　同　步

图Ⅱ-1/V.120示出两种 DTE/DCE 配置及其时钟同步。

在图Ⅱ-1/V.120的第一种情况下，TA 对 DTE 或 DCE 提供时钟。在图Ⅱ-1/V.120的第二种情况下，DCE 为了送往 DTE 的数据对 TA 提供接收时钟，而在 DTE 端的 TA 为同一数据对 DTE 提供接收时钟。

有三种设计思想可用于时钟跟踪。第一种设计思想是把数据缓冲器用作时钟方差缓冲器，这些缓冲器吸收累积的时钟方差。在这情况下，不进行时钟跟踪。如果缓冲器完全是空的，则发生欠载情况，这将在 R 参考点同步接口上产生一个差错。也可能发生缓冲器空间溢出情况，这也产生差错。但是，由于时钟错误之故，缓冲器累积或减少到溢出或欠载的程度是个缓慢的过程，它是可以预测的，在最坏的情况下，在 CCITT 的 100×10^{-6}的时钟容限范围之内。第二种设计思想是在两端的时钟与网络同步。这设计思想能解决问题，但是在图Ⅱ-1/V.120的第二种情况下是不能使用的。第三种设计思想是在从给 DTE 提供接收时钟的 TA 的 S/T 参考点接口接收数据时监控缓冲器的状态。在接收一个新的帧时，这设计思想通过检验缓冲器状态监控 S/T 参考点接口处的数据速率，从而相应地调节时钟速度。

对于异步应用，第一种设计思想（没有时钟校正）应该是足够了。对于这些应用，允许的时钟容错为＋1/－2.5%，见建议 V.14。不可能发生欠载情况，而且在 TA 中的缓冲应能足以避免产生溢出情况。

对于同步方式操作，不使用时钟校正的适当的缓冲设备和管理就足够了。

对于比特透明方式的操作，连续的数据不允许缓冲同步。在第二种情况下，帧读入在接收的 TA 处的缓冲器，而通过在该 TA 中的定时源从缓冲器取出传送给 TE2。如果数据按发送的速率取出，则每个帧将按同

样的速率装入接收缓冲器。如果速率低，则装入的速率要提高，并指示时钟速率必须提高，反之亦然。

在某些实现的方案中，时钟调节可以通过重复地调节微小的时钟相位的方式进行，这可以从 ISDN 网络的时钟取得。在 TE2允许使用较大的相位调节间距的情况下，该调节过程可以简单些。

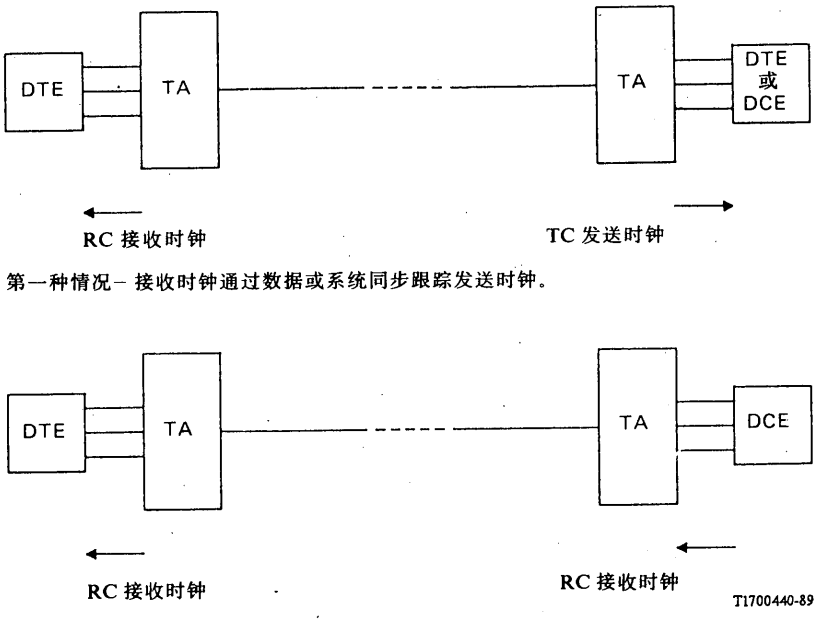


图 Ⅱ-1/V.120

时钟跟踪

附 录 Ⅲ

（附于建议 V.120）

电路交换应用的承载信道起始程序

为了减少对尚未连接的 TA 发送帧的可能性：

— 从网络接收“连接”电文的 TA 始终应该发送一个帧来起始连接，和

— 从网络接收“连接确认”电文的 TA 应该等待 T200或者等到它接收一个帧（取较早完成的动作）之后才发送帧。

建　议　V.230

通用数据通信接口的第一层规定

（墨尔本，1988）

1　概述

本建议规定数据电路终接设备（DCE）和（或）数据终端设备（DTE）之间的通用数据通信接口（GDCI）的第一层特性。应用包括 DTE-DCE 接口、DCE-DCE 接口和可能的 DTE-DTE 接口（见图1/V.230）。

这接口规定是以 I. 430建议规定的 ISDN 基本的用户 - 网络接口为基础的。GDCI 和 ISDN 基本的用户 - 网络接口之间的差异规定这些接口预期使用的不同的接线配置，并提供一种认别方法，符合 V. 230建议的设备可用以识别它接至按 V. 230建议操作的接口，还是接至按 I. 430建议操作的接口。对于 GDCI 的特性已进行了选择，所以能够设计与 I. 430和 V. 230建议兼容的终端，而且偶尔将 I. 430设备接至 V. 230无源总线，或者将 GDCI 设备接至 I. 430无源总线，也不会使无源总线操作错误。

注 — CCITT 不规定 DTE-DTE 接口。

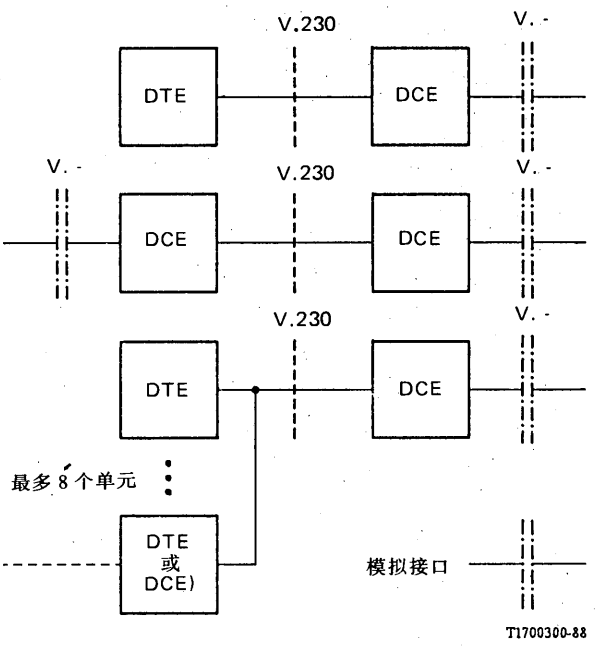


图1/V. 230

GDCI 的应用

2 服务特性

2.1 物理媒介要求的服务

该接口的第一层对每个传输方向都要求能够支持192kbit/s 速率的平衡的金属传输媒介。

2.2 对第二层提供的服务

第一层对第二层和管理实体提供以下服务。

2.2.1 传输能力

第一层通过适当编码的比特流提供 BV 和 DV 信道的传输能力以及有关的定时和同步功能。

注 — 按 I 系列建议的规定，BV 和 DV 信道相当于 B 和 D 信道。BV 和 DV 信道的应用在建议 V. yy 和 V. zz 中予以规定（V. yy 和 V. zz 建议：当在研究中）。

2.2.2 启动/停止

第一层提供信令能力和必要的规程，以便在要求时使设备停止工作和重新启动。启动和停止规程在 § 6.

2中予以规定。

2.2.3　D 信道接入

第一层提供信令能力和必要的规程，使得设备能够有次序地接入 DV 信道的公共资源，同时符合 DV 信道信令系统的性能要求。DV 信道接入控制规程在§6.1中予以规定。

2.2.4　维护

第一层提供信令能力、规程和第一层必要的功能，以完成维护功能。

2.2.5　状态指示

第一层对更高层提供第一层的状态指示。

2.3　第一层和其它实体之间的原语

原语表示第一层和其它实体之间抽象地逻辑交换信息和控制。原语对于实体或接口的实现不加规定或限制。表1/V.230规定和概要地列出通过第一层/第二层界面或传送给管理实体的原语以及与这些原语有关的参数值。关于语法的描述和原语的使用，请参看 X.211建议和§6中有关详细说明。

3　操作方式

如下所述，打算把点对点和一点对多点的操作方式纳入 GDCI 的第一层特性。在本建议中，操作方式只适用于接口的第一层规程特性，而并不意味着对更高层操作方式的任何限制。

3.1　点对点操作

第一层的点对点操作意味着，在 S 或 T 参考点，在每个传输方向，每次只能有一个源（发送机）和一个宿（接收机）工作。（这样的操作与某种特殊的接线配置提供的接口数量无关——见§4）。

3.2　一点对多点的操作

第一层一点对多点的操作允许多个设备（多于一对源和宿）在一个 GDCI 处同时工作。（如§4讨论的，使用点对点或一点对多点的接线配置可以提供多点操作方式。）

4　接线配置的类型

根据在用户宅内可能存在不同的接线配置的某些假设，决定 GDCI 的电特性。这些假设与§4.1和§4.2两种主要的配置说明相同，另外一些附加材料在本建议的附件 A 中。图2/V.230示出用于用户宅内接线的通用参考配置。

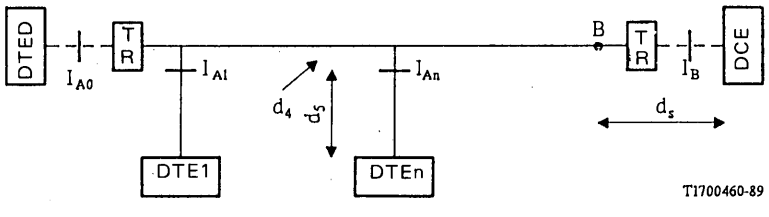
表 1/V.230

与第一层有关的原语

属名	具体名称		参数		电文单元的内容
	请求	指示	优先等级指示符	电文单元	
L1<---->L2					
PH-DATA	X (注 1)	X	X (注 2)	X	第二层等同实体到等同实体的电文
PH-ACTIVATE	X	X	–	–	
PH-DEACTIVATE	X	X	–	–	
M<---->L1					
MPH-ERROR	–	X*	–	X	* 差错类型或校正以前报告的差错
MPH-ACTIVATE	X	X	–	–	
MPH-DEACTIVATE	X	X	–	–	
MPH-INFORMATION	–	X	–	X	连接 附加的 附加的 附加的 附加的 拆线

注1 — PH-Data 请求表示为了接受数据在第一层和第二层之间正在进行的协商。

注2 — 优先等级指示只适用于请求类型。



TR 端接电阻器

I 电气接口

B 在 DCE 含有端接电阻器（TR）时 I_B 的位置

图 2/V.230

在用户宅内位置接线用的参考配置

4.1 点对点配置

点对点的接线配置意味着在一条接口电路上只能互连一个源（发送机）和一个宿（接收机）。

4.2 一点对多点的配置

一点对多点的接线配置允许在一条接口电路上多个源与一个宿连接，或者多个宿与一个源连接。这样分配的系统的特点是（除了可能产生的信号放大或再生之外）系统没有完成功能的其它有源逻辑元件。

接至接口点 I_B 的设备必须用§5.6讨论的“主定时方式”进行操作。该设备通常是个 V-DCE。接至接口点 I_{A0}～I_{AN}的设备必须用“从属定时方式”进行操作。这些设备通常是 V-DTE（虽然可以将 V-DCE 接至此点），以便在 GDCI 上取得 DCE 对 DCE 的连接。将 V-DTE 用作主定时方式的设备，有待进一步研究。

4.3 接线极性的统一性

对于点对点的接线配置，接口电路对的两根导线可以相反。但是，对于一点对多点的接线配置，在从属定时方式的设备之间必须保持接口电路的接线极性统一性（从属定时至主定时的方向）。

此外，在任何一种配置中，可能用于提供电源的选用接口电路对的导线的极性不能相反。

4.4 接口位置

可以认为，在用户处的接线是一根连续的电缆，在电缆上直接附有设备用的插座，或者使用长度不到一米的短线。插座位于接口点 I_A 和 I_B（见图2/V.230）。一个 I_A 接口点与主时钟方式的设备邻近。多一个接口点 I_B 与主时钟方式的设备邻近。但是，在某些应用中，设备可以不使用插座或使用适应多个接口的插座与接线连接。（在§8中叙述的）I_A 和 I_B 要求的电特性在某些方面是不同的。

4.5 与设备有关的接线

V-DCE 或 V-DTE 与有关插座或其它设备的连接线会影响接口的电特性。不是永久地接至接口接线的设备可以装备下列与接口点连接的装置：

— 备有适当插头的硬接线连接塞绳（在使用 V-DTE 的情况下长度不超过10米，在使用 V-DCE 的情况下长度不超过3米，或

— 具有连接塞绳的插座，在每端备有适当的插头（在使用 V-DTE 的情况下塞绳长度不超过10米，在使用 V-DCE 的情况下长度不超过3米），或

— 具有适当的连接塞绳或电缆的两个插座，该连接塞绳或电缆可用于形成从一个设备单元至第二个设备单元的“菊花链”连接，如果该连接的塞绳或电缆符合附件 A 中规定的距离限制的要求。电气接口在设备内部，两个插座用接线连在一起，一个插座上的每根引线与另一个插座上同一号码的引线相连，并与设备内部的电路相连。

V.230建议的要求适用于接口点（I_A 或 I_B），塞绳构成有关设备的一部分。注意，设备可以不用能够拆卸的塞绳而直接接至接口接线。

虽然某个设备可以装备长度不到5米的塞绳，但它必须符合本建议关于塞绳长度至少为5米的各项要求。如上面所规定的，设备的塞绳是可以拆卸的。这样的塞绳可以作为设备的一部分来提供，或者设备可以按§8中规定的电特性进行设计，设备带有一根“标准的 ISDN 基本接入 TE 的塞绳”，它遵照 I.430建议§8.9中规定的技术要求，并具有最大的允许电容。

对于点对点操作的某个设备，可以允许使用长达25米的扩展的塞绳。（在这情况下，接线和塞绳的总衰减不得超过6dB。

5 功能特性

下面各节说明接口的功能。

5.1 接口功能

5.1.1 BV 信道

该功能在每个传输方向提供两条独立的64kbit/s 信道，用作 BV 信道。

5.1.2 位定时

该功能提供192kbit/s 的位（信号码元）定时，使得设备能够从集合的比特流恢复信息。

5.1.3 八位字节定时

该功能为设备提供8kHz 的定时。

5.1.4 帧定位

该功能提供信息使设备能够恢复时分多路复用的信道。

5.1.5 DV 信道

该功能在每个传输方向提供一条16kbit/s 比特率的 DV 信道。

5.1.6 DV 信道接入规程

规定这个功能是为了使得从属方式的设备能够按照有次序的被控方式接入 DV 信道的公共资源。这些规程必需的功能包括一条返回的 DV 信道，其比特率为16kbit/s，方向由主控设备到从属设备。关于 DV 信道接入规程的具体规定，见 § 6.1。

5.1.7 供电

该功能提供对接口输送电源的能力。输送电源的方向视应用而定。在典型的应用中，希望能够从 V-DCE 向 V-DTE 输送电源，为了能够对不遵照 V.230建议规定的某个设备的适配器供电。（在某些应用中，可以对接口单向供电，或不供电。）§ 9包括有关供电能力的其它建议。

5.1.8 启动和停止

在对某个设备施加电源时，或者在将某个设备接至 GDCI 时，为了起始该设备，启动是必要的。也可以使用启动和停止功能来控制进入或脱离低功率消耗的方式。§ 6.2规定发生启动和停止动作的规程和精确条件。对于许多应用来说，在起始的启动动作之后，设备在任何时候都处于工作状态，可能是适宜的。

5.2 接口电路

应该使用两条接口电路（每个传输方向用一条接口电路）来传送数字信号通过接口。应该使用按§5.4的规定构成的数字多路复用信号来实现§5.1中叙述的所有功能，但是供电的功能除外。

5.3 连接/拆线指示

设备用于决定它在接口处连接或断开的准则是接收有效的输入帧。

在设备中的第一层实体应该用 MPH-INFORMATION INDICATION 原语将连接状态通知管理实体。决定电文单元信息内容的方法在§6.2中予以讨论。

5.4 帧结构

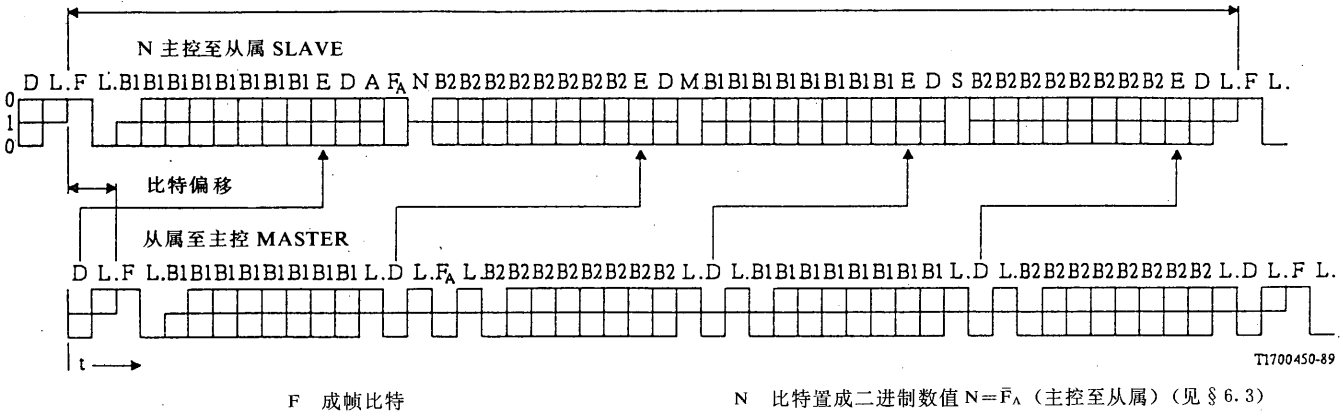
在两个传输方向，均应将比特组成48比特的帧。该帧结构对于所有的配置（点对点和一点对多点）都应相同。

5.4.1 比特率

在接口处两个发送方向的标称发送比特率应为192kbit/s。

5.4.2 帧的二进制结构

每个传输的帧结构是不同的。两种结构以图表的方式示于图3/V.230。



F 成帧比特

L DC 平衡比特

D DV 信道比特

E DV 返回信道比特

F_A 辅助成帧比特（见§6.3）

N 比特置成二进制数值 $N=\bar{F}_A$（主控至从属）（见§6.3）

B_1 在 BV 信道1中的比特

B_2 在 BV 信道2中的比特

A 用于启动的比特

S S信道多帧比特（见§6.3.4）

M 多帧比特

注1 — 小点划分帧内单独进行 DC 平衡的那些部分。

注2 — 如果使用 Q 信道的能力，则在从属至主控方向的比特 F_A 被用作每第五个帧的 Q 比特。

注3 — 该标称的2比特偏移是按从属方式设备的观察计算的。由于接口电缆的延迟，在主控方式设备处相应的偏差可能要大一些，而且随着不同的配置而变化。

图 3/V.230

在 GDCI 的帧结构

5.4.2.1 从属到主控

每个帧由下列比特组构成，每组都由其最后一个比特（L 比特）取得 DC 平衡：

比特位置	组
1和2	具有平衡比特的成帧信号
3—11	具有平衡比特的 BV1信道（第一个八位字节）
12和13	具有平衡比特的 DV 信道比特
14和15	具有平衡比特的 F_A 辅助成帧比特或 Q 比特
16—24	具有平衡比特的 BV2信道（第一个八位字节）
25和26	具有平衡比特的 DV 信道比特
27—35	具有平衡比特的 BV1信道（第二个八位字节）
36和37	具有平衡比特的 DV 信道比特
38—46	具有平衡比特的 BV2信道（第二个八位字节）
47和48	具有平衡比特的 DV 信道比特

5.4.2.2 主控到从属

由主控设备发送的帧含有一个返回信道比特（E），该比特用于重发从属设备接收的 DV 比特。此 DV 返回信道用于 DV 信道接入控制。帧的最后一个比特（L 比特）用于平衡每个完整的帧。

这些比特组合如下：

比特位置	组
1和2	具有平衡比特的成帧信号
3—10	BV1信道（第一个八位字节）
11	E，DV 返回信道比特
12	DV 信道比特
13	用于启动的比特 A
14	F_A 辅助成帧比特
15	N 比特（按§6.3的规定编码）
16—23	BV2信道（第一个八位字节）
24	E，DV 返回信道比特
25	DV 信道比特
26	M，多帧比特
27—34	BV1信道（第二个八位字节）
35	E，DV 返回信道比特
36	DV 信道比特
37	S，第一层多帧信道比特
38—45	BV2信道（第二个八位字节）
46	E，DV 返回信道比特
47	DV 信道比特
48	帧平衡比特

5.4.2.3　有关比特位置

在从属方式设备处，去往主控方式设备的方向的定时应该取自从主控方式设备接收的帧。

按规定，由从属设备向主控设备发送的每个帧的第一个比特应该比从主控设备接收的帧的第一个比特延迟两个比特。图3/V.230示出发送和接收的帧的有关比特位置。

5.5　线路代码

如图4/V.230所示，在两个传输方向，使用100%脉冲宽度的伪三进制编码。编码是这样进行的，即二进制“1”表示没有线路信号，二进制“0”表示正或负脉冲。在成帧平衡比特后面的第一个二进制“0”的极性与成帧平衡比特的极性相同。随后的二进制“0”必须交替地改变极性。如果在前面的平衡比特之后的二进制“0”的个数为奇数，则平衡比特为二进制“0”。如果在前面的平衡比特之后的二进制“0”的个数为偶数，则平衡比特为二进制“1”。

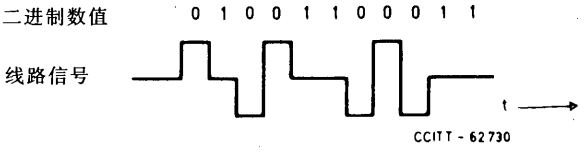


图 4/V.230

伪三进制代码 — 应用实例

5.6　定时考虑

设备可以使用两个定时源（如能提供）中的任何一个定时源，用于传输帧通过接口：

— 从内部定时源或外部定时源提取定时，通过其它手段传送至设备（例如，由 V-DCE 从接收线路定时提取定时）。这即是“主定时方式”。在 GDCI 总线上必须有一个设备以这种方式进行操作。

— 从接口的接收侧提取定时（“环回定时”）。即是“从属定时方式”。

6　接口规程

6.1　DV 信道接入规程

以下规程允许一些按多点配置连接的从属方式的设备有次序地接入 DV 信道。该规程始终保证，即使在两个或更多个设备同时试图接入 DV 信道的情况下，只有其中一个设备能够成功地完成其信息传输。这规程依靠第二层由二进制码型“01111110”组成的标志定界的帧和为防止出现假标志而使用的零比特插入技术（见 I.441建议）。

该规程也允许设备用点对点的方式进行操作。

6.1.1　帧间（第二层）时间填充

在某个从属方式的设备没有第二层的帧发送时，它应在 DV 信道上发送二进制“1”，换句话说，在“从属至主控”方向的帧间时间填充应该全部是二进制“1”。

在主定时方式的设备没有第二层的帧发送时，它应在 DV 信道上发送二进制“1”或 HDLC 的标志，换言之，在主控至从属方向的帧间时间填充应该全部是二进制“1”或重复的“01111110”字节。在帧间时间填充为 HDLC 标志时，表示某帧结束的标志可以表示下一帧的开始。

6.1.2 DV 返回信道

主定时方式的设备，在接收 DV 信道比特后，应该在对从属方式设备发送的下一个可利用的 DV 返回信道的比特位置反映这个二进制数值。

6.1.3 DV 信道监视

从属方式的设备在处于工作状态时，应该监视 DV 返回信道，对连续的二进制“1”进行计数。如果检测到一个“0”比特，则该设备应该重新开始对连续的二进制“1”比特进行计数。当时的计数值称为 C。

注 — 在达到数值11后，C 不需要增值。

6.1.4 优先等级机理

使用两类优先等级中的一种类别发送第二层的帧。第一类优先等级的帧优先于第二类优先等级的帧。此外，为了确保每类优先等级的所有竞争的设备均能公平合理地接入 DV 信道，一旦某个设备成功地完成了一个帧的发送，该设备就取得该类优先等级中较低的优先权。在所有设备均有机会按该类优先等级的正常优先权发送信息后，该设备才能取得该类优先等级的正常优先权。

某个第二层帧的优先等级可以是该设备的一种特性，它可以在生产或安装时预先规定。或者该特性可以作为 PH-DATA REQUEST 原语的一个参数从第二层传送下来。因此，两种方式（GDCI/ISDN）的终端可以使用 PH-DATA REQUEST 原语建立有关其操作的正确的优先等级。

优先等级机理基于这一要求：只有在 C（见 § 6.1.3）等于或大于第一类优先等级的 X_1值或者等于或大于第二类优先等级的 X_2值时，从属方式的设备才可以开始发送第二层的帧。X_1的数值对于正常的优先权应该是8，而对于较低的优先权应该是9。X_2的数值对于正常的优先权应该为10，而对于较低的优先权应该为11。

在某类优先等级中，当设备成功地发送一个属于该类优先等级的第二层的帧后，正常优先权的数值改变成较低优先权的数值（即较高的数值）。

当 C（见 § 6.1.3）等于较低优先权的数值（即较高的数值）时，较低优先权的数值变回到正常优先权的数值。

6.1.5 碰撞检测

在 DV 信道中发送信息时，从属方式的设备应该监视接收的 DV 返回信道，并将最后发送的比特与下个可利用的 DV 返回比特进行比较。如果发送的比特与接收的返回比特相同。则设备继续发送。但是，如果接收的返回比特与发送的比特不同，则设备应立即停止发送，并返回到 DV 信道监视状态。

6.1.6 优先等级系统

附件 B 叙述如何实现优先等级系统的实例。

6.2 启动/停止

6.2.1 定义

6.2.1.1 从属方式设备的状态（通常为 DTE）

6.2.1.1.1　状态 F1（不工作）：在不工作状态中，设备不发送。在断电后，便进入这个状态。

6.2.1.1.2　状态 F2（占据）：在设备接通电源后，但还没有测定被接收的信号（如果接收到信号）类型，便进入这个状态。

6.2.1.1.3　状态 F3（停止）：这是物理协议的停止状态。主控或从属设备都不发送。

6.2.1.1.4　状态 F4（等待信号）：当使用 ACTIVATE　REQUEST 原语请求设备发送时，设备便发送一个信号（INFO1），并等待响应。

6.2.1.1.5　状态 F5（识别输入）：在开始从主控方式设备接收任何信号时，从属方式的设备停止发送 INFO1，并等待对 INFO2或 INFO4信号的识别。

6.2.1.1.6　状态 F6（同步）：当设备从主控设备接收启动信号（INFO2）时，它用信号（INFO3）进行响应，并等待正常的帧（INFO4）。

6.2.1.1.7　状态 F7（识别接口）：这是在进入正常的启动期间的过渡状态。在进入该状态时，启动定时器（T4），并在多帧 Q 信道上发送适当的（DTE 或 DCE）标识字符。此状态一直继续下去，直至在多帧 S 信道上接收到 V 系列标识字符或 T4超时。

6.2.1.1.8　状态 F8（丢失帧同步）：在此状态下，设备已经丢失帧同步，并在等待重新同步（通过接收 INFO2或 INFO4来实现）或等待停止（通过接收 INFO 来实现）。

6.2.1.1.9　状态 F9（启动）：这是协议在两个方向都启动的正常工作状态。主控和从属方式的设备均在发送正常的帧。

6.2.1.2　*主控方式设备的状态（通常为 DCE）*

6.2.1.2.1　状态 G1（停止）：在此停止状态，设备不发送

6.2.1.2.2　状态 G2（在启动中）：在这个部分的启动状态中，主控方式的设备发送 INFO2，同时等待 INFO3。在接收 ACTIVATEREQUEST 原语后，或者在接收 INFO0时，或者在 G3或 G5状态期间丢失帧同步时，进入这个状态。然后，由设备内的较高层选择最终的停止。

6.2.1.2.3　状态 G3（识别接口）：这是进入正常启动期间的过渡状态。在进入这状态时，启动定时器（T4），并且在多帧 S 信道上发送适当的（DTE 或 DCE）标识字符。这状态一直继续下去，直至在多帧 Q 信道上接收到 V 系列标识符（DTE 或 DCE），或者 T4超时。

6.2.1.2.4　状态 G4（在停止中）：当设备希望停止时，在返回到停止状态之前，设备可以等待定时器到时。

6.2.1.2.5　状态 G5（工作）：这是正常的工作状态，在这状态时主控和从属方式的设备正在分别发送 INFO4和 INFO3。可以用 DEACTIVATE REQUEST 原语起始停止，或者在没有故障的情况下设备可以一直保持在这个工作状态。

6.2.1.3 启动原语

在启动程序中，在第一层和第二层之间以及在第一层和管理实体之间应该使用下列原语。还给出了缩写的原语名称，以便在状态图等场合使用。

PH-ACTIVATE REQUEST (PH-AR)
PH-ACTIVATE INDICATION (PH-AI)
MPH-ACTIVATE REQUEST (MPH-AR)
MPH-ACTIVATE INDICATION (MPH-AI)

6.2.1.4 停止原语

在停止程序中，在第一层和第二层之间以及在第一层和管理实体之间应该使用下列原语。还给出了缩写的原语名称，以便在状态图等场合使用。

MPH-DEACTIVATE REQUEST (MPH-DR)
MPH-DEACTIVATE INDICATION (MPH-DI)
PH-DEACTIVATE REQUEST (PH-DR)
PH-DEACTIVATE INDICATION (PH-DI)

6.2.1.5 管理原语

在第一层和管理实体之间应该使用下列原语。还给出了缩写的原语名称，以便在状态图等场合使用。

MPH-ERROR INDICATION (MPH-EI)

电文单元包括差错类型或从以前报告的差错恢复的类型。

MPH-INFORMATION INDICATION (MPH-II)

电文单元包括物理层情况的信息。暂时规定的参数为：连接、拆线、附加的 DTE、附加的 DCE，附加的 TE 和附加的 NT。

注 — 设备中原语的实现不予推荐。

6.2.2 信号

表2/V.230给出通过 GDCI 的特定信号的定义。表中还包括这些信号的编码。

6.2.3 从属方式设备的启动/停止规程

6.2.3.1 通用规程

所有的从属方式设备遵照下列规程（这些陈述有助于理解，整个规程在§6.2.3.2中予以规定）：

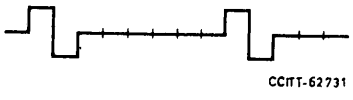
a) 在设备开始连接时，在施加电源时，或者在丢失帧同步时（见§6.3.1.1），设备应该发送 INFO0。然而，被拆线但仍接通电源的设备，在连接时，可以发送 INFO1。

b) 在建立帧同步时，设备发送 INFO3（见§6.3.1.2）。但是，在接收 INFO4之前，不能保证操作数据的传输令人满意。

c) 在电源断开时，在丢失帧同步之前，设备应起始 INFO0的发送。

表 2/V.230

INFO 信号的定义（注1）

由主控设备至从属设备的信号		由从属设备至主控设备的信号	
INFO 0	没有信号	INFO 0	没有信号
		INFO 1（注2）	具有下列码型的连续信号：正“O”负“O”、6个“1”
INFO 2（注3）	帧的 BV，DV 和 DV 返回信道的所有比特均置成二进制“0”。 比特 A 置成二进制“0”。N 和 L 比特按正常的编码规则置数。		 CCITT-62731 **标称比特率** = 192 kbit/s
		INFO 3	在 BV 和 DV 信道上具有操作数据的同步帧。
INFO 4（注3）	在 BV、DV 和 DV 返回信道上具有操作数据的帧。 比特 A 置成二进制“1”。		

注1 — 对于接线极性可能倒置（见§4.3）的配置，可能会接收到二进制“0”的极性倒置的信号。所有的接收机应该设计得能够允许接收极性倒置。

注2 — 不必对停止的 V.230接口起始启动的从属方式设备，不必具有发送 INFO1的能力。在所有其它方面，这设备应遵照§6.2的规定。应该注意，在一点对多点的配置中，正如主控方式设备所接收的，同时发送的多个从属方式的设备将产生与上述不同的比特码型，例如两个或更多的重叠的（异步）INFO1。

注3 — 在发送 INFO2或 INFO4期间，如§6.3.3所述，来自主控方式设备的 F 比特和 M 比特提供 Q 比特码型的标志。

6.2.3.2 规程说明

在启动/停止期间设备要遵循的规程示于有限状态矩阵表3/V.230之中。该表还包括各种原语在第一层/第二层界面以及在第一层/管理实体界面的使用情况。这些原语用于标识连接状态和识别与无源总线连接的其它设备是否按照 V.230或 I.430规定进行操作。

表 3/V.230

关于 GDCI 从属设备（DTE）的启动/停止第一层有限状态矩阵

事件 \ 状态名称	不工作	占据	停止	等待信号	识别输入	同步	识别接口	丢失帧同步	启动
状态号	F1	F2	F3	F4	F5	F6	F7	F8	F9
发送的 INFO	INFO 0	INFO 0	INFO 0	INFO 1	INFO 0	INFO 3	INFO 3	INFO 0	INFO 3
断电	/	F1	MPH-II(d); F1	MPH-II(d), MPH-DI, PH-DI; F1	MPH-II(d), MPH-DI, PH-DI; F1	MPH-II(d), MPH-DI, PH-DI; F1	MPH-II(d), MPH-DI, PH-DI; F1	MPH-II(d), MPH-DI, PH-DI; F1	MPH-II(d), MPH-DI, PH-DI; F1
施加电源	F2	/	/	/	/	/	/	/	/
MPH-Act. Req. or PH-Act. Req.	/	|	ST.T3 F4	|	|	–	|	–	|
T3 到时	/	/	–	MPH-DI, PH-DI; F3	MPH-DI, PH-DI; F3	MPH-DI, PH-DI; F3	–	–	–
接收 INFO 0	/	MPH-II(c); F3	–	–	–	MPH-DI, PH-DI; F3	MPH-DI, PH-DI; F3	MPH-DI, PH-DI, MPH-EI2; F3	MPH-DI, PH-DI; F3
接收任何信号(注 1)	/	–	–	F6	–	/	/	–	/
接收 INFO 2	/	MPH-II(c); F6	F6	/	F6	–	MPH-EI1; F6	MPH-EI2; F6	MPH-EI1; F6

表 3/V.230（续）

事件 \ 状态名称	不工作	占据	停止	等待信号	识别输入	同步	识别接口	丢失帧同步	启动
状态号	F1	F2	F3	F4	F5	F6	F7	F8	F9
发送的 INFO	INFO 0	INFO 0	INFO 0	INFO 1	INFO 0	INFO 3	INFO 3	INFO 0	INFO 3
接收 INFO4(注 2)	/	MPH-II(c), MF-Q, ST.T4; F7	Send MF-Q ST.T4; F7	/	Send MF-Q ST.T4; F7	MPH-EI2, Send MF-Q, ST.T4; F7	–	MPH-EI2, Send MF-Q, ST.T4; F7	–
接收 MF–S(DTE)	/	/	/	/	/	/	PH-AI, MPH-AI, MPH-II (a-DTE); F9	/	发送 MF–Q; –
接收 MF–S(DCE)	/	/	/	/	/	/	PH-AI, MPH-AI, MPH-II (a-DCE); F9	/	发送 MF–Q; –
T4 到时	–	–	–	–	–	–	PH-AI, MPH-AI, MPH-II (a-NT); F9	–	–
丢失帧同步	/	/	/	/	/	MPH-EI1; F8	MPH-EI1; F8	–	MPH-EI1; F8

—	没有变化，没有行动
|	按第一层服务规定不可能
/	不可能发生的情况
a，b；F_n	发送原语或采取行动“a”和“b”，然后回到状态“F_n”
PH-AI	原语 PH-ACTIVATE INDICATION
PH-DI	原语 PH-DEACTIVATE INFORMATION
MPH-AI	原语 MPH-ACTIVATE INDICATION
MPH-DI	原语 MPH-DEACTIVATE INDICATION
MPH-EI1	原语 MPH-ERROR INDICATION REPORTINGERROR
MPH-EI2	原语 MPH-ERROR INDICATION REPORTING RECOVERY
MPH-II (c)	原语 MPH-INFORMATION INDICATION（连接）
MPH-II (d)	原语 MPH-INFORMATION INDICATION（拆线）
MPH-II (a-DCE)	原语 MPH-INFORMATION INDICATION（附加的 V 系列 DCE）
MPH-II (a-DTE)	原语 MPH-INFORMATION INDICATION（附加的 V 系列 DTE）
MPH-II (a-NT)	原语 MPH-INFORMATION INDICATION（附加的 I 系列 NT）
MF-Q	在 Q 信道上的多帧 V 系列设备的 ID（DTE 或 DCE ID）
MF-S	在 S 信道上的多帧 V 系列设备的 ID
ST. T3	启动定时器 T3
ST. T4	启动定时器 T4

原语是在概念队列中的信号，在识别后将被清除，而 INFO 信号是在所有时间均能使用的连续信号。多帧信号必须按固定数目的多帧周期发送，暂时定为6个周期。

注1 — 该事件反映这一情况，即信号被接收，而设备尚未决定该信号是 INFO2，还是 INFO4。

注2 — 定时器4（T4）是个监督定时器，它供主定时方式设备用于识别多帧标识信号和响应。如果在 T4超时之前没有接收到响应，则假定已与 I 系列的 NT 连接。T4的数值暂定为500ms。

6.2.4 主控方式设备的启动/停止

6.2.4.1 启动/停止的设备

规程示于有限状态矩阵表4/V. 230之中。该表还示出在第一层/第二层界面以及第一层/管理实体界面的原语。这些原语用于标识连接状态和识别与无源总线连接的其它设备是否按照 V. 230或 I. 430规定进行操作。

6.2.4.2 非启动/非停止的设备

这种设备的性能与从不接收 DEACTIVATE REQUEST 原语的启动/停止的设备相同。这种设备可能不存在状态 G1（停止）、G4（在停止中）和定时器1和2。

6.2.5 定时器数值

各种定时器在主控和从属方式的 GDCI 设备的有限状态矩阵表中予以规定。对各种定时器规定下列数值：

— 主控方式设备中的定时器1：可接受的数值为2秒（只用于 GDCI）至30秒（可用于两种方式 GDCI 或 ISDN）。

— 主控方式设备中的定时器2：可接受的数值为25至100ms。如果设备不提供停止状态，则该值可以为“0”。

— 从属方式设备中的定时器3：选择的数值必须大于在最坏的情况下启动该设备所需的时间。该值应该至少比接至 GDCI 的主控设备中的 T1值大1秒。

— 定时器4：这是允许在 GDCI 的其它设备识别多帧（S 或 Q）信道中某个 V 系列设备的 ID 和响应的时间。这通常需要不到30ms 的时间，所以 T4的数值暂时规定为50ms。

6.2.6　启动和停止时间

处于停止状态（F3）的从属方式的设备应该在接收 INFO2后建立帧同步并在100ms 之内开始发送 INFO3。该设备应该在两帧之内识别 INFO4的接收（在没有差错时）。

处于“等待信号”状态（F4）的从属方式设备应该在接收 INFO2后停止发送 INFO1，并在5ms 之内起始 INFO0的发送，然后按上述规定在100ms 之内对 INFO2进行响应。（注意，在表3/V.230中，从 F4转变到 F5是由于接收到“任何信号”之故，这是因为承认了这一事实：设备在识别出某个信号的存在之后才知道正在被接收的信号是 INFO2。）

主控方式设备对“停止”和“在停止中”状态的使用仍是将来研究的课题。如果实现这些状态和转变，则应遵照 I.430§6.2.6.2的定时建议。

6.2.7　多帧标识符

必须从多帧信道尚未分配的数值选择两个字符来标识以从属定时方式操作的 V 系列 DTE 或 V 系列 DCE。同样，必须从多帧 S 信道(SC1)尚未分配的数值选择一个字符来标识以主定时方式操作的 V 系列 DCE。

因为在每个多帧信道上只能取得16个字符，选择必须小心。暂时选择下列字符代码，用以标识使用 GDCI 的 V 系列设备：

数值（$S_{11}S_{12}S_{13}S_{14}$或 $Q_1Q_2Q_3Q_4$）	含意
在 Q 信道上1101	V-DTE，从属方式
在 Q 信道上1100	V-DCE，从属方式
在 S 信道上0110	V-DCE，主控方式

注 — 在美国目前的规定草案中没有分配这些代码。

6.3　帧定位规程

每个帧的第一位是成帧比特 f，它为二进制“0”。

帧定位规程利用这一事实，即由一个其极性与前一个脉冲极性相同的脉冲表示成帧比特（线路代码违章）。这允许取得快速的重新帧同步。

根据编码原则，成帧比特以及在（同一帧内）成帧平衡比特后面的第一个二进制“0”比特产生线路代码违章现象。为了确保帧同步可靠，在主控至从属方向使用辅助的成帧比特对 F_A 和 N，而在从属至主控方向使用辅助成帧比特 F_A 和有关的平衡比特 L。由于 F_A 或 N 为二进制“0”比特（主控至从属方向），或者如果 F_A 比特位置不是用作 Q 比特而 F_A 是个二进制“0”比特（从属至主控方向），这保证从成帧比特 F 算起，在14位或不到14位的地方存在线路代码违章现象。该帧同步的规程不是取决于成帧比特的极性，因而对接线极性并不灵敏。

在主控至从属方向，辅助成帧比特对 F_A 和 N 的编码规则是 N 为 F_A 相对的二进制数值。在从属至主控方向，F_A 和 L 比特的编码是 F_A 和 L 的二进制值相同。

6.3.1　在主定时方式设备至从属定时方式设备方向的帧定位规程。

在从属方式设备开始启动时的帧定位应该遵照§6.2规定的程序。

6.3.1.1　丢失帧定位

在相当于两个48比特帧的时间过去后还未检测到遵照上述≤14位准则规定的、有效的、成对的线路代码违章现象，则假定帧定位丢失。从属定时方式的设备应该立即停止发送。

表 4/V.230

关于 GDCI 主控设备（DCE）的启动/停止第一层有限状态矩阵

事件 \ 状态名称	停止	在启动中	识别接口	在停止中	工作
状态号	G1	G2	G3	G4	G5
发送的 INFO	INFO 0	INFO 2	INFO 4	INFO 0	INFO 4
MPH-Act. Req. 或 PH-Act. Req.	开始 T1; G2	|	|	开始 T1; G2	|
MPH-Deact. Req. 或 PH-Deact. Req.	|	开始 T2; PH-DI; G4	开始 T2; PH-DI; G4	|	开始 T2; PH-DI; G4
T1 到时 (注 1)	–	开始 T2; PH-DI; G4	/	–	/
T2 到时 (注 2)	–	–	–	G1	–
接收 INFO 0	–	–	MPH-DI, MPH-EI; G2	G1	MPH-DI, MPH-EI; G2
接收 INFO 1	开始 T1; G2	–	/	–	/
接收 INFO 3	/	停止 T1, 开始 T4, 发送 MF-S; G3 (注 3)	–	–	–
接收 MF-Q(DTE)	/	/	PH-AI, MPH-AI, MPH-II(a-DTE); G5	–	发送 MF-S; –
接收 MF-Q (DCE)	/	/	PH-AI, MPH-AI, MPH-II(a-DCE); G5	–	发送 MF-S; –
T4 到时	–	–	PH-AI, MPH-AI, MPH-II(a-TE); G5	–	–
丢失帧同步	/	/	MPH-DI, MPH-EI; G2	–	MPH-DI, MPH-EI; G2

—	没有变化，没有行动
|	按第一层服务规定不可能
/	不可能发生的情况
a，b；G_n	发送原语或采取行动“a”和“b”，然后回到状态“G_n”
PH-AI	原语 PH-ACTIVATE INDICATION
PH-DI	原语 PH-DEACTIVATE INDICATION
MPH-AI	原语 MPH-ACTIVATE INDICATION
MPH-DI	原语 MPH-DEACTIVATE INDICATION
MPH-EI	原语 MPH-ERROR INDICATION REPORTING ERROR
MPH-II（a-DCE）	原语 MPH-INFORMATION INDICATION（附加的 V 系列 DCE）
MPH-II（a-DTE）	原语 MPH-INFORMATION INDICATION（附加的 V 系列 DTE）
MPH-II（a-TE）	原语 MPH-INFORMATION INDICATION（附加的 I 系列 TE）
MFS	在 S 信道上的多帧 V 系列设备的 ID（目前只规定一个 DCE ID）
MF-Q	在 Q 信道上的多帧 V 系列设备的 ID（DCE 或 DTE）

原语是在概念队列中的信号，在识别后将被清除，而 INFO 信号是在所有时间均能使用的连续信号。多帧信号必须按固定数目的多帧周期发送，暂时定为6个周期。

注1 — 定时器1（T1）为监督定时器，它必须把启动的整个时间考虑在内。

注2 — 定时器2(T2)要防止无意的停止。其值通常在25ms和100ms之间。这意味着从属定时方式的设备必须在25ms之内识别INFO0并对该信号作出反应。如果主定时方式的设备能够明确地识别INFO1，或者如果主定时方式设备不使用 MPH-DEACTIVATE REQUEST 原语，则 T2的数值可以为“0”。

注3 — 定时器4(T4)是个监督定时器，它为从属定时方式的设备提供识别多帧标识信号和响应的时间。如果在 T4超时之前没有接收到响应，则假定已与 I 系列 TE 连接。T4的数值暂时规定为50ms。

6.3.1.2 帧定位

在检测到遵照≤14位准则规定的、连续3对线路代码违章现象时，可以假定已经产生帧定位。

6.3.2 在从属定时方式设备至主定时方式设备方向的帧定位

从成帧比特（F）算起在13位或不到13位的地方存在线路代码违章的准则应该适用，但是提供 Q 信道的情况（见§6.3.3）除外，在这情况下，该13位的准则对5帧中的4帧适用。

6.3.2.1 丢失帧定位

如果根据13位的准则，在检测连续的线路代码违章现象之后，相当于至少两个48比特帧的时间已经消逝过去，如果所有的 F_A 比特均置成二进制“0”，则主控方式的设备可以假定丢失帧定位。否则，在假定丢失帧定位之前，必须允许有相当于至少3个48比特帧的时间。在检测到帧定位丢失后，主控设备应该对从属设备继续发送。

6.3.2.2 帧定位

在检测到遵照13位准则的3对连续的线路代码违章现象时，主定时方式设备可以假定已经重新获得帧定位。

6.3.3 多帧

在下面各节中叙述的多帧打算通过在从属和主控设备之间使用一条附加的信道（Q 信道），在从属至主控的方向提供附加的第一层能力。

在点对点的配置中，Q 比特的使用应该与一点对多点的配置相同，关于 Q 比特使用的将来标准化问题有待进一步研究。(没有固有的碰撞检测机理需要提供，任何 Q 比特应用需要的任何碰撞检测机理都将超出本建议的范围。)

6.3.3.1 一般机理

a) Q 比特标识：Q 比特（从属方式至主控方式的设备）规定为在每第5个帧的 F_A 比特位置的比特。在从属至主控方向的 Q 比特位置由主控至从属方向的 F_A/N 比特对的二进制反相（F_A=二进制“1”，N=二进制“0”）来标识。在主控至从属方向提供 Q 比特位置的标识，可以使得所有从属方式的设备在 Q 比特位置进行同步传输，从而避免在无源总线配置中一个设备的 F_A 比特与第二个设备的 Q 比特发生干扰。

b) 多帧标识：将每第20个帧的主控至从属帧的位置26中的 M 比特置成二进制“1”来建立多帧，多帧将 Q 比特构成四比特组（Q1—Q4）。这结构在一个信道（从属至主控）中提供4位字符。

6.3.3.2 Q 比特位置标识规则

Q 比特位置标识规则示于表5/V.230。下面给出两个实例说明如何实现该标识规则。从属方式设备的 Q 比特标识规则，即是每当在主控至从属帧的 F_A 比特位置接收到二进制“1”时，在从属至主控帧中发送一个 Q 比特（即回送被接收的 F_A 比特）。另一种方法是为了把可能由主控至从属帧的 F_A 比特差错产生的 Q 比特传输差错减至最少，从属方式的设备可以使帧计数器与 Q 比特速率同步，并在每第5个帧中发送 Q 比特，即在存在 F_A 的帧中发送 Q 比特。只有在取得计数器与主控至从属帧的 F_A 比特位置的二进制“1”的同步后(而且只有在接收这样的比特时)，才发送 Q 比特。在计数器不同步（没有取得同步或丢失同步）时，使用此规则的从属方式的设备应该在 Q 比特位置发送二进制“0”。从属方式设备用于决定什么时间可以取得同步的规则，或者用于决定什么时间丢失同步的规则，在本建议中未予说明。

在主控方式设备中不要求特别的 Q 比特标识，因为主控—从属—主控的最大全程返回延迟是帧的很小一部分，所以 Q 比特标识在主定时方式设备中是固有的。

6.3.3.3 从属定时方式设备的多帧标识

使用等于二进制“1”的 M 比特来标识多帧的第一个帧。从属方式的设备应使用等于二进制“1”的 M 比特来标识多帧的开始。

从属方式的设备用于决定何时取得多帧同步或丢失同步规则在本建议中未予说明。

6.3.4 S 信道结构规则

将 S 比特(主控至从属帧的比特位置37)构成 S 信道的规则使用 F_A 比特反相和 § 6.3.3所述用于构成 Q 信道的 M 比特同样的组合。在表6/V.230中所示的 S 信道结构提供5个子信道 SC1-SC5。每个子信道 SCn 由比特 SCn1-SCn4组成，它为每个多帧传送一个4位字符（5ms)。本建议只讨论子信道 SC1的使用情况。子信道 SC2-SC5为将来备用，应该都用二进制“0”进行编码。SC1的4位字符的编码和使用在 § 6.2.7中讨论。

表 5/V.230

Q 比特位置标识和多帧结构

帧　　号	主控至从属 F_A 比特位置	从属至主控 F_A 比特位置（1，2）	主控至从属 M 比特
1	1	Q1	1
2	0	0	0
3	0	0	0
4	0	0	0
5	0	0	0
6	1	Q2	0
7	0	0	0
8	0	0	0
9	0	0	0
10	0	0	0
11	1	Q3	0
12	0	0	0
13	0	0	0
14	0	0	0
15	0	0	0
16	1	Q4	0
17	0	0	0
18	0	0	0
19	0	0	0
20	0	0	0
1	1	Q1	1
2	0	0	0
等等			

注1 — 如果从属方式设备不使用 Q 比特，则应将 Q 比特置成二进制“1”。

注2 — 如果在有关的 M 比特位置没有使用二进制“1”来提供多帧的标识，但在 Q 比特位置进行了标识，则 Q1—Q4不予识别。

6.4　在 BV 信道上的空闲信道代码

从属方式的设备应该在没有分配给它的 BV 信道上发送二进制“1”。

7　第一层的维护

测试环回与 I.430建议规定的测试环回一样，有待进一步研究。

8　电特性

8.1　比特率

8.1.1　标称速率

标称速率为192kbit/s。

8.1.2　容限

容限（空转方式）为±100ppm。

8.2 在从属方式设备的输入和输出之间抖动和比特相位的关系

8.2.1 测试配置

根据下列配置，在从属方式的输入处使用4种不同的波形进行抖动和相位偏移的测量：

i) 点对点的配置，在96kHz，在两个终接电阻器之间测得6dB 的衰减（高电容电缆）；

ii) 短的无源总线，在信号源的远端聚集8个设备（其中包括进行测试的设备）（高电容电缆）；

iii) a）和 b）短的无源总线，进行测试的设备接近信号源，而其它7个设备聚集在信号源的远端（高和低电容电缆）；

iv) 理想的测试信号条件，一个信号源直接与进行测试的设备的接收端连接（即没有仿真线）。

图5/V.230至图8/V.230给出与配置 i)，ii)，iii) a）和 iii) b）相应的波形实例。能发生这些信号的测试配置在附件 C 中给出。

表 6/V.230

S 信道的结构

帧　　号	F_A　比特	M　比特	S　比特
1	1	Q1	SC11
2	0	0	SC21
3	0	0	SC31
4	0	0	SC41
5	0	0	SC51
6	1	0	SC12
7	0	0	SC22
8	0	0	SC32
9	0	0	SC42
10	0	0	SC52
11	1	0	SC13
12	0	0	SC23
13	0	0	SC33
14	0	0	SC43
15	0	0	SC53
16	1	0	SC14
17	0	0	SC24
18	0	0	SC34
19	0	0	SC44
20	0	0	SC54
1	1	1	SC11
2	0	0	SC21
等等			

注 — 子信道 SC2-SC5为将来标准化备用，都置成二进制“0”。

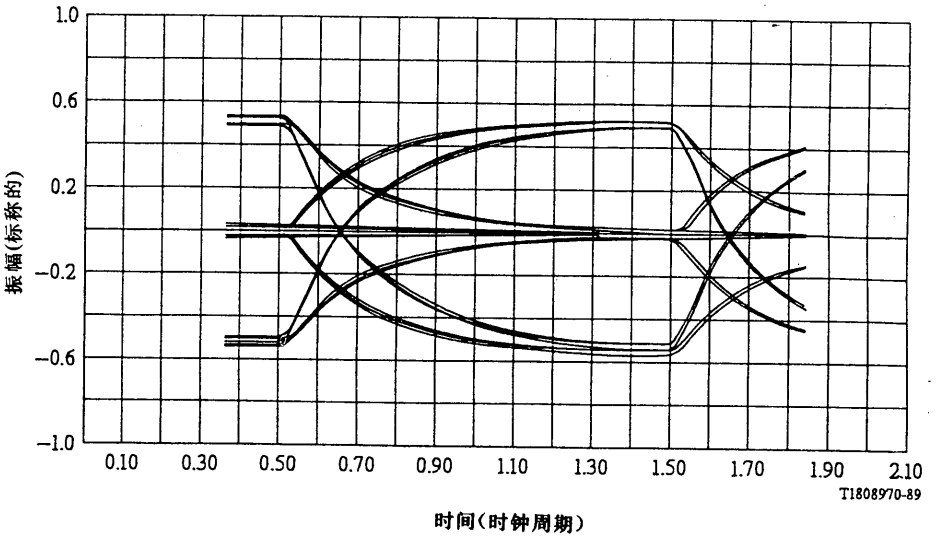


图 5/V.230

测试配置 i）的波形—点对点（6dB）

（C＝120nF/km）

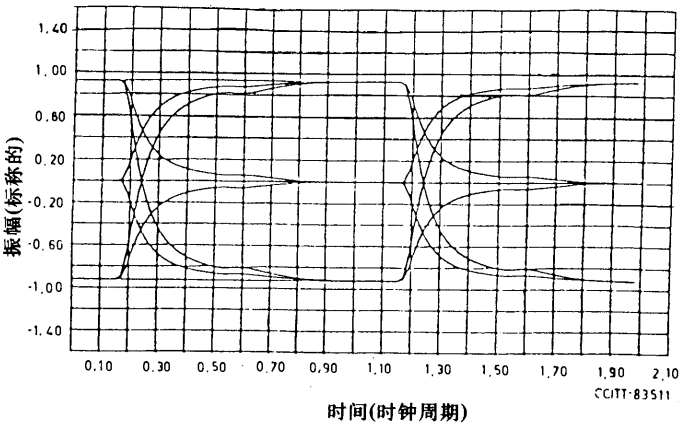


图 6/V.230

测试配置 ii）的波形—短的无源总线，在远端聚集8个从属方式的设备

（C＝120mF/km）

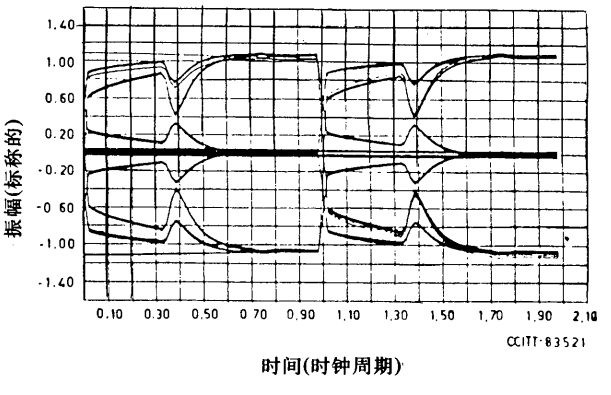


图 7/V.230

测试配置 iiia）的波形—短的无源总线，一个从属方式设备接近主控方式设备，7个从属方式设备在远端（C＝120nF/km）

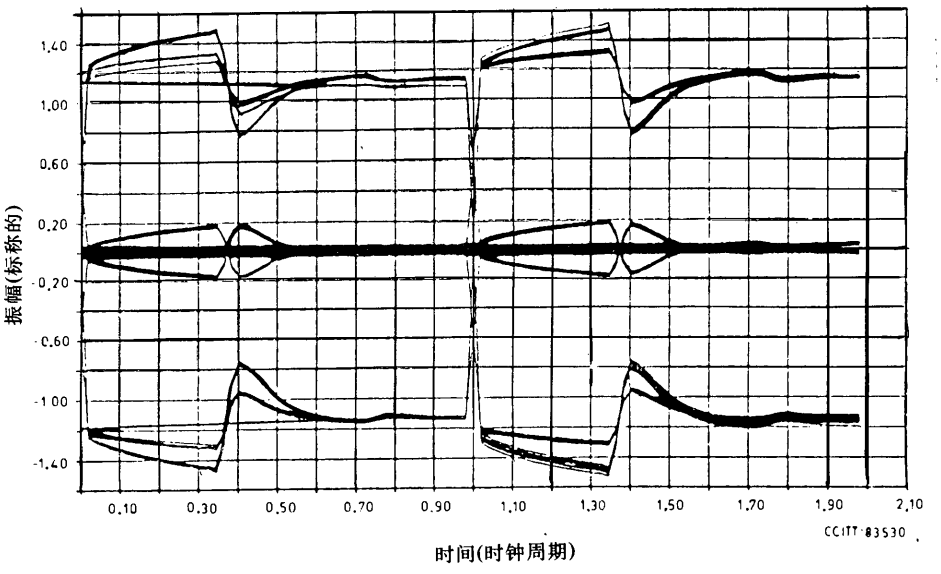


图8/V.230

测试配置 iiib）的波形—短的无源总线，一个从属方式设备接近主控方式设备，7个从属方式设备在远端（C＝30nF/km）

8.2.2　定时提取抖动

在§8.2.1叙述的测试条件下使用30Hz截止频率（3dB点）的高通滤波器测量抖动时，在从属方式设备的输出端观察到的定时提取抖动应该在一个比特周期的-7％至＋7％的范围之内。对于两个BV信道中二进制“0”的输出数据序列和下面a）至c）叙述的输入数据序列，可以使用这个限制。对于输出数据序列中所有接邻的二进制“0”的所有零伏交叉的相位，这限制适用。

a）在DV信道、DV返回信道和两个BV信道中由全“1”的连续帧组成的序列。

b）至少连续重复10秒钟、由下列帧组成的序列：

— 在两个BV信道中由连续的“10101010”字节（要发送的第一个比特为二进制“1”）组成的40帧，至DV和DV返回信道中由连续的二进制“1”组成的40帧，其后

— 在DV信道、DV返回信道和两个BV信道中均为由连续的二进制“0”组成的40帧。

c）在DV信道、DV返回信道和两个BV信道中由长度为2^{19}-1的伪随机序列组成的序列。（这码型可以用19级移位寄存器发生，第一级、第二级、第五级和第十九级的输出（模2）相加，并反馈至输入端。）

8.2.3　从输入至输出总的相位偏移

在从属方式设备输出端信号码元的跃变和加于输入端的信号的信号码元的跃变之间总的相位偏移不得超过一个比特周期的－7％至＋15％的范围。此限制适用于相位参考被规定为零伏交叉平均相位的每个帧的输出信号跃变，零状交叉在帧开始时在成帧脉冲及其有关的平衡脉冲之间发生，而相应的交叉在前面三帧输入信号开始时发生。为了说明一个设备的顺从性，仅仅使用各帧的成帧脉冲及其有关的平衡脉冲之间的零

伏交叉（作为输入信号相位参考）就足够了。后一种方法要求比较简单的测试仪表，在比大约1kHz 更高的频率时可能会产生附加的抖动，因此该方法更有限制性。这限制适用于输出数据序列中所有接邻的二进制“0”的零伏交叉的相位，这应该按§8.2.2的规定。在§8.2.1叙述的所有测试条件下，加上下面a）至d）中规定的附加的输入信号条件和图9/V.230在5Hz 至2kHz 的频率范围内规定的重叠抖动，可以使用这一限制。此限制适用于192kbit/s ±100ppm 的输入比特率。

a） 在DV 信道、DV 返回信道和两个BV 信道中由全“1”的连续帧组成的序列。

b） 在两个BV 信道中由“10101010”字节（要发送的第一个比特为二进制“1”）的连续帧组成的序列，在DV 和DV 返回信道中由二进制“1”的连续帧组成的序列。

c） 在DV 信道、DV 返回信道和两个BV 信道中均为二进制“0”的连续帧组成的序列。

d） 在DV 信道和两个BV 信道中由§8.2.2c）叙述的伪随机序列的连续帧组成的序列。

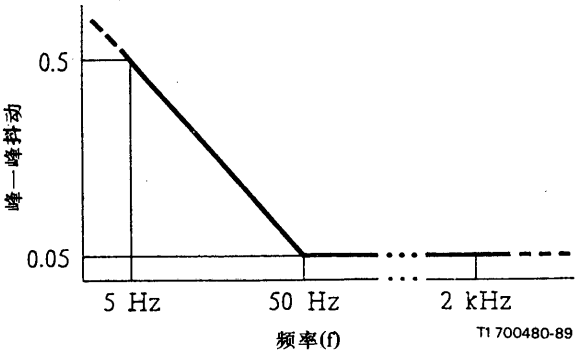


图 9/V.230

在从属方式设备输入端的最大容许抖动的下限（对数-对数刻度）

8.3 主控方式设备的抖动特性

在使用50Hz 截止频率（3dB 点）和每10Hz 渐近地衰减20dB 的带通滤波器进行测量时，主控方式设备输出序列的最大抖动（峰-峰）应该为一个比特周期的5%。该限制适用于所有的序列，但是为了说明某个设备的顺从性，在DV 和BV 信道中使用由二进制“1”，组成的输出数据序列以及在DV 和BV 信道中使用§8.2.2.c）叙述的附加的序列进行测量就足够了。对于输出数据序列中所有接邻的二进制“0”的所有零伏交叉的相位，此限制适用。

8.4 线路的终接

接口电路对的终接（电阻）应该为100欧姆±5%（见图2/V.230）。

8.5 发送机输出特性

8.5.1 发送机输出阻抗

下列要求适用于接口点 I_A（见图2/V.230，用于从属方式的设备）和主控方式设备用的接口点 I_B（关于塞绳电容，参看§4.5和§8.9）。

8.5.1.1 主控方式设备发送机输出阻抗

a） 在工作状态或发送二进制“1”时，在2kHz 至1MHz 的频率范围内，输出阻抗不得超过图10/V.230的模型所示的阻抗。这要求可以与至少为100mv（均方根值）的外加正弦电压一起使用。

注 — 在某些应用中，这终接电阻器可以与主控方式设备一起使用（见图2/V.230的B 点）。所产生的阻抗即是超过该阻抗模型和100欧姆终接的组合所需的阻抗。

b） 在发送二进制“0”时，输出阻抗应该为≥20欧姆。

注 — 这输出阻抗限制对于两个标称的负载阻抗（电阻）条件：50欧姆和400欧姆应该都适用。应该通过测定等于标称值±10%的负载的最大脉冲振幅，来规定各标称负载的输出阻抗。这最大振幅应该规定为在脉冲中点的振幅。这限制适用于两种极性的脉冲。

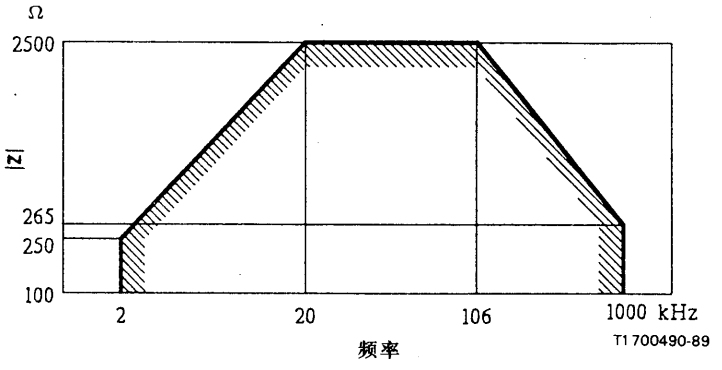


图 10/V.230

主控方式设备的阻抗模型（对数-对数刻度）

8.5.1.2 从属方式设备发送机的输出阻抗

a） 在不工作和断电状态或者在发送二进制“1”时，可以使用下列条件：

i） 在2kHz至1MHz的频率范围内，输出阻抗应该超过图11/V.230的模型所示的阻抗。这要求可以与至少为100mv（均方根值）的外加正弦电压一起使用；

ii） 在96kHz频率时，由高至1.2V（峰值）的外加电压产生的峰值电流不得超过0.6mA（峰值）。

b） 在发送二进制“0”时，输出阻抗应该≥20欧姆。

注 — 这输出阻抗限制对于两个标称的负载阻抗（电阻）条件：50欧姆和400欧姆应该都适用。应该通过测定等于标称值±10%的负载的最大脉冲振幅，来规定各标称负载的输出阻抗。这最大振幅应该规定为在脉冲中点的振幅。这限制适用于两种极性的脉冲。

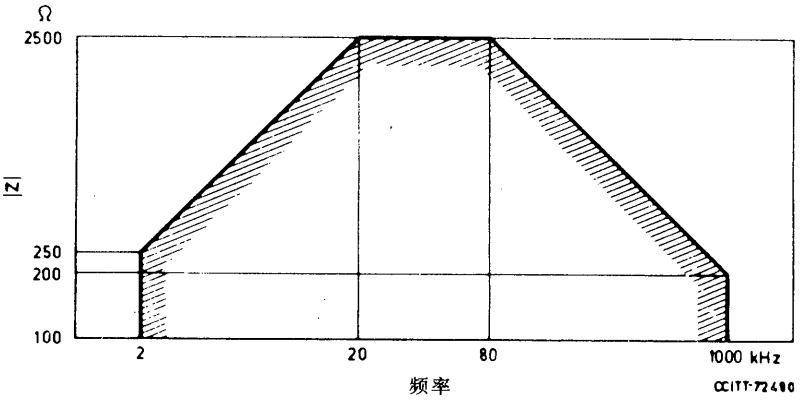


图 11/V.230

从属方式设备的阻抗模型（对数-对数刻度）

8.5.2 测试负载阻抗

测试负载阻抗应该为50欧姆（除非另有指示）。

8.5.3 脉冲形状和振幅（二进制“0”）

8.5.3.1　脉冲形状

除了过冲，脉冲受下述条件的限制，脉冲应该在图12/V.230的模型范围之内。在脉冲的前沿，在信号码元的中间允许5%脉冲振幅的过冲，如果这样的过冲在其1/2的振幅处具有少于0.25μs的持续时间。

8.5.3.2　标称脉冲振幅

标称脉冲振幅应该为750mV（从零至峰值）。

在主控方式和从属方式设备的输出端的正脉冲（特别是成帧脉冲）被定义为在接入导线e至f和d至c之间测量的电压的正极性（见图20/I.430）。（要了解连接器插针的关系，参看表7/V.230。）

8.5.4　脉冲不平衡

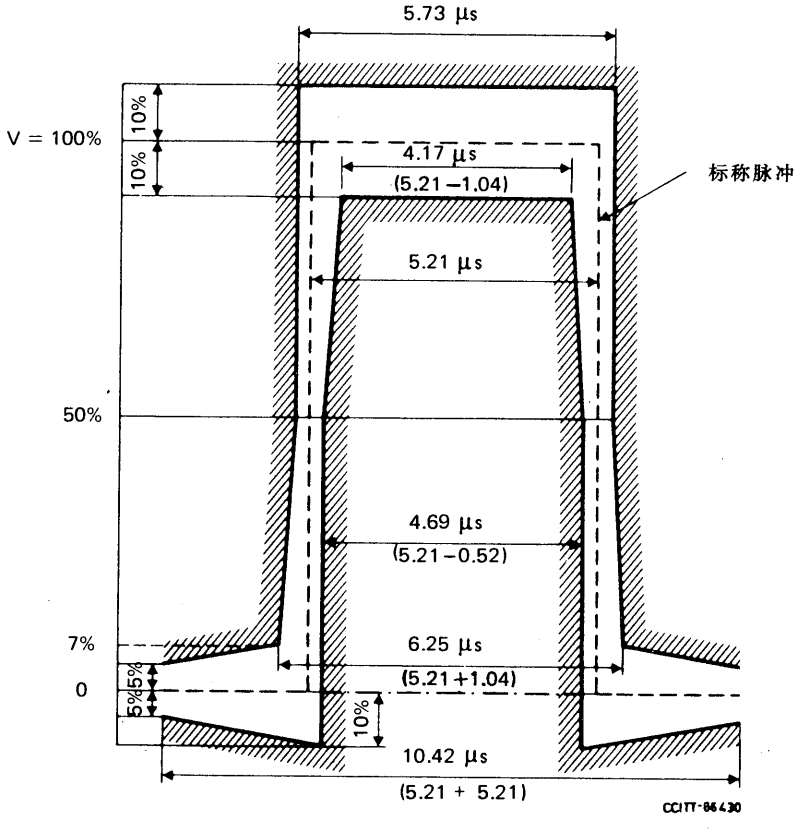
“脉冲不平衡”即是正脉冲的$\int U(t)\,dt$和负脉冲的$\int U(t)\,dt$相对差异应该≤5%。

8.5.5　在其它测试负载上的电压（从属方式设备）

打算提出下列要求，以保证与多个从属方式设备同时在一条无源总线上发送脉冲的情况相兼容。

8.5.5.1　400欧姆负载

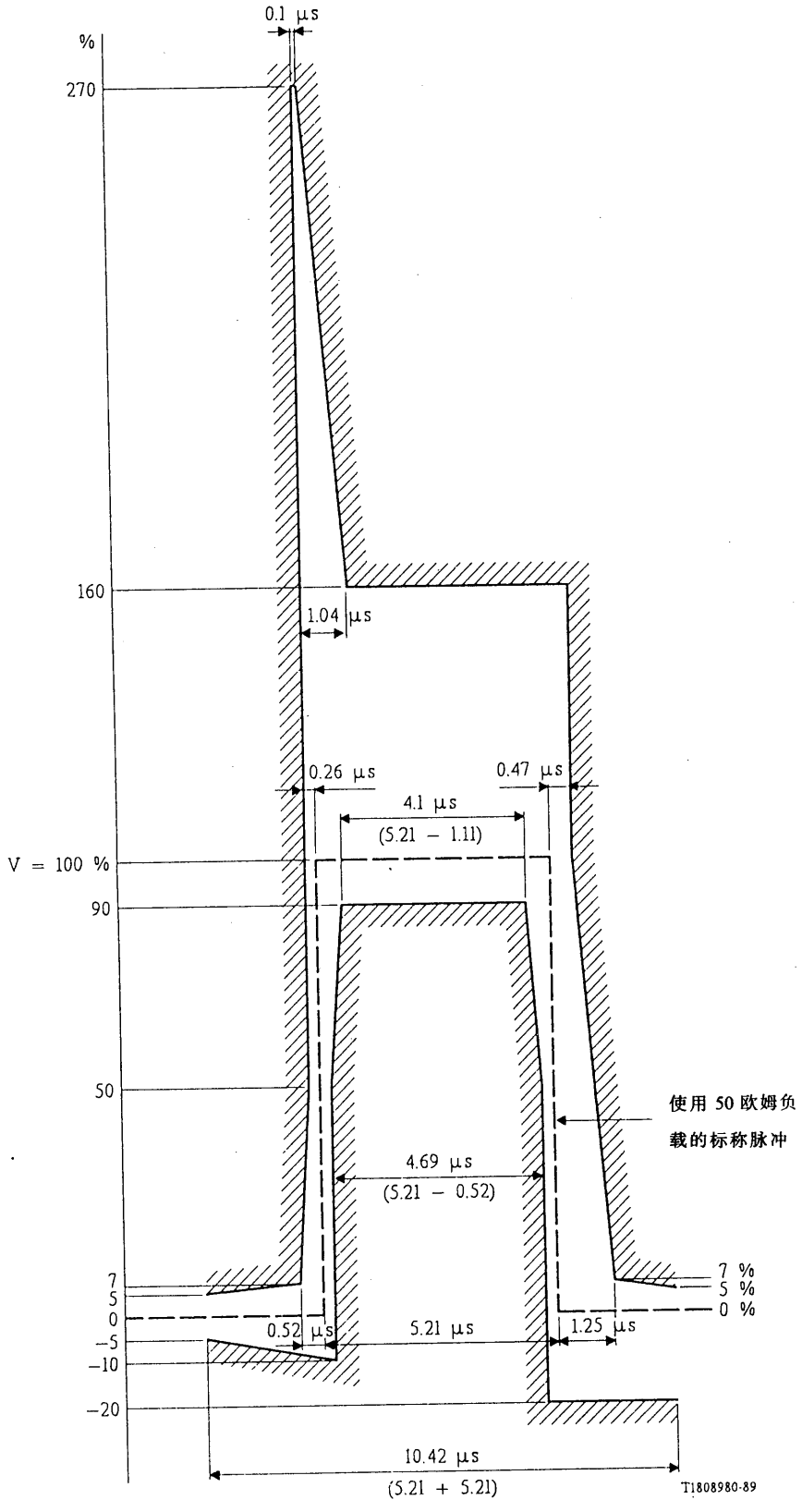
当发送机用400欧姆负载终接时，脉冲（二进制“0”）遵照图13/V.230所示模型的限制。



注 — 为了描述清楚，上述数值以5.21μs的脉冲宽度为基础。要了解比特率的精确规定，参看§8.1。

图 12/V.230

发送机输出脉冲模型



注 — 为了陈述清楚，上述数值以5.21μs的脉冲宽度为基础。要了解比特率的精确规定，参看§8.1。

图 13/V.230

使用400欧姆测试负载的单个孤立脉冲的电压

8.5.5.2　5.6欧姆负载

为了限制使用两个具有相反极性的驱动器的电流，使用5.6欧姆负载的脉冲振幅（峰值）应该为标称脉冲振幅的≤20%。

8.5.6　对接地不平衡

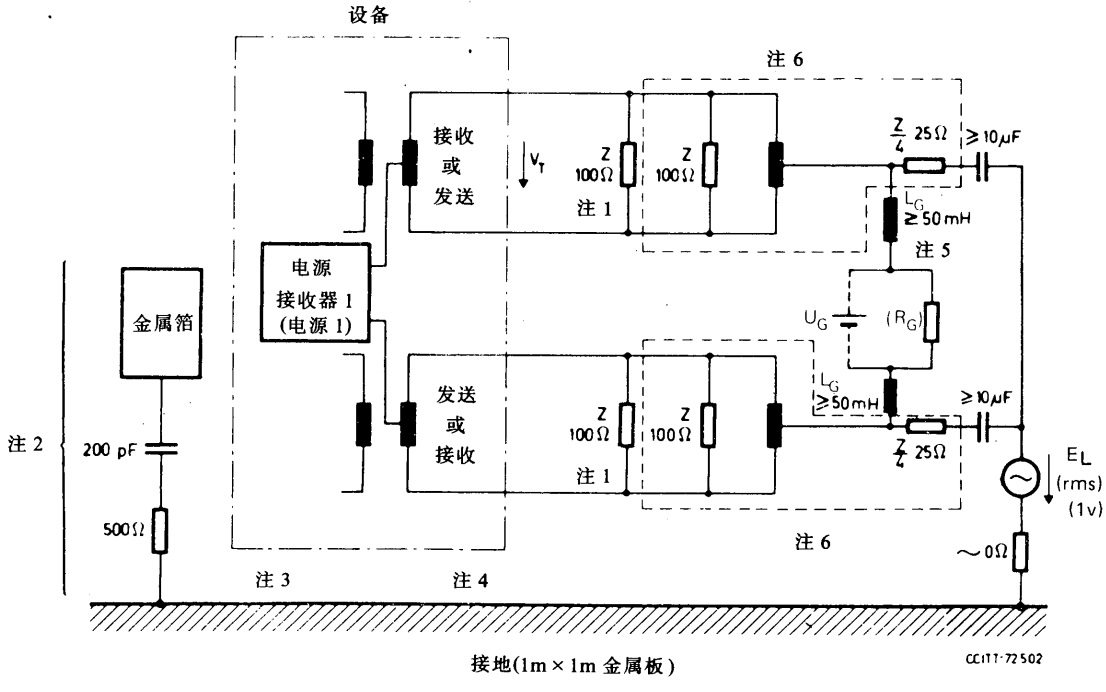
在所有可能的馈电情况下，在所有可能的设备接地的情况下以及在发送和接收端口终接两个100欧姆的情况下，可以使用下列要求。

8.5.6.1　纵向变换损耗

纵向变换损耗（LCL），按照G117建议§4.13的规定进行测量（见图14/V.230），应该符合下列要求：

a）　10kHz<f≤300kHz：54dB

b）　300kHz<f≤1MHz：最小值以每10Hz20dB的数量从54dB下降。



纵向变换损耗：$LCL=20\log_{10}\left|\frac{E_L}{V_T}\right|$ dB

V_T 和 E_L 电压应该使用选择测试的测量设备在10kHz至1MHz的频率范围内进行测量。

测量应该在下列状态进行：

—停止状态（接收、发送）

—断电状态（接收、发送）

—启动状态（接收）

互连塞绳应该平放在金属板上。

注1 — 如果设备中已经终接，则该电阻器必须省略。

注2 — 指针仿制品是一片和指针大小相似的薄金属片。

注3 — 带有金属外壳的设备应该与金属板进行电的连接。具有非金属外壳的其它设备应该放在金属板上。

注4 — 施加电源的设备用的电源线应该平放在金属板上，电源的接地保护线应该接至金属板。

注5 — 如果在主控设备中没有电源，则不需要 R_G 和 L_G。

注6 — 这电路提供100欧姆的横向终接和25欧姆平衡的纵向终接。任何等效电路均可接受。但是，对于G.117和Q.121建议中给出的电路，不能提供电源。

图 14/V.230

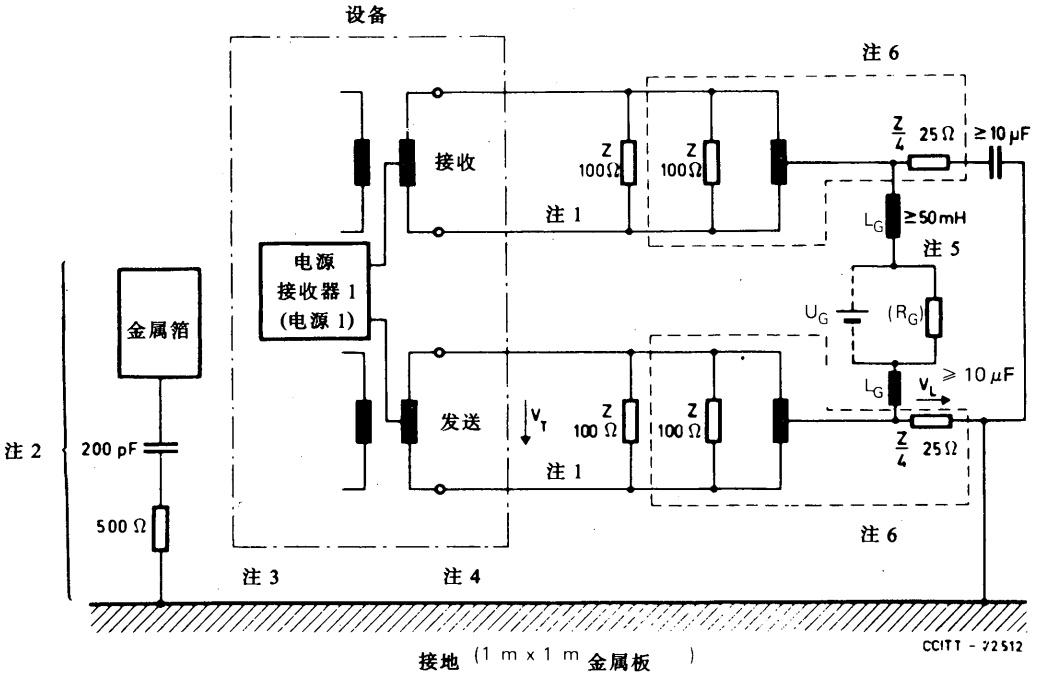
接收机输入或发送机输出对接地不平衡

8.5.6.2　输出信号平衡

按照 Q.117建议§4.3.1规定测量的输出信号平衡（见图15/V.230）应该符合下列要求：

a）　f - 96kHz：≥54dB。

b）　96kHz<f≤1MHz：最小值以每10Hz20dB 的数量从54dB 下降。



输出信号平衡$=20\log_{10}\left|\frac{V_T}{V_L}\right|$ dB

V_T 和 V_L 电压应该使用选择测试的测量设备在10kHz 至1MHz 的频率范围内进行测量。测量应该在工作状态进行。脉冲模式应该含有二进制全“0”。但是，为了说明某个设备的顺从性，使用至少 B1和 B2信道含有二进制全“0”的连续帧的脉冲模式测量输出信号对接地的不平衡，就足够了。

互连塞绳应该平放在金属板上。

注 — 参看图14/V.230中对图的注释。

图 15/V.230

发送机输出对接地不平衡

8.6　接收机输入特性

8.6.1　接收机输入不平衡

8.6.1.1　从属方式设备接收机的输入阻抗

从属方式设备应该符合与§8.5.1.2a）的输出阻抗规定相同的输入阻抗要求。

8.6.1.2　主控方式设备接收机的输入阻抗

在不工作和断电状态，可以使用下列要求：

i）在2kHz 至1MHz 的频率范围内输入阻抗应该超过图11/V.230的模型所示的阻抗。这要求可以与至少100mV（均方根值）的外加正弦电压一起使用。

ii）在96kHz 的频率时，由高至1.2V（峰值）的外加电压产生的峰值电流不得超过0.5mA（峰值）。

注 — 在某些应用中，这100欧姆的终接电阻器可以与主控方式设备一起使用（见图2/V.230的 B 点）。所产生的阻抗即是超过该阻抗模型和100欧姆终接的组合所需的阻抗。

8.6.2　接收机灵敏度—抗噪声和失真

下面一些小节给出三种不同的接口接线配置的设备可以使用的要求。设备应该能够在至少一分钟的时间内，在所有的信息信道（BV 信道、DV 信道和 DV 返回信道（如能使用）的组合）中无差错地接收伪随机序列（字长≥511比特）的输入。

接收机应该在波形模型所示的整个范围内对任何输入序列均能操作。

8.6.2.1　从属方式设备

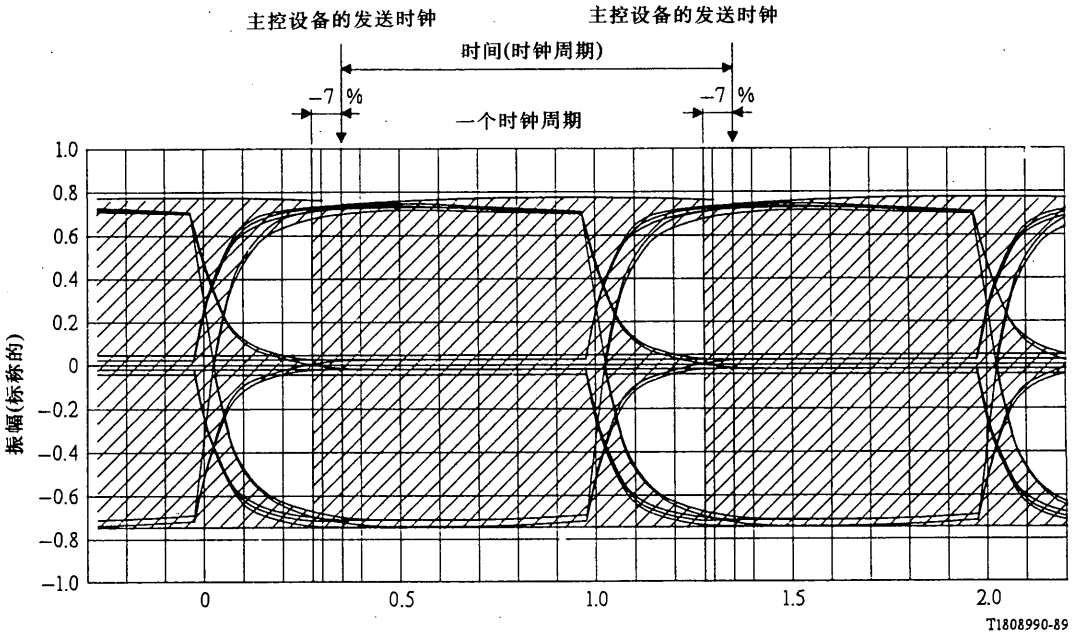
从属方式设备对于遵照§8.2.1规定的波形的输入信号应该能够进行操作。关于图6/V.230至图8/V.230中的波形，从属方式设备对于以§8.5.3.2规定的发送信号的标称振幅为基准＋1.5dB 范围内的任何振幅的输入信号，应该能够进行操作。关于遵照图5/V.230的波形的信号，对于以§8.5.3.2规定的发送信号的标称振幅为基准＋1.5至－7.5dB 范围内的任何振幅的信号，应该能够进行操作。此外，从属方式设备对于在200kHz 和2MHz 频率的100mV（峰-峰值）振幅单独地在图5/V.230所示波形的输入信号上重叠的正弦信号，应该能够进行操作。

8.6.2.2　用于短的无源总线的主控方式设备（固定定时）

在接收输入信号表现为图16/V.230所示的波形时，设计只能与短的无源总线接线配置一起工作的主控方式设备应该能够操作。主控方式设备对于以§8.5.3.2规定的发送信号的标称振幅为基准＋1.5dB 至－3.5dB 范围内的任何振幅的输入信号，应该能够进行操作。

8.6.2.3　用于点对点和短的无源总线配置的主控方式设备（自适应定时）

在接收输入信号表现为图17/V.230所示的波形模型时，设计可与点对点或短的无源总线接线配置一起工作的主控方式设备，应该能够进行操作。这些主控方式设备对于以§8.5.3.2规定的发送信号的标称振幅为基准＋1.5dB 至－3.5dB 范围内的任何振幅的输入信号，应该能够进行操作。当接收信号符合图5/V.230中的波形时，这些主控方式设备应该也能进行操作。关于符合这波形的信号，对于以§8.5.3.2规定的发送信号的标称振幅为基准＋1.5至－7.5dB 范围内的任何振幅的信号，应该能够进行操作。此外，这些主控方式设备对于如§8.6.2.1规定的、在具有图5/V.230的波形的输入信号上重叠的正弦信号，应该能够进行操作。

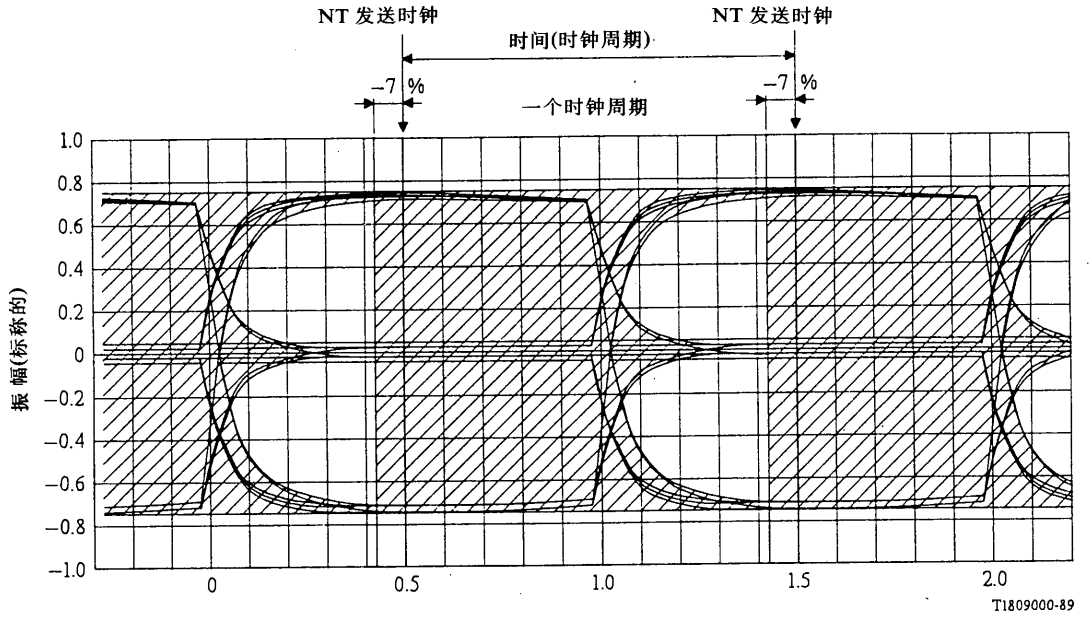


注1 — 阴影区为可能发生脉冲跃变的区域。

注2 — 这波形模型以附件C的图C-1/V.230所示的“最坏情况”的配置和§8.2.1中ii和iii的波形为基础。一个定时周期的－7%的阴影区表示某个从属方式设备使用长度为零的无源总线直接与主控方式设备连接的情况。但是，该波形模型没有示出成帧比特和DV信道比特脉冲及其有关的平衡比特可能更高的振幅。应该注意，上述波形模型没有说明瞬时效应。

图 16/V.230

短的无源总线的接收脉冲波形模型



注1 — 阴影区为可能发生脉冲跃变的区域。

注2 — 该波形模型以与图16/V.230中的波形模型相同的“最坏情况”的无源总线配置为基础，但是允许的电缆全程返回延迟有所下降。一个定时周期的－7%的阴影区表示某个从属方式设备使用长度为零的无源总线直接与主控方式设备连接的情况。但是，该波形模型没有示出成帧比特和DV信道比特脉冲及其有关的平衡比特可能更高的振幅。应该注意，上述波形模型没有说明瞬时效应。

图 17/V.230

无源总线的接收脉冲波形模型（主控方式设备设计得可以与点对点或短的无源总线接线配置一起工作）

8.6.2.4　用于扩展的无源总线接线配置的主控方式设备

在接收输入信号表现为图18/V.230所示的波形模型时，设计可以与扩展的无源总线接线配置一起工作的主控方式设备，应该能够进行操作。这些主控方式设备对于以§8.5.3.2规定的发送信号的标称振幅为基准＋1.5dB至－5.5dB范围内任何振幅的输入信号，应该能够进行操作。此外，这些主控方式设备对于如§8.6.2.1规定的、在具有图18/V.230所示波形的输入信号上重叠的正弦信号，应该能够进行操作。（上述数值具有3.8dB的最大电缆损耗。可以实现主控方式的设备以适应更高的电缆损耗。）

8.6.2.5　只用于点对点配置的主控方式设备

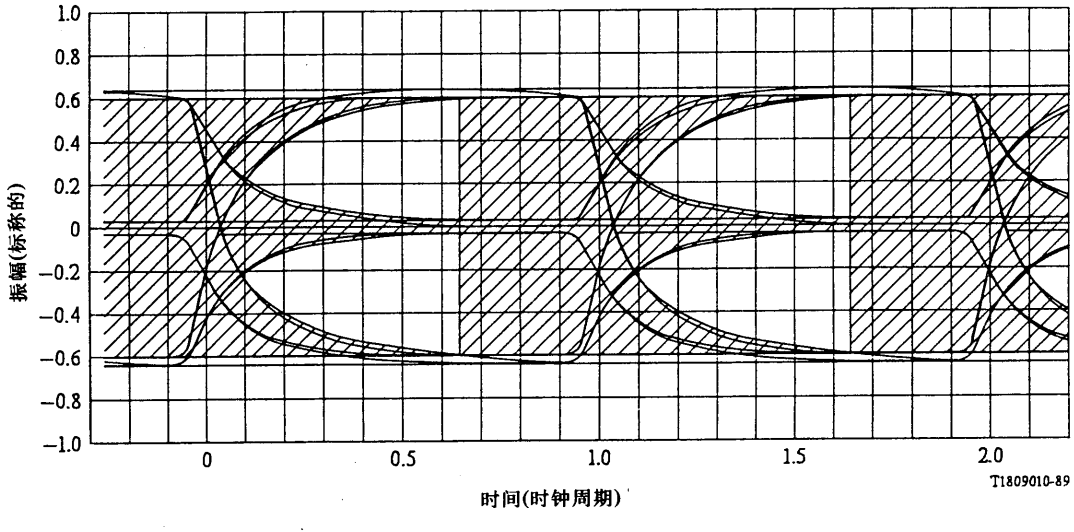
在接收输入信号具有图5/V.230所示的波形时，设计只能与点对点接线配置一起工作的主控方式设备，应该能够进行操作。这些主控方式设备对于以§8.5.3.2规定的发送信号的标称振幅为基准＋1.5至－7.5dB范围内任何振幅的输入信号，应该能够进行操作。此外，这些主控方式设备对于如§8.6.2.1规定的、在具有图5/V.230所示波形的输入信号上重叠的正弦信号，应该能够进行操作。

8.6.3　主控方式设备接收机的输入延迟特性

注 — 全程返回延迟总是在主控方式设备的发送和接收两侧的成帧脉冲及其有关的平衡比特的零伏交叉之间测量的。

8.6.3.1　用于短的无源总线的主控方式设备

主控方式设备应该能够容纳包括从属方式设备在内的整个设备的10至14μs的全程返回延迟。



注1 — 阴影区为可能发生脉冲跃变的区域。

注2 — 波形模型是以最坏情况的扩展的无源总线接线配置为基础的。它由一条电缆和四个从属方式的设备组成，电缆的特性阻抗为75欧姆，电容为120nF/km，在96kHz的损耗为3.8dB，四个从属方式设备连接后的差动延迟为§8.6.3.3允许的最大值。这波形模型没有示出成帧比特和DV信道比特脉冲及其有关的平衡比特可能更高的振幅。应该注意，上述波形模型没有说明瞬时效应。

图 18/V.230

扩展的无源总线的接收脉冲波形模型

8.6.3.2　用于点对点和无源总线的主控方式设备

主控方式设备应该能够容纳10至13μs的全程返回延迟（对于无源总线配置）。

主控方式设备应该能够容纳10至42μs的全程返回延迟（对于点对点配置）。

8.6.3.3　用于扩展的无源总线的主控方式设备

如果来自不同的从属方式设备的信号的差动延迟在0至2μs的范围之内，则主控方式设备应该能够容纳10至42μs的全程返回延迟。

8.6.3.4　只用于点对点的主控方式设备

主控方式设备应该能够容纳§8.6.3.2为点对点配置规定的全程返回延迟。

8.6.4　对接地不平衡

由于考虑到在每个端口的馈电和两个100欧姆电阻器的终接，根据G.117建议§4.1.3的规定测量的接收机输入的纵向变换损耗（LCL）应该符合下列要求（见图14/V.230）：

a)　10kHz<f≤300kHz：≥54dB

b)　300kHz<f≤1MHz：最小值以每10Hz20dB的数量从54dB下降。

8.7　与外部电压隔离

接口电缆对的电气环境在本建议中未予规定。

IEC出版物479-1号，1984年第二版规定了关于人类安全的电流限制。根据该出版物，通过2千欧姆电阻器测量的可感受的交流漏电值限制为9mA。将此要求用于用户-网络接口，不是本建议的课题。

在可能必须与无源总线连接的供电的设备之间分摊这一数值。每个供电的设备（可感受的）交流漏电的最大值可能为1mA。但是，必须注意，这数量级的部分漏电流可能会干涉设备令人满意的操作。

8.8　互连媒介的特性

电缆对在96kHz的纵向变换损耗应该≥43dB。

8.9　标准的GDCI接入塞绳

设计将设备接至无源总线电缆某个插座的连接塞绳必须符合I.430建议为“标准的ISDN基本接入TE塞绳”规定的要求。

9　供电

对通用的数据通信接口的供电，本建议没有要求。根据I.430建议§9的规定，如果存在电源，所有设备应该能够进行操作。在对接口供电的GDCI应用的情况下，应该首先选择I.430建议中规定的电源2，其次选择电源1或电源3。在限制的电源条件下进行操作的任何考虑随应用自行解决。

10　接口连接器和触点分配

接口连接器和触点分配是ISO标准的课题。表7/V.230是从1985年11月发表的国际标准草稿DIS8877复制的。对于发送和接收导线以及3—6号插针，所示极性为成帧脉冲的极性。对于电源导线以及1，2，7和8号插针，所示极性为直流电压的极性。关于以幻象方式提供的电源的极性，参看图20/I.430。在该图中，导线标

号a，b，c，d，e，f，g和h相当于插针号1，2，3，4，5，6，7和8。

表 7/V.230

8针连接（插头和插座）的插针（触点）分配

插针号	功能		极性
	从属方式设备	主控方式设备	
1	电源3	电源接收器3	+
2	电源3	电源接收器3	−
3	发送	接收	+
4	接收	发送	+
5	接收	发送	−
6	发送	接收	−
7	电源接收器2	电源2	−
8	电源接收器2	电源2	+

注 — 本参考是暂时的。

附 件 A

（附于建议 V.230）

作为电特性基础的接线配置和全程返回延迟的考虑

A.1 引言

A.1.1 在本建议§4中示出了两种主要的接线安排。它们是点对点配置和使用无源总线的一点对多点的配置。

虽然可以认为这些配置是对接口规定和有关设备设计的限制条件，但是应该考虑其它重要的接线安排。

A.1.2 对每种可能的接线安排假定的总长度的电缆损耗和延迟的数值在下面给出。

A.1.3 图2/V.230是各配置的组合。在本附件中将示出各别的配置。

A.2 接线配置

A.2.1 一点对多点

A.2.1.1 在本建议§4.2中示出的一点对多点的接线配置可以由“短的无源总线”或其它如“扩展的无源总线”的配置来提供。

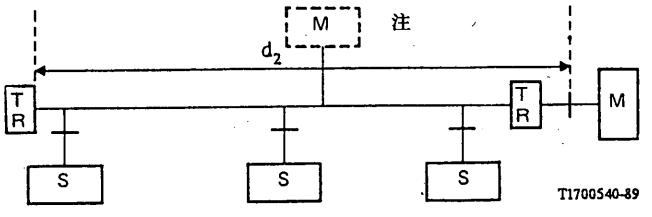
A.2.1.2 短的无源总线（图A-1/V.230）

要考虑的一个基本配置是从属方式设备可以在整个电缆的任意点进行连接的无源总线。这意味着，主控

方式设备的接收机必须考虑从不同终端到达的具有不同延迟的脉冲。由于这个原因，此配置的长度极限是最大全程返回延迟的函数，而不是衰减的函数。

如果全程返回延迟在10至14μs之间，则可以使用具有固定定时的主控方式设备。这涉及主控方式设备100-200m数量级的最大操作距离（图A-1/V.230中的d_2）[在高阻抗电缆（Z_C=150欧姆）的情况下为200m，在低阻抗电缆（Z_C=75欧姆）的情况下为100m]。应该注意，从属方式设备的连接好似电缆上的抽头，从而降低了主控方式设备接收机高于点对点配置的容限。最多可以容纳8个从属方式的设备，其连接线的长度为10m。

10至14μs的全程返回延迟按下列情况组成。下限值10μs由两个比特的偏移延迟（见图3/V.230）和－7%的负的相位偏差（见§8.2.3）组成。在此情况下，从属方式设备直接位于主控方式设备。上限值计算为14μs，假定从属方式设备位于无源总线的远端。这数值由两个比特的帧之间的偏移延迟（10.4μs），无负载的总线配置的全程返回延迟（2μs），由于从属方式设备的负载而产生的附加延迟（即0.7μs）和按照§8.2.3规定从属方式设备发送机的最大延迟（15%＝0.8μs）组成。



TR　终接电阻器
M　主控方式设备
S　从属方式设备

注 — 原则上，主控方式设备可以位于无源总线的任何点。但是，本建议的电特性是以位于一端的主控方式设备为基础的。关于其它位置的情况，需要证实确认。

图 A-1/V.230
短的无源总线

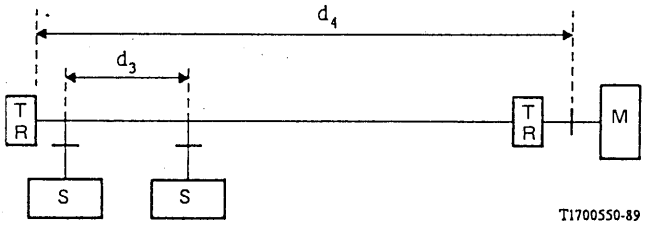
A.2.1.3　*扩展的无源总线*（图A-2/V.230）

可以在100m和1000m数量级的中间距离使用的配置，称作扩展的无源总线。该配置利用这一事实，即终端连接点限制聚集在电缆距主控方式设备的远端。这对从属方式设备之间的差动距离加以限制。差动全程返回延迟被定义为来自不同的从属方式设备的信号的零伏交叉之间的延迟，并限制为2μs。

该差动全程返回延迟由根据§8.2.3规定某个从属方式设备的22%的差动延迟或1.15μs，无负载的总线装置全程返回延迟0.5μs（线路长度：25至50m）和由于4个从属设备的负载而产生的附加延迟（0.35μs）组成。

d_3取决于要使用的电缆的特性。

该扩展的无源总线配置的指标是：总长度至少为500m（在图A-2/V.230中的d_4），从属方式设备连接点之间的差动距离为25至50m（图A-2/V.230中的d_3）。但是，如何将总长度，从属方式设备连接点之间的差动距离和接至电缆的从属方式设备的数量适当地加以组合，这可以由各主管部门决定。



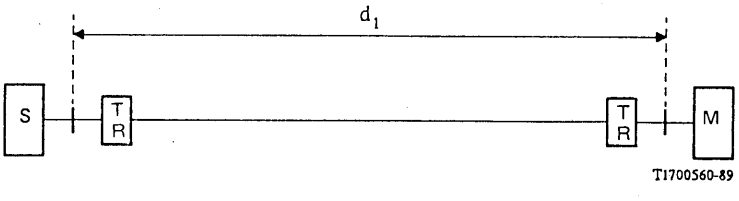
TR　终接电阻器
M　主控方式设备
S　从属方式设备

图 A-2/V.230
扩展的无源总线

A.2.2　点对点（图 A-3/V.230）

该配置在电缆的每一端只提供一个发送机/接收机（见图 A-3/V.230）。因此，为了确定发送机的输出电平和接收机的输入电平范围，必须测定电缆两端之间最大的允许衰减。此外，对于必须在某个规定的时间内（受 DV 返回信道限制）从一端返回到另一端的任何信号，必须确定最大全程返回延迟。

在设备单元之间工作距离的总指标为1.0Km（在图 A-3/V.230中的 d_1）。大家同意，为了满足这个总指标，在96kHz 频率最大的电缆衰减为6dB。全程返回延迟在10至42μs 之间。



TR　终接电阻器
M　主控方式设备
S　从属方式设备

图 A-3/V.230
点对点

取得下限值10μs 的方法与无源总线配置相同。上限值由下列要素组成：

— 由于帧的偏移，两个比特（2×5.2μs=10.4μs，见§5.4.2.3）；

— 由于主控方式设备和从属方式设备之间的距离以及所要求的处理时间，允许至少有6比特延迟（6×5.2μs=31.2μs）；

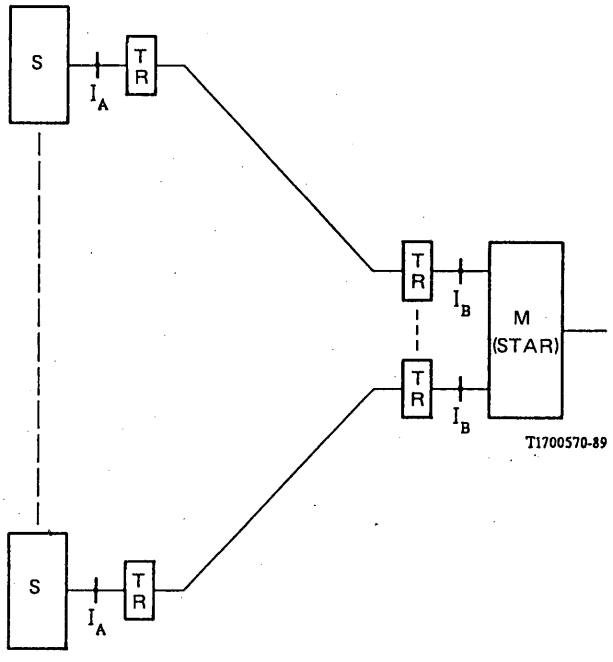
— 由于从属方式设备的输入和输出之间的相位偏移，一个比特周期的一部分（+15%）（见§8.2.3，0.15×5.2μs=0.8μs）。

应该注意，为了满足这些极限，在主控方式设备的接收机处要求有一个自适应定时装置。

对于用于点对点和无源总线配置的主控方式设备（见§8.6.3.2），由于对自适应定时要求额外的容限，在无源总线接线配置中容许的全程返回延迟下降为13μs。在使用这种接线配置时，也能够提供在第一层

的一点对多点的操作方式。

注 — 只使用点对点的接线，也能进行一点对多点的操作。一种适宜的配置为图 A-4/V. 230中所示的 STAR。在实现这种方法时，为了解决竞争的问题，从属方式设备的比特流必须缓冲，以提供 DV 返回信道的操作，但是只要求第一层的功能。在 STAR 的端口上也能支持无源总线接线配置。



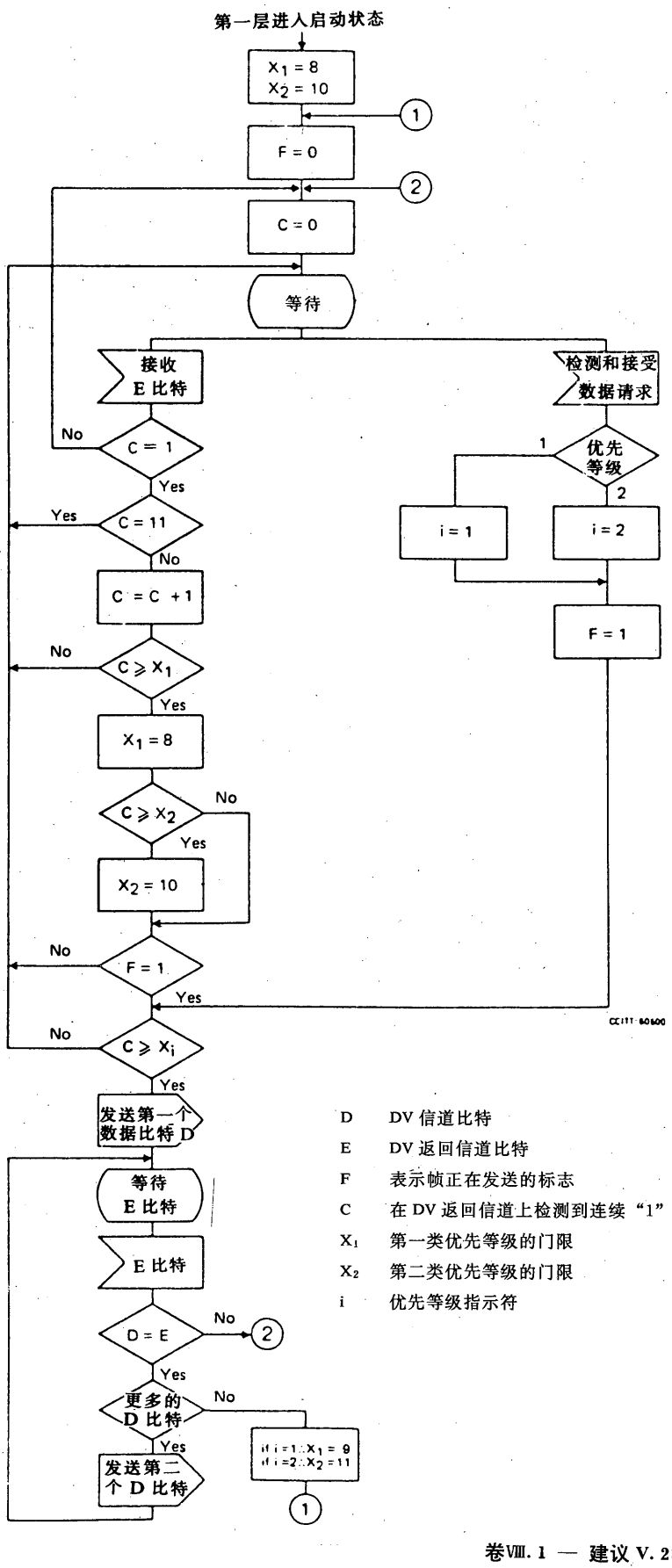
TR　终接电阻器
M　主控方式设备
S　从属方式设备

图 A-4/V. 230
STAR

附 件 B

（附于建议 V. 230）

关于 DV 信道接入的一种可能实现的方法的 SDL 表示



D	DV 信道比特
E	DV 返回信道比特
F	表示帧正在发送的标志
C	在 DV 返回信道上检测到连续“1”比特的数量
X_1	第一类优先等级的门限
X_2	第二类优先等级的门限
i	优先等级指示符

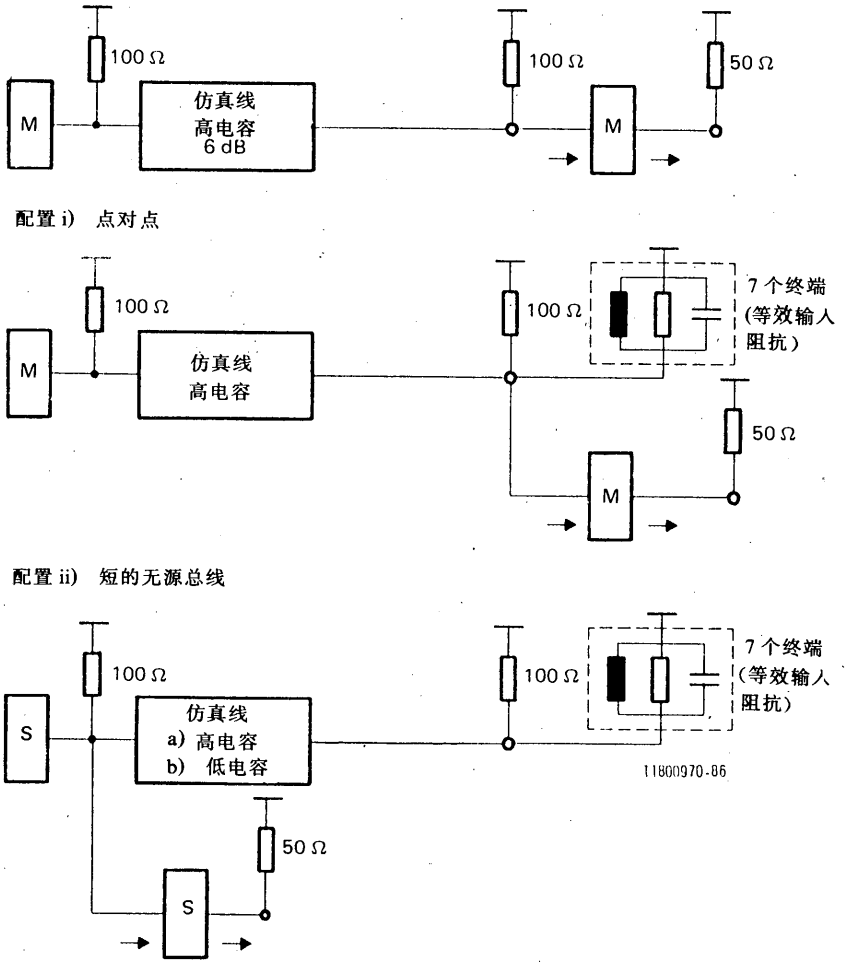
附 件 C

（附于建议 V. 230）

测 试 配 置

在本建议的§8中示出用于测试主控和从属方式设备的波形。本附件叙述测试从属方式设备的配置，使用这些配置能够发生这些波形（见图 C-1/V. 230）。能够使用相似的配置来测试主控方式设备。

表 C-1/V. 230给出在图 C-1/V. 230中复制的仿真线的参数。这些仿真线用于取得这些波形。对于配置 ii）和 iii），所使用的电缆长度相当于1μs 的信号延迟。



配置 iv） 理想的测试信号
M 主控方式设备
S 从属方式设备

图 C-1/V. 230
测试配置

表 C-1/V.230

仿真线的参数

参数	高电容电缆	低电容电缆
R (96 kHz)	160 ohms/km	160 ohms/km
C (1 kHz)	120 nF/km	30 nF/km
Zo (96 kHz)	75 欧姆	150 欧姆
导线直径	0.6 mm	0.6 mm

中国印刷 ISBN 92-61-03665-1